

Tabla de contenido

1. Introducción	1
1.1. Objetivos	2
1.2. Alcances del trabajo	2
1.3. Estructura de la tesis	3
2. Control predictivo en inversores: estado del arte	4
2.1. Estrategias de control en inversores	5
2.2. Estado del arte	6
2.2.1. Control predictivo basado en modelos para inversores	6
2.2.2. Técnicas de sintonización de control predictivo en inversores	14
2.2.3. Discusión	15
3. Control predictivo de estado finito para un filtro activo en paralelo	16
3.1. Descripción de un filtro activo en paralelo	17
3.2. FCS-MPC para el filtro activo	21
3.3. Diseño de referencias para el controlador MPC	25
3.4. Resultados por simulación del SAPF para FCS-MPC	26
3.5. Diseño de control predictivo multi-objetivo	30
3.6. MO-MPC para un filtro activo con un inversor de dos niveles	34
3.7. MO-MPC para un filtro activo con un inversor de tres niveles	40
3.8. Discusión	46
4. Control predictivo modulado	48
4.1. MPC modulado para un inversor de dos niveles	48
4.2. MPC modulado para un inversor de tres niveles	52
4.3. Resultados por simulación para M ² PC	55
4.3.1. Inversor de dos niveles	55
4.3.2. Inversor de tres niveles	61
4.4. Diseño propuesto de MPC modulado multi-objetivo	69
4.5. Resultados por simulación para la propuesta M ² PC multi-objetivo	72
4.5.1. Filtro activo para un inversor de dos niveles	72
4.5.2. Filtro activo para un inversor de tres niveles	76
4.6. Discusión	78
5. Resultados experimentales	79
5.1. Bases de evaluación	79

5.2.	Control predictivo modulado mono-objetivo	81
5.2.1.	Carga resistiva desbalanceada	81
5.2.2.	Carga no lineal balanceada	84
5.2.3.	Carga no lineal desbalanceada	86
5.2.4.	Carga no lineal (diodo)	88
5.3.	Control predictivo modulado multi-objetivo	92
5.3.1.	Carga resistiva desbalanceada	92
5.3.2.	Carga no lineal (diodo)	96
5.4.	Discusión	100
6.	Conclusiones	102
6.1.	Aportes de la tesis	104
6.2.	Trabajos futuros	104
6.3.	Publicaciones generadas	105
	Bibliografía	106
7.	Anexos	114
7.1.	Anexo A: Controladores clásicos en un filtro activo	114
7.1.1.	Controlador de corriente por histéresis	114
7.1.2.	Controlador lineal con modulación PWM	116
7.1.3.	Resultados de simulación de controladores clásicos	117
7.2.	Anexo B: Gráficos de las simulaciones	122
7.3.	Anexo C: Modelo Takagi & Sugeno para las señales de los ponderadores	124
7.4.	Anexo D: Criterio de solución para la optimización multi-objetivo: $\varepsilon - constraint$	126
7.5.	Anexo E: Respuesta para ponderadores escogidos de forma arbitraria	127
7.6.	Anexo F: MO-MPC con horizonte de predicción a N pasos para un SAPF con NPC	128
7.7.	ANEXO G: Conceptos básicos en convertidores	133
7.7.1.	A. Distorsión armónica	133
7.7.2.	B. Frecuencia de conmutación	134
7.7.3.	C. Inversor multinivel	135

Índice de figuras

2.1. Formas de control para convertidores	5
3.1. Diagrama esquemático de un SAPF trifásico de dos niveles.	18
3.2. Circuito monofásico equivalente para el filtro activo en paralelo.	18
3.3. Diagrama de control MPC implementado en SAPF. Modificado de [53]	21
3.4. Tiempos de operación para MPC en convertidores	23
3.5. Diagrama de bloques de MPC con diseño de referencias.	26
3.6. Carga no lineal: puente rectificador de onda completa conectado a una carga R	26
3.7. Evolución de las corrientes del sistema antes y después de conectar el SAPF.	27
3.8. Espectro armónico de la corriente de la red del filtro activo	28
3.9. Potencia activa y reactiva de la fuente y dinámica del voltaje en el dc-link.	29
3.10. Tipos de carga no lineal	29
3.11. Corrientes del filtro activo para la primera carga	30
3.12. Corrientes del filtro activo para la segunda carga	30
3.13. Frontera de Pareto y sus distintas soluciones [1].	32
3.14. Frontera de Pareto del sistema SAPF en el instante $k = 1230$	34
3.15. Señal obtenida para $\lambda_2(k)$	35
3.16. Comparación entre λ real y λ estimado.	36
3.17. Corrientes del SAPF ante cambios de carga	38
3.18. Potencia activa y reactiva para el SAPF ante cambios de carga	38
3.19. Valores de $\lambda_2(k)$ para cambios de carga	39
3.20. NPC conectado a una carga resistiva - inductiva [2].	41
3.21. Estados de conmutación y vectores de voltaje de un inversor NPC [2].	41
3.22. Dinámica de $\lambda_2(k)$ y $\lambda_3(k)$ para propuesta NPC.	44
3.23. Error de seguimiento de referencia para la corriente de compensación, para MO-MPC, FCS-MPC y control PI	45
3.24. Diferencia de voltaje en los condensadores del inversor NPC	46
4.1. Vectores válidos en $\alpha\beta$ para el inversor de dos niveles [3]	49
4.2. Esquema de control para M ² PC en un inversor de dos niveles [3]	49
4.3. Patrón de conmutación para los vectores óptimos [3]	50
4.4. Compensación del retardo para M ² PC	52
4.5. Hexágonos del inversor de tres niveles	53
4.6. Ejemplo de patrón simétrico para el hexágono pequeño en el sector I [4].	54
4.7. Ejemplo de patrón simétrico para el hexágono mediano en el sector I [4].	54
4.8. Esquema de control para M ² PC en un inversor de tres niveles [5]	55

4.9. Inversor de voltaje conectado a una carga RL [3]	56
4.10. Corrientes en $\alpha\beta$ para FCS-MPC y M ² PC en p.u.	56
4.11. Espectro armónico de la corriente utilizando FCS-MPC	57
4.12. Espectro armónico de la corriente utilizando M ² PC	57
4.13. Corrientes de la carga en $\alpha\beta$ para FCS-MPC y M ² PC en p.u., ante un cambio de referencia de 1 p.u. a 0.6. p.u. en $t = 0.12 s$	58
4.14. Voltajes fase neutro para FCS-MPC y M ² PC en p.u., ante un cambio de referencia de 1 p.u. a 0.6. p.u. en $t = 0.12 s$	58
4.15. Corrientes de la red para FCS-MPC y M ² PC en el filtro activo	60
4.16. Espectro armónico de la corriente de la fuente de SAPF utilizando FCS-MPC	60
4.17. Espectro armónico de la corriente de la fuente de SAPF utilizando M ² PC	60
4.18. Corrientes en abc para FCS-MPC y M ² PC en p.u.	62
4.19. Voltaje de condensador para FCS-MPC y M ² PC en p.u.	63
4.20. Espectro armónico de la corriente utilizando FCS-MPC	63
4.21. Espectro armónico de la corriente utilizando M ² PC	63
4.22. Corrientes de la carga en $\alpha\beta$ para FCS-MPC y M ² PC en p.u., ante un cambio de referencia de 1 p.u. a 0.6 p.u. en $t = 0.1 s$	64
4.23. Voltajes fase-fase para FCS-MPC y M ² PC en p.u., ante un cambio de referencia de 1 p.u. a 0.6 p.u. en $t = 0.1 s$	64
4.24. Corrientes de la red para FCS-MPC y M ² PC, en el filtro activo con inversor NPC.	66
4.25. Voltaje del <i>dc-link</i> para FCS-MPC y M ² PC en p.u., en el SAPF con inversor NPC.	67
4.26. Espectro armónico de la corriente de la fuente de SAPF utilizando FCS-MPC	67
4.27. Espectro armónico de la corriente de la fuente de SAPF utilizando M ² PC	67
4.28. Ejemplo de frontera de Pareto para M ² PC	70
4.29. Ejemplo condición de Pareto para M ² PC	71
4.30. Representación gráfica de los objetivos de MPC.	71
4.31. Potencia reactiva en la red para el SAPF con MO-M ² PC	73
4.32. Potencia activa en la red para el SAPF con MO-M ² PC	73
4.33. Corriente suministrada por la fuente en el filtro activo para distintas condiciones de Pareto.	74
4.34. corrientes de la fuente para M ² PC y MO-M ² PC, respectivamente	75
4.35. Potencia reactiva suministrada por la fuente para M ² PC y MO-M ² PC	75
4.36. Diferencia de voltaje en los capacitores del dc-link para distintas condiciones de Pareto.	76
4.37. Corriente de la fuente para distintas condiciones de Pareto.	77
5.1. Sistema experimental del SAPF con un inversor de dos niveles	80
5.2. Inversor de dos niveles utilizado en el sistema experimental	80
5.3. Antes y después de conectar el SAPF ante una carga resistiva desbalanceada con M ² PC	81
5.4. Corriente en la carga con M ² PC	82
5.5. Corriente en la red con M ² PC	82
5.6. Corriente en el inversor con M ² PC	83
5.7. Corriente en la carga con M ² PC	83
5.8. Corriente en la red con M ² PC	84
5.9. Antes y después de conectar el SAPF ante una carga no lineal balanceada con M ² PC	84

5.10. Corriente en la carga con M ² PC	85
5.11. Corriente en la red con M ² PC	85
5.12. Corriente en el inversor con M ² PC	86
5.13. Antes y después de conectar el SAPF ante una carga no lineal desbalanceada con M ² PC	86
5.14. Corriente en la carga con M ² PC	87
5.15. Corriente en la red con M ² PC	88
5.16. Corriente en el inversor con M ² PC	88
5.17. Antes y después de conectar el SAPF ante una carga no lineal (diodo) con M ² PC	89
5.18. Corriente en la carga con M ² PC	90
5.19. Corriente en la red con M ² PC	90
5.20. Corriente en el inversor con M ² PC	90
5.21. Corriente en la red para MO-M ² PC con criterio cercano al origen	93
5.22. Corriente de la red para MO-M ² PC con criterio $\varepsilon - constraint$	93
5.23. Corriente en el filtro para MO-M ² PC con criterio cercano al origen	94
5.24. Corriente del filtro para MO-M ² PC con criterio $\varepsilon - constraint$	94
5.25. Cumplimiento de criterio multi-objetivo para el error de la potencia reactiva para la carga resistiva desbalanceada	95
5.26. Corriente en la red para MO-M ² PC con criterio cercano al origen	96
5.27. Corriente de la red para MO-M ² PC con criterio $\varepsilon - constraint$	97
5.28. Corriente en el filtro para MO-M ² PC con criterio cercano al origen	97
5.29. Corriente del filtro para MO-M ² PC con criterio $\varepsilon - constraint$	98
5.30. Cumplimiento de criterio multi-objetivo para la potencia reactiva	99
5.31. Señal de corriente en la red. a) sin compensación del retardo. b) con compensación del retardo	101
5.32. Control del dc-link	101
7.1. Control de corriente por histéresis [6]	114
7.2. Diagrama de control utilizado para generar la referencia de corriente de compensación de SAPF con un controlador HCC.	115
7.3. Lazos anidados de corriente y voltaje dc-link.	116
7.4. Diagrama de bloques PLL	117
7.5. Lugar geométrico de la raíz para el control de voltaje en el dc-link	118
7.6. Espectro armónico de la corriente de la fuente (i_{sa}) para el control HCC.	119
7.7. Lugar geométrico de la raíz para el control de corriente	120
7.8. Rendimiento del PLL	120
7.9. Espectro armónico de la corriente de la fuente (i_{sa}) para el control PI.	121
7.10. Respuesta dinámica de la corriente de la fuente para el control HCC, PI y MPC, ante un cambio en R_L en $t = 0.1[s]$, para la fase b (i_{sb}).	122
7.11. Simulación de SAPF para MO-MPC.	123
7.12. Simulación de SAPF para MPC con λ ARX.	123
7.13. Simulación de SAPF para MPC con λ promedio.	123
7.14. Conjuntos de identificación para λ_2 difuso.	125
7.15. Simulación de SAPF bajo propuesta de λ_{fuzzy}	126
7.16. Criterio basado en el método de restricción- ε	127
7.17. Predicción de corriente de compensación para uno, dos, tres y cuatro pasos	131
7.18. Ejemplo de generación de una onda sinusoidal con tercer armónico	133

Índice de tablas

2.1. Estados de conmutación para diferentes topologías de inversores, sin conexión a neutro	8
2.2. Tabla resumen para los distintos enfoques de MPC en convertidores	13
3.1. Parámetros del filtro activo a utilizar	27
3.2. Ejemplo de la selección de $s(k + 1)$ para MO-MPC	34
3.3. Resultados para MO-MPC	37
3.4. THD en cada cambio carga	39
3.5. Tiempo de estabilización para cada cambio de carga	40
3.6. Estados de conmutación para NPC	40
3.7. Resultados para NPC	44
4.1. Voltajes fase-fase para la salida del inversor de dos niveles	49
4.2. Parámetros para la simulación	56
4.3. Resultados de THD y frecuencia de conmutación (f_{sw}) para FCS-MPC y M ² PC bajo distintas frecuencias de muestreo para un inversor de dos niveles conectado a una carga RL	59
4.4. Resultados de RMSE de seguimiento de referencia y valor de la función de costo para FCS-MPC y M ² PC bajo distintas frecuencias de muestreo para un inversor de dos niveles conectado a una carga RL	59
4.5. Resultados de THD y frecuencia de conmutación (f_{sw}) para FCS-MPC y M ² PC bajo distintas frecuencias de muestreo para SAPF con un inversor de dos niveles	61
4.6. Resultados de RMSE de seguimiento de referencia y valor de la función de costo para FCS-MPC y M ² PC bajo distintas frecuencias de muestreo para SAPF con un inversor de dos niveles	61
4.7. Resultados de THD y frecuencia de conmutación (f_{sw}) para FCS-MPC y M ² PC bajo distintas frecuencias de muestreo para un inversor de tres niveles conectado a una carga RL	65
4.8. Resultados de RMSE de seguimiento de referencia y valor de la función de costo para FCS-MPC y M ² PC bajo distintas frecuencias de muestreo para un inversor de tres niveles conectado a una carga RL	65
4.9. Resultados de THD y frecuencia de conmutación (f_{sw}) para FCS-MPC y M ² PC bajo distintas frecuencias de muestreo para SAPF con un inversor de tres niveles	68
4.10. Resultados de RMSE de seguimiento de referencia y valor de la función de costo para FCS-MPC y M ² PC bajo distintas frecuencias de muestreo para SAPF con un inversor de tres niveles	68

5.1. THD antes y después de conectar el SAPF para una carga resistiva desbalanceada con M ² PC	82
5.2. THD antes y después de conectar el SAPF ante una carga no lineal balanceada con M ² PC	85
5.3. THD antes y después de conectar el SAPF ante una carga no lineal desbalanceada con M ² PC	87
5.4. THD antes y después de conectar el SAPF ante una carga no lineal (diodo) con M ² PC	89
5.5. Resumen de resultados para el control predictivo modulado mono-objetivo . . .	91
5.6. THD antes y después de conectar el filtro activo con MO-M ² PC	92
5.7. THD antes y después de conectar el filtro activo con MO-M ² PC	98
5.8. Resumen de resultados para MO-M ² PC	99
5.9. Resumen de resultados de THD para MO-M ² PC	100
7.1. Resultados para pruebas del controlador HCC	118
7.2. Valor de armónicos para la corriente de la fuente para el control HCC	118
7.3. Resultados para el controlador PI con PWM	121
7.4. Valor de armónicos para la corriente de la fuente para el control PI	121
7.5. Resultados obtenidos para modelo de λ_{fuzzy}	125
7.6. Parámetros modelo de λ_{fuzzy}	126
7.7. Otros parámetros modelo de λ_{fuzzy}	126
7.8. Resultados obtenidos para λ arbitrario.	127
7.9. Indicadores para el error de predicción de voltaje de los capacitores de NPC . .	130
7.10. Indicadores para el error de predicción de corriente de compensación	131
7.11. Indicadores para la predicción del voltaje de la carga (V_L)	131
7.12. Indicadores para la predicción de la referencia de corriente de compensación . .	132
7.13. Indicadores para el error de corriente de compensación	132
7.14. Diferencia de voltaje entre capacitores de NPC	133
7.15. Resultados para NPC	133
7.16. Límites de distorsión de voltaje según el estándar IEEE - 519 [7]	134