



UNIVERSIDAD DE CHILE
FACULTAD DE CIENCIAS FÍSICAS Y MATEMÁTICAS
DEPARTAMENTO DE INGENIERÍA ELÉCTRICA

**DESARROLLO DE SWITCH INTELIGENTE PARA MICRO-RED DE
LABORATORIO ANTE EVENTOS DE AISLAMIENTO**

MEMORIA PARA OPTAR AL TÍTULO DE INGENIERO CIVIL ELÉCTRICO

IGNACIO ANDRÉS FUENTES PINO

PROFESOR GUÍA:
PATRICIO MENDOZA ARAYA

MIEMBROS DE LA COMISIÓN:
CONSTANZA AHUMADA SANHUEZA
PABLO GONZÁLEZ INOSTROZA

SANTIAGO DE CHILE
2021

DESARROLLO DE SWITCH INTELIGENTE PARA MICRO-RED DE LABORATORIO ANTE EVENTOS DE AISLAMIENTO

Con el avance del tiempo se han generado mejoras en cuanto a las diversas tecnologías de generación, haciendo de esta forma más atractivo el uso de energías renovables no convencionales. Este parámetro sitúa a las micro-redes como una solución viable desde el punto de vista comercial y ambiental, ya que contribuye a la des-carbonización de la matriz energética. La creciente viabilidad de estas y el hecho de que en el mundo existen muchas zonas sin acceso al recurso energético con calidad y continuidad de suministro, permite aventurarse en dar soluciones a ese tipo de localidades.

Las micro-redes se definen como un pequeño sistema de energía, que puede operar conectada a una red mayor o en modo isla. Los principales componentes de este tipo de redes son cargas, generadores, baterías y equipos de protección variados y distribuidos por toda la red. Dentro de los principales desafíos a los cuales se enfrentan las micro-redes son los métodos de detección de aislamiento, el cual se produce en el instante en que una parte de esta es desconectada repentinamente, debiendo operar como modo isla con la condición de tener conectada generación y carga asociada.

El objetivo de esta memoria es diseñar y validar mediante simulaciones un switch inteligente en la micro-red del laboratorio de energía y accionamientos del Departamento de Ingeniería Eléctrica de la Universidad de Chile, cuya misión será alertar al sistema ante la detección de situaciones de aislamiento y otorgar la posibilidad de reconexión a la red principal. La meta de la experiencia consiste en otorgar un componente adicional que será de suma importancia al momento de detectar el aislamiento de la micro-red, y cuyo uso se espera efectuar en las experiencias de laboratorio de las futuras generaciones, complementando de esta manera las competencias adquiridas por los estudiantes.

En cuanto al dispositivo propuesto, este se encuentra modelado en el software *PLECS* y cuenta con 3 funciones principales, las cuales consisten en la posibilidad de sincronización a la red principal, la aptitud para desconectarse de la red y la facultad para la detección de aislamiento, ya sea por fallas de sobre-sub tensión o sobre-sub frecuencia.

Finalmente, los resultados comprueban la funcionalidad de este dispositivo inteligente, el cual fue puesto a prueba en distintos escenarios de tensión y frecuencia, logrando actuar con un tiempo menor al estipulado por el estándar IEEE 1547, aislando la micro-red de la red principal y logrando a su vez reconectarse mediante la función de sincronización. Por otro lado, se logra otorgar una finalidad docente al desarrollo del switch inteligente, aportando con un dispositivo funcional y realizando a su vez una guía explicativa para lograr hacer uso del dispositivo en futuras simulaciones.

*Nada sucede por casualidad,
en el fondo las cosas tienen su plan secreto,
aunque nosotros no lo entendamos.*

Carlos Ruiz Zafón

Agradecimientos

Quisiera agradecer, en primer lugar, a mi núcleo familiar, el cual me ha estado apoyando durante toda mi vida escolar y universitaria, haciéndose presente en todos los momentos importantes a lo largo de mi vida y acompañándome durante este duro camino que finalmente esta llegando a su término.

A mis padres, Gloria y Fernando, los cuales son los que hicieron posible todo mi desarrollo como persona, otorgándome valores y dándome la posibilidad de entrar a Beauchef, facultad en la cual se conocieron y se mantienen juntos hasta el día de hoy. Gracias a ustedes soy lo que soy y espero a futuro poder recompensarles, dándoles todo lo que hasta el día de hoy no les he podido dar.

A mis hermanas, mis chicas, Any y Cote, las cuales son las que me impulsaron a entrar a la Chile, aconsejándome, acompañándome y estando siempre disponibles para cualquier percance que llegase a tener. Gracias por ser como unas segundas madres para mí, cuidándome y cumpliendo de manera excepcional el rol de hermana mayor.

A mi polola y compañera de vida Cami, la cual me acompañó durante casi 5 años de carrera. La que me vio feliz, triste, enojado, confundido, estresado, nervioso y la que estuvo siempre dándome amor y energía para seguir adelante. Gracias por siempre animarme y enfatizar a que nunca me rindiera.

Agradecer a todas las personas y amigos que pude conocer durante mi paso por la Universidad. A mis amigas y amigos de plan común, los paninis, los cuales fueron los encargados de acompañarme desde mis primeros años de universidad, haciendo que el comienzo de esta etapa no pudiera ser mejor y a mi grupo de amigos del DIE, los cuales me acompañaron durante toda la especialidad e hicieron de estos últimos años un lindo final del camino. Gracias a ustedes por todos los juegos, pichangas, salidas a comer, conversaciones, chistes y muchas otras cosas que hicieron de la universidad una bonita experiencia.

Finalmente, gracias a todos los profesores que hicieron posible este momento, en especial a los miembros de esta comisión. A la profesora Constanza, por aceptar ser miembro de este equipo y hacerse el tiempo de corregir el contenido de este trabajo. A Pablo, el cual se convirtió en un profesor guía más, dándose el tiempo de reunirse conmigo, compartirme material y responder cualquier duda independiente de la hora que fuera. Y por último, al profesor Patricio, el cual hizo posible el inicio, desarrollo y final de esta memoria, coordinando reuniones de manera constante desde el comienzo de este trabajo y creando una que otra junta excepcional en caso de que se presentara algún percance o duda mayor. Gracias por su tiempo y por otorgarme las herramientas necesarias para que fuera posible darle fin a esta etapa.

Tabla de Contenido

1. Introducción	1
1.1. Motivación	1
1.2. Objetivos	2
1.2.1. Objetivo General	2
1.2.2. Objetivos específicos	2
1.3. Alcances	3
1.4. Estructura de trabajo	3
2. Marco Teórico	5
2.1. Rol del switch inteligente en la micro-red	5
2.2. Topologías de switches	7
2.2.1. CB-DER Switch	7
2.2.2. SCR-DER Switch	8
2.2.3. IGBT-DER Switch	9
2.2.4. IGCT-DER Switch	10
2.2.5. SiC-MOSFET Switch	10
2.3. Control del Switch	11
2.4. Micro-red del laboratorio	13
2.4.1. Experiencias anteriores en el laboratorio	14
2.5. Problemática actual	15
3. Metodología	17
3.1. Reconocimiento de topología y lazos de control	18
3.2. Reconocimiento de micro-red a utilizar	18
3.3. Establecimiento del caso de estudio	19
3.4. Construcción del modelo de simulación	21
3.4.1. Fuente de tensión controlable	21
3.4.2. Cargas	22
3.4.3. Generación distribuida	23
3.4.4. Interruptor	25
3.5. Diseño del switch inteligente	27
3.5.1. Relé SEL-547	28
3.5.1.1. Función de sincronización	29
3.5.1.2. Función de sobre/sub tensión	31
3.5.1.3. Función de sobre/sub frecuencia	32
3.5.2. Tablero de disparo	34
3.5.3. Puente de tiristores	34

3.6. Evaluación de desempeño del switch	35
3.7. Realización de guía explicativa para uso del switch en simulaciones	35
4. Resultados, análisis y discusiones	36
4.1. Función de sincronización	36
4.1.1. Tensión y frecuencia nominal	36
4.1.2. Falla de tensión	38
4.2. Aislamiento por subtensión	40
4.2.1. Caso 1: Voltaje $< 50\%$	40
4.2.2. Caso 2: $50 \leq \text{Voltaje} < 88\%$	45
4.3. Aislamiento por sobretensión	50
4.3.1. Caso 1: $110\% < \text{Voltaje} < 120\%$	50
4.3.2. Caso 2: Voltaje $\geq 120\%$	55
4.4. Aislamiento por subfrecuencia	60
4.5. Aislamiento por sobrefrecuencia	65
5. Conclusiones y Trabajo futuro	70
Bibliografía	72
6. Anexos	74
6.1. Guía explicativa para uso del switch inteligente en simulaciones	74

Índice de Tablas

2.1.	Parámetros de sincronización para reconectar micro-red a red principal	5
2.2.	Respuesta del sistema de interconexión a voltajes anormales	6
2.3.	Respuesta del sistema de interconexión a frecuencias anormales	6
2.4.	Parámetros de línea de la micro-red	14
2.5.	Valores base para la micro-red	14
3.1.	Valores de cargas implementadas en la micro-red	20
3.2.	Parámetros utilizados en generación distribuida	20
3.3.	Valores de cargas modeladas como impedancia	23
3.4.	Parámetros de sincronización utilizados	30
3.5.	Parámetros de sobre/sub tensión utilizados	31
3.6.	Parámetros de sobre/sub frecuencia utilizados	32
3.7.	Escenarios de simulación para fallas de tensión y frecuencia	35
4.1.	Respuesta del sistema a voltajes por debajo de los 110 [V]	44
4.2.	Respuesta del sistema a voltajes entre 110 [V] y 193.6 [V]	49
4.3.	Respuesta del sistema a voltajes entre 242 [V] y 264 [V]	54
4.4.	Respuesta del sistema a voltajes por sobre los 264 [V]	59
4.5.	Respuesta del sistema a frecuencias por debajo de los 49.3 [Hz]	64
4.6.	Respuesta del sistema a frecuencias por sobre los 50.5 [Hz]	69

Índice de Ilustraciones

2.1.	Ejemplo de un CB switch	7
2.2.	Ejemplo de un SCR switch	8
2.3.	Ejemplo de un IGBT switch	9
2.4.	Ejemplo de un SiC-MOSFET switch	10
2.5.	Diagrama de bloques del micro switch	11
2.6.	Esquema de funcionamiento del relé SEL-547	12
2.7.	Topología de la micro-red del laboratorio de energía	13
3.1.	Propuesta de metodología a seguir para el desarrollo del proyecto	17
3.2.	Caso de estudio aplicado a micro red del laboratorio	19
3.3.	Diseño de la fuente de tensión controlable	21
3.4.	Subsistema para la creación de eventos anormales de tensión	22
3.5.	Subsistema para la creación de eventos anormales de frecuencia	22
3.6.	Modelo de generación basado en convertidor VSC	23
3.7.	Modelo de generación basado en convertidor CSC	24
3.8.	Diagrama lógico del switch mecánico	25
3.9.	Diagrama unilineal del modelo de simulación	26
3.10.	Modelo general del switch inteligente implementado en <i>PLECS</i>	27
3.11.	Transformada de componentes de tensión abc al sistema de referencia alfa-beta	28
3.12.	Bloques PLL para la obtención de frecuencia	29
3.13.	Diagrama de bloques lógico de la función de sincronización	30
3.14.	Diagrama de bloques lógico de la función sobre/sub tensión	31
3.15.	Diagrama de bloques lógico de la función sobre/sub frecuencia	32
3.16.	Diagrama de bloques lógico del relé SEL-547	33
3.17.	Diagrama de bloques del tablero de disparo	34
3.18.	Diagrama de bloques del puente de tiristores	34
4.1.	Pulso enviado a cada uno de los tiristores	36
4.2.	Señal de respuesta ante sincronización con valores nominales	37
4.3.	Señal de respuesta ante sincronización con falla de tensión	38
4.4.	Pulso enviado a cada uno de los tiristores	39
4.5.	Aislamiento por caída de tensión a 60 [V]	40
4.6.	Aislamiento por caída de tensión a 80 [V]	41
4.7.	Aislamiento por caída de tensión a 100 [V]	42
4.8.	Aislamiento por caída de tensión a 105 [V]	43
4.9.	Aislamiento por caída de tensión a 110 [V]	45
4.10.	Aislamiento por caída de tensión a 130 [V]	46
4.11.	Aislamiento por caída de tensión a 150 [V]	47
4.12.	Aislamiento por caída de tensión a 190 [V]	48
4.13.	Aislamiento por alza de tensión a 245 [V]	50

4.14.	Aislamiento por alza de tensión a 250 [V]	51
4.15.	Aislamiento por alza de tensión a 255 [V]	52
4.16.	Aislamiento por alza de tensión a 260 [V]	53
4.17.	Aislamiento por alza de tensión a 265 [V]	55
4.18.	Aislamiento por alza de tensión a 270 [V]	56
4.19.	Aislamiento por alza de tensión a 290 [V]	57
4.20.	Aislamiento por alza de tensión a 310 [V]	58
4.21.	Aislamiento por caída de frecuencia a 48.5 [Hz]	60
4.22.	Aislamiento por caída de frecuencia a 48.8 [Hz]	61
4.23.	Aislamiento por caída de frecuencia a 49 [Hz]	62
4.24.	Aislamiento por caída de frecuencia a 49.2 [Hz]	63
4.25.	Aislamiento por alza de frecuencia a 50.6 [Hz]	65
4.26.	Aislamiento por alza de frecuencia a 50.8 [Hz]	66
4.27.	Aislamiento por alza de frecuencia a 51 [Hz]	67
4.28.	Aislamiento por alza de frecuencia a 51.3 [Hz]	68

Capítulo 1

Introducción

1.1. Motivación

Con el avance del tiempo se han generado mejoras en cuanto a las diversas tecnologías de generación, haciendo de esta forma más atractivo el uso de energías renovables no convencionales, ya que ha aumentado su eficiencia y disminuido sus precios [1]. Este parámetro sitúa a las micro-redes como una solución viable desde el punto de vista comercial y ambiental, ya que contribuye a la des-carbonización de la matriz energética. Las micro-redes pueden proporcionar la energía suficiente para localidades aisladas sin acceso a las redes principales y además limpias, gracias a los recursos distribuidos que esta misma posee. [2].

La creciente popularidad de energías limpias, la eficiencia energética, la generación cercana a los puntos de consumo, las *Smart cities*, entre otras, provocan un impulso en la implementación de micro-redes como nuevo recurso en el sector eléctrico. Las micro-redes son viables, es un hecho, proporcionando ventajas, desventajas y desafíos en comparación con sistemas más “convencionales”.

Las micro-redes se definen como un pequeño sistema de energía, que puede operar conectada a una red mayor o en modo isla. Los principales componentes de este tipo de redes son cargas, generadores, baterías y equipos de protección variados y distribuidos por toda la red, generando así flujos bidireccionales, a diferencia de los sistemas eléctricos de potencia tradicionales [3] [4], en donde típicamente los flujos de potencia solo fluían desde las centrales convencionales a los grandes centros de consumo. La creciente viabilidad de estas y el hecho de que en el mundo existen muchas zonas sin acceso al recurso energético con calidad y continuidad de suministro, permite aventurarse en dar soluciones a ese tipo de localidades. Por ejemplo, en Chile existen cerca de 25.000 viviendas sin suministro eléctrico, siendo la región de Los Lagos [5] la que presenta un mayor déficit.

Uno de los principales desafíos a los cuales se enfrentan las micro-redes son los métodos de detección de aislamiento. El aislamiento de una micro-red se produce en el momento en que una parte de esta es desconectada repentinamente. Esta desconexión puede deberse a distintos motivos, entre los cuales se destaca la desconexión causada por fallas involuntarias en la red, fenómenos naturales, errores humanos y desconexiones voluntarias con objetivos de mantenimiento. Cuando la micro-red queda aislada, la parte desconectada puede seguir operando en modo isla con la condición de tener conectada generación y carga asociada.

De esta manera, uno de los componentes fundamentales para que la micro-red pueda desconectarse o reconectarse a la red principal cuando ocurre una situación de falla es el llamado conmutador (por su traducción al inglés, *switch*). Este dispositivo tiene como función principal el permitir a la micro-red desconectarse de la red principal ante cualquier eventualidad de falla o baja en la calidad de suministro por debajo de un umbral definido y volver a conectarse posteriormente.

El aporte de esta memoria contempla el diseñar un switch inteligente sobre un modelo de la micro-red del laboratorio de energía de la Universidad de Chile que obtenga la posibilidad de tomar las acciones de sincronización o desconexión de la red principal, alertando al sistema ante situaciones de aislamiento provocados por eventos de falla.

1.2. Objetivos

1.2.1. Objetivo General

Diseñar y validar mediante simulaciones un switch inteligente en la micro-red del laboratorio de energía y accionamientos del Departamento de Ingeniería Eléctrica de la Universidad de Chile, cuya misión será alertar al sistema ante la detección de situaciones de aislamiento y otorgar la posibilidad de reconexión a la red principal.

El desarrollo de este switch tendrá como finalidad otorgar un componente adicional que será de suma importancia al momento de detectar el aislamiento de la micro-red, y cuyo uso se espera efectuar en las experiencias de laboratorio de las futuras generaciones, complementando de esta manera las competencias adquiridas por los estudiantes.

1.2.2. Objetivos específicos

1. Reconocer las topologías y lazos de control a utilizar en el switch, otorgando una base para la metodología a desarrollar.
2. Diseñar un switch inteligente sobre la micro-red del laboratorio que sea capaz de detectar los eventos de aislamiento, otorgando la posibilidad de reconexión a la red principal.
3. Validar el buen funcionamiento del dispositivo mediante el uso de simulaciones, usando el modelo prediseñado de la micro-red del laboratorio.
4. Realizar una guía explicativa para hacer uso del dispositivo en el programa de simulación, el cual pueda ser aplicado a distintas experiencias docentes para las futuras generaciones.

1.3. Alcances

El presente trabajo de título tiene como objetivo diseñar y validar un switch inteligente en un modelo de la micro-red presente en el Laboratorio de Energía y Accionamientos del departamento de ingeniería eléctrica, con el fin de obtener un componente capaz de detectar los eventos de aislamiento de la micro-red, otorgando la posibilidad de reconectarse a la red principal, manteniendo de esta manera su correcto funcionamiento.

A través de distintas simulaciones, se pretende aportar con un dispositivo capaz de funcionar en la micro-red del laboratorio, cuyo uso se espera poder aplicar en futuras experiencias docentes, entregando conocimientos y competencias a los estudiantes acerca de estas nuevas tecnologías emergentes.

Es importante destacar que debido a la contingencia por la cual se encuentra el país a causa de la pandemia del Covid-19, las simulaciones son realizadas en base a un modelo de la micro-red presente en el laboratorio, es decir, se pretende presentar todas las herramientas para lograr simular los escenarios de manera computacional, no obstante, no corresponde a los alcances de la memoria ofrecer las configuraciones necesarias para implementar digitalmente el dispositivo en los relés ya existentes en el laboratorio.

1.4. Estructura de trabajo

El presente trabajo de memoria se encuentra dividido en seis capítulos, los cuales se encuentran descritos a continuación:

El primer capítulo corresponde a la introducción del trabajo a realizar, el cual esta compuesto en primer lugar por una motivación, seguido del objetivo general y los objetivos específicos, los alcances que posee la memoria, para luego finalizar con la estructura que seguirá el presente informe.

El segundo capítulo corresponde a una revisión bibliográfica del tema de trabajo, la cual contiene los elementos utilizados para su desarrollo, en conjunto con temas relacionados a su funcionamiento. A su vez, en esta sección se presentará el modelo de micro-red a utilizar, el cual corresponde a la ubicada en las dependencias de la facultad de ingeniería de la Universidad de Chile.

El tercer capítulo presenta la metodología de trabajo a seguir, la cual tiene como finalidad describir las etapas que se llevaran a cabo para lograr cumplir los objetivos planteados en el capítulo uno.

En el cuarto capítulo se exponen los resultados, análisis y discusiones respecto a las experiencias desarrolladas. Se espera que los resultados obtenidos se encuentren acorde con la teoría y permitan alcanzar los objetivos planteados en los inicios de esta memoria.

Las conclusiones del trabajo de memoria se encuentran descritas en el quinto capítulo, en el

cual se incluyen las tareas pendientes y trabajos a futuro de este escrito.

Posterior al quinto capítulo, se presenta la bibliografía utilizada a lo largo del trabajo de título, en la cual se incluye la base para el desarrollo del marco teórico, revisiones de experiencias anteriores en el laboratorio e investigación sobre los estándares requeridos para el correcto funcionamiento y validación del dispositivo.

Finalmente, en el sexto capítulo se encuentran los Anexos del trabajo de memoria. En esta sección se encuentra disponible la guía explicativa para el correcto uso del switch en simulaciones.

Capítulo 2

Marco Teórico

2.1. Rol del switch inteligente en la micro-red

En la actualidad existen una gama de dispositivos que son de suma importancia para el correcto funcionamiento de una micro-red, no obstante, solamente uno es el encargado de las funciones de conexión y desconexión, el cual corresponde al conmutador, o mas comúnmente llamado, switch.

Este dispositivo tiene como función primordial permitir a la micro-red desconectarse de la red principal ante cualquier eventualidad de falla o baja en la calidad de suministro por debajo de un umbral definido y volver a conectarse posteriormente a la misma red. Debido a lo anterior, al tomar en cuenta el factor de reconexión, se debe tener especial cuidado con el concepto de sincronización. Cuando una micro-red, la cual se encuentra operando de forma aislada, se conecta a la red, esta conexión puede no ser lograda si no se consigue sincronizar el ángulo del voltaje de la micro-red con el de la red principal. Es por esto que el punto de acoplamiento común debe brindar las facilidades para que la micro-red pueda acoplarse a la red cuando sea necesario.

Debido a todo lo expuesto anteriormente, este switch debe estar diseñado para operar según el estándar IEEE 1547, el cual regulariza la interconexión de recursos distribuidos con los sistemas eléctricos de potencia. Este estándar impone que en el momento de la sincronización y según el tamaño de la generación distribuida (GD) presente en el sistema, la diferencia de frecuencia, tensión y ángulo entre la red principal y la micro-red deben ubicarse dentro de los rangos establecidos. De esta manera, en la tabla 2.1 se pueden observar los parámetros de sincronización para reconectar la micro-red a la red principal [6].

Tabla 2.1: Parámetros de sincronización para reconectar micro-red a red principal

Potencia GD [MVA]	Δ Frecuencia [Hz]	Δ Tensión [$\%V_{Base}$]	Δ Ángulo [$^{\circ}$]
0.0-0.5	0.3	10	20
>0.5-1.5	0.2	5	15
>1.5-10	0.1	3	10

Otro de los parámetros que regulariza el estándar IEEE 1547 son los tiempos de despeje para los valores de tensión y frecuencia. Este valor refleja el tiempo permitido para que la generación distribuida permanezca conectada al sistema eléctrico de potencia (EPS por sus siglas en inglés, *Electric Power System*) local sin desconectarse. Si los recursos distribuidos conectados son menores o iguales a 30 [kW], estos valores corresponderán a los tiempos máximos de despeje. En caso contrario, estos tiempos serán los valores por defecto. De esta forma, si esta se desconecta con un tiempo igual o menor, cumplirá con el estándar mencionado anteriormente.

Siguiendo con lo anterior, la tabla 2.2 muestra los tiempos máximos de despeje de falla para casos de sobre y sub tensión. Así mismo, la tabla 2.3 muestra los tiempos máximos de desconexión para los casos en los que exista un evento de baja o sobre frecuencia.

Tabla 2.2: Respuesta del sistema de interconexión a voltajes anormales

Rango de voltaje [$\%V_{Base}$]	Tiempo de despeje de falla [s]
$V < 50$	0.16
$50 \leq V < 88$	2.00
$110 < V < 120$	1.00
$V \geq 120$	0.16

Tabla 2.3: Respuesta del sistema de interconexión a frecuencias anormales

Rango de Frecuencia [Hz]	Tiempo de despeje de falla [s]
> 50.5	0.16
< 49.3	0.16

Posteriormente, una vez abierto el disyuntor para despejar la falla, este se debe volver a cerrar. De esta manera, el tiempo de retardo entre el disparo y el intento de reenganche inicial puede oscilar entre 0.2 [s] a 15 [s]. Para alimentadores radiales, el intento inicial suele ir seguido de dos intentos, normalmente con intervalos de 30 [s] a 90 [s]. Si ninguno de los intentos de reconexión tiene éxito, el alimentador se bloqueará. Los intentos de reenganche se realizan normalmente sin ninguna supervisión de chequeo de sincronismo. Esto es debido a que los alimentadores son de diseño radial, siendo la red la única fuente de energía.

Otro factor importante a considerar es con respecto a la generación distribuida, puesto que esta debe permanecer aislada de la red eléctrica hasta que el reconector automático en el interruptor del alimentador se haya reiniciado. El tiempo para desarrollar esta acción suele ser de 180 [s]. De esta forma se evita insensibilizar la utilidad del relé durante una falla de alta impedancia [6].

2.2. Topologías de switches

Actualmente existen ciertas topologías para la interconexión de recursos energéticos distribuidos (DER por sus siglas en inglés, *Distributed Energy Resource*) con la red. Los DER switches tienen la capacidad de reemplazar un interruptor automático con interruptores de estado sólido, los cuales son desarrollados con electrónica de potencia y compuestos principalmente por dispositivos de conmutación basados en tiristores, generando señales de activación usando métodos de detección de corriente y tensión [7]. Estas topologías presentan una gran variedad de componentes, tales como sensores de voltaje y corriente, relés de protección, un controlador con funciones de diagnóstico y monitoreo, un procesador de comunicaciones, entre otros. Para respaldo, estos usan interruptores automáticos de *bypass* en caso de mantenimiento del sistema.

Estos switch se diferencian en la rapidez con la que cada uno actúa ante contingencias, en conjunto con otras características. Los tipos de switch investigados se encuentran a continuación:

2.2.1. CB-DER Switch

Una de las primeras topologías de switch a investigar es el basado en interruptores automáticos (CB por sus siglas en inglés, *Circuit Breaker*). Esta topología es la más predominante en cuanto a dispositivos de interconexión. Su tiempo de respuesta varía entre 20 [ms] a 100 [ms]. Este switch puede separar la micro-red existente de la red principal de manera completa mediante las conexiones eléctricas, sin embargo, no es capaz de separar el inversor de la red lo suficientemente rápido, lo que resulta en una sobrecarga para el inversor conectado a la red en caso de una falla en la alimentación. El tiempo de retardo de estos switches variará según su capacidad y estructura [8]. Un ejemplo de CB switch es mostrado en la Figura 2.1 [9].

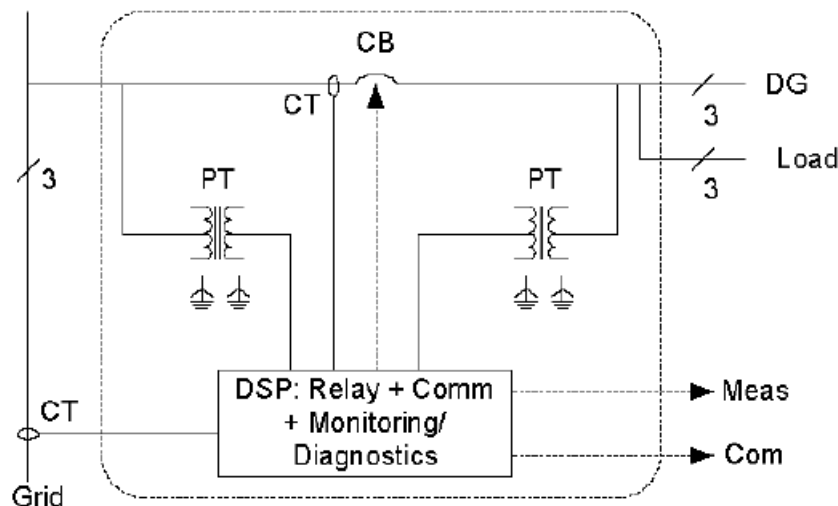


Figura 2.1: Ejemplo de un CB switch

Como se puede apreciar, el switch consta de un interruptor automático conectado entre la red y la generación distribuida, los transformadores de corriente (CT por sus siglas en inglés, *Current Transformers*) y potencia (PT por sus siglas en inglés, *Potential Transformers*), encargados de convertir los altos niveles de tensión y corriente primaria a valores mucho más apropiados para las aplicaciones digitales de detección y procesamiento, y finalmente el procesador de señal digital (DSP por sus siglas en inglés, *Digital Signal Processors*), el cual reúne en un solo sistema los relés de protección y las funciones de comunicación y monitoreo del switch.

2.2.2. SCR-DER Switch

La segunda topología a investigar es el switch basado en rectificadores controlados de silicio (SCR por sus siglas en inglés, *Silicon Controlled Rectifiers*). Su tiempo de respuesta va de 10 [ms] a 20 [ms] en redes de 50 [Hz]. Actualmente, los relés de estado sólido son conmutadores que están basados típicamente en SCR switches. Existen ciertas funciones que hacen que el sistema de control sea simple y produzca una disminución en la corriente, como lo es la posibilidad de retrasar el encendido de los relés de estado sólido, logrando en este tiempo eliminar la señal de control. Sin embargo, existen ciertos problemas al aplicar este interruptor en la micro-red del sistema. Si las tensiones de la micro-red y la red principal se sincronizan de manera casi exacta, existe la posibilidad que el relé de estado sólido no soporte esta diferencia, omitiendo el cruce por cero. Otro problema que presenta esta topología es que los switches basados en SCR no se pueden encender o apagar sincrónicamente en una micro-red con sistemas trifásicos. Lo anterior es debido a la diferencia de fase entre la tensión y la corriente. Un ejemplo de SCR switch se muestra en la Figura 2.2 [9].

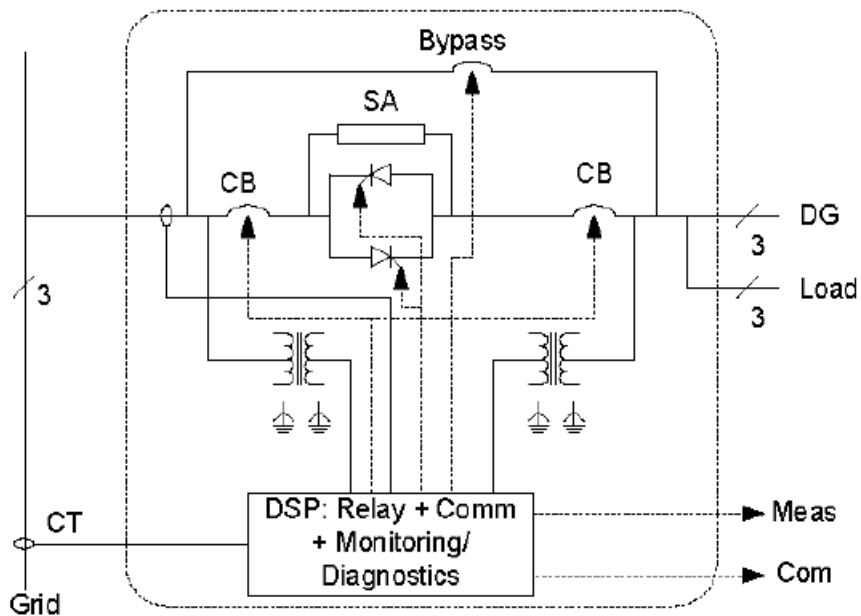


Figura 2.2: Ejemplo de un SCR switch

Como se puede notar, el switch consta de un puente de tiristores antiparalelos en conjunto un circuito amortiguador (SA por sus siglas en inglés, *Snubber Array*), encargado de limitar la amplitud del voltaje del switch y su tasa de aumento, reduciendo así la disipación de potencia. Además, se tienen dos interruptores automáticos de *bypass* como respaldo para su mantenimiento, transformadores de corriente, potencia y el procesador de señal digital respectivo.

2.2.3. IGBT-DER Switch

La tercera topología consta de un switch basado en la utilización de transistores bipolares de puerta aislada (IGBT por sus siglas en inglés, *Insulated Gate Bipolar Transistor*). La principal característica de estos dispositivos es su rapidez de conmutación, el cual puede accionar en tiempos cercanos a los 10 μs . Esta topología es capaz de restringir las corrientes instantáneas, desconectándose en un período de tiempo muy corto. Además, estos switches tienen la capacidad de realizar un control rápido y flexible, tanto para casos de conexión como de desconexión. Debido a estos tiempos pequeños de transición, se provoca que no hayan impactos en el voltaje de la carga ni de la red, lo que trae como consecuencia que los problemas típicos de transferencia sin interrupciones en los sistemas de micro-redes sean sencillos de solucionar. Un ejemplo de IGBT switch se muestra en la Figura 2.3. Como se puede observar, el diagrama del switch es similar al de la Figura 2.2, reemplazando el puente de tiristores antiparalelos por un esquema basado en dos IGBT's [9].

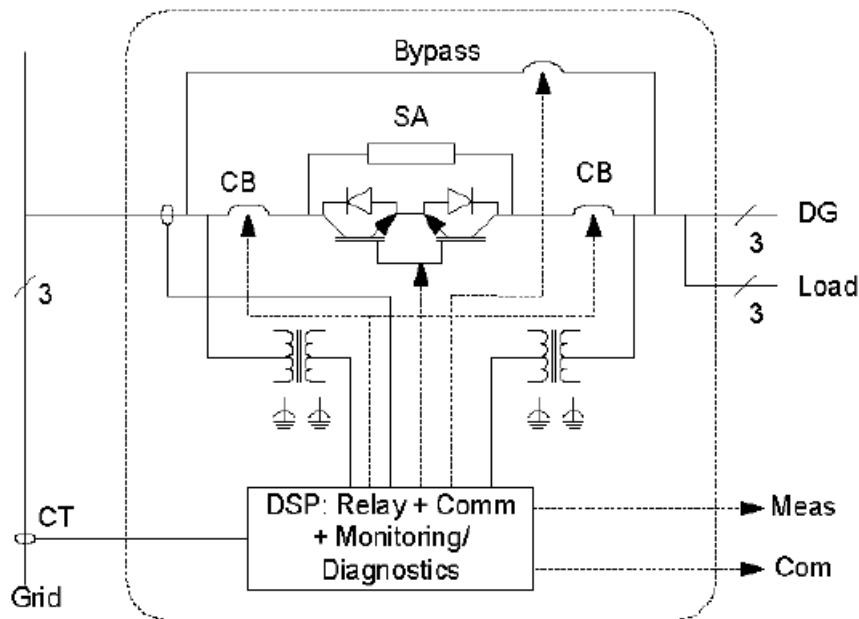


Figura 2.3: Ejemplo de un IGBT switch

2.2.4. IGCT-DER Switch

De manera similar al switch antes mencionado se encuentra la topología compuesta por tiristores controlados por puerta integrada (IGCT por sus siglas en inglés, *Insulated Gate Commutated Thyristor*). Esta topología posee características similares al switch basado en IGBT's, no obstante, los switches basados en IGCT son usados para lograr mayores niveles de voltaje de interconexión.

2.2.5. SiC-MOSFET Switch

Por último, se tiene una topología en donde el componente utilizado son los transistores de efecto de campo metal-óxido-semiconductor (MOSFET por sus siglas en inglés, *metal-oxide-semiconductor field-effect transistor*) de carburo de silicio (SiC por sus siglas en inglés, *Silicon carbide*). En esta se estudia un circuito equivalente de un switch híbrido de corriente continua, en el cual contactos de dos polos y dos MOSFET's son conectados en paralelo. En este caso, el número de polos de contacto debe ser duplicado para obtener un voltaje suficiente para encender los dos MOSFET. Por otro lado, se debe aplicar un contacto de muy baja resistencia para que la pérdida de energía sea controlada por debajo de los MOSFET. Este dispositivo tiene la ventaja de poseer una baja resistencia de contacto, interrupciones de corriente de alta velocidad y una corta duración del arco eléctrico durante las corrientes de conmutación. Un ejemplo de SiC-MOSFET es el mostrado en la Figura 2.4 [10].

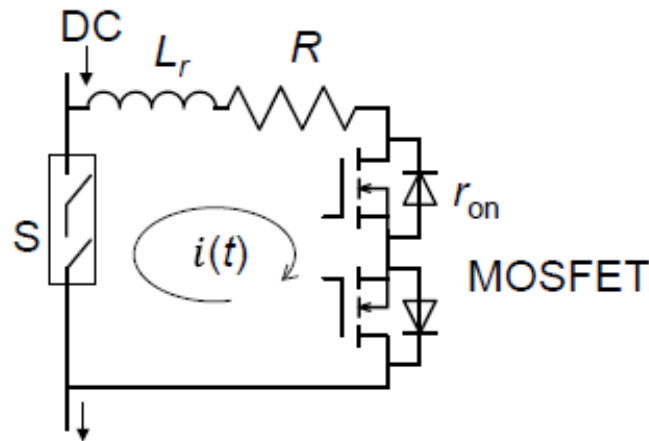


Figura 2.4: Ejemplo de un SiC-MOSFET switch

Como se puede observar, el switch consta de dos MOSFET's conectados en paralelo a los contactores bipolares S, mientras que en la parte superior se encuentra una resistencia residual R conectada en serie con una inductancia de bucle L_r .

2.3. Control del Switch

Una vez estudiadas las topologías del switch, se procede a investigar acerca de los lazos de control. En [11], se propone un micro switch compuesto de un puente de tiristores en conjunto con un switch controlable de desconexión, el cual se muestra en la Figura 2.5.

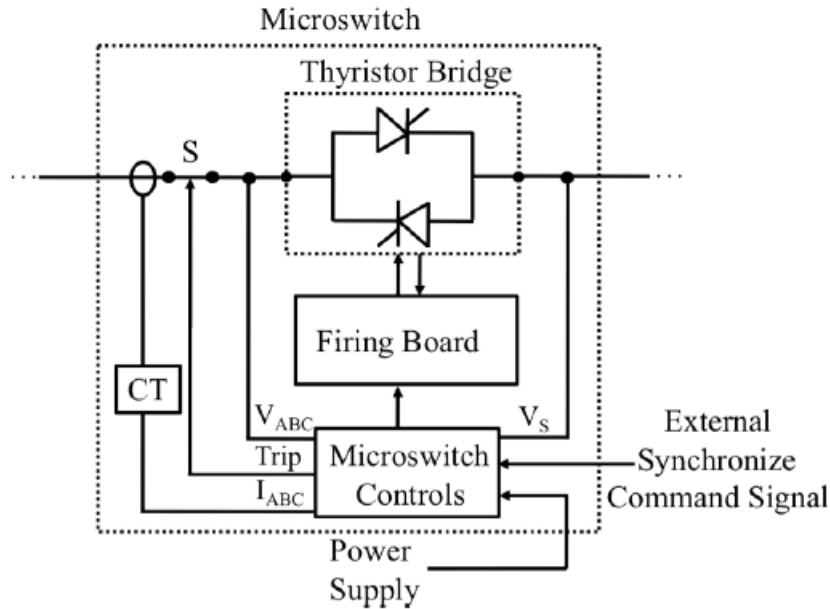


Figura 2.5: Diagrama de bloques del micro switch

Como se puede observar, el puente de tiristores es controlado por un tablero de disparo, el cual recibe una señal de encendido/apagado de los controles del micro switch para los modos de sincronización (encendido) o desconexión (apagado). Este control del micro switch está basado en el modelo SEL-547, el cual corresponde a un relé de interconexión de generación distribuida. Este relé está diseñado para otorgar elementos de protección y control requeridos por el estándar IEEE 1547, incluyendo protecciones de subtensión, sobretensión y frecuencia, en conjunto con la función de chequeo de sincronismo (correspondiente al dispositivo 25). De esta manera, cuando el SEL-547 detecta problemas de suministro en el sitio donde se encuentra ubicado el switch, este separa el consumo del suministro. A su vez, si detecta un problema en el sistema que pudiera afectar al sitio en donde se conecta un generador individual, este separa dicho generador del resto del sistema [12]. En la Figura 2.6 se puede ver un esquema de cómo actúa el relé SEL-547.

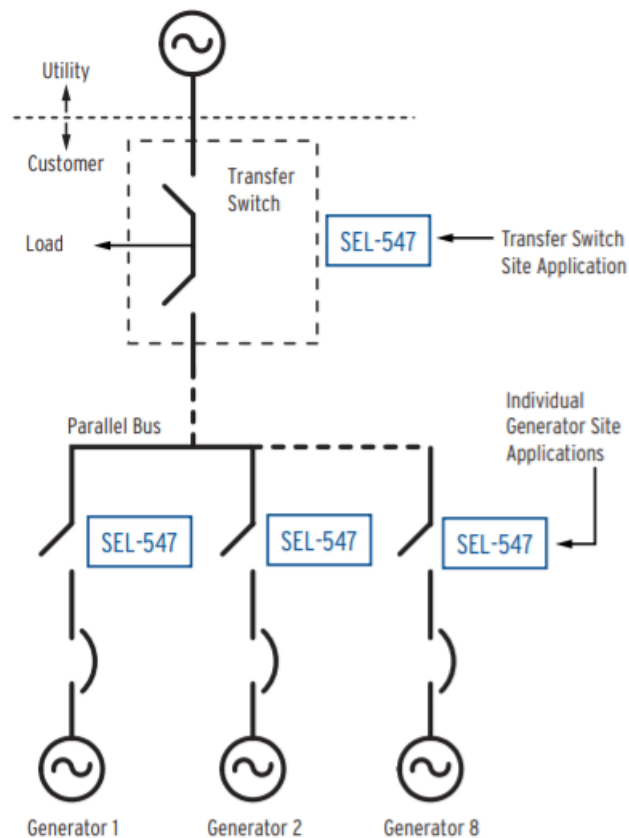


Figura 2.6: Esquema de funcionamiento del relé SEL-547

De esta forma, y como se mencionó anteriormente, este esquema de control del micro switch cumple con tres funciones principales, las cuales son las siguientes:

- Posibilidad de sincronización a la red principal con ayuda de la protección 25.
- Posibilidad de desconexión de la red.
- Facultad para la detección de aislamiento.

2.4. Micro-red del laboratorio

El modelo de micro-red a utilizar se encuentra ubicado en el Laboratorio de Energía y Accionamientos del departamento de Ingeniería eléctrica de la Universidad de Chile, la cual se muestra en la Figura 2.7.

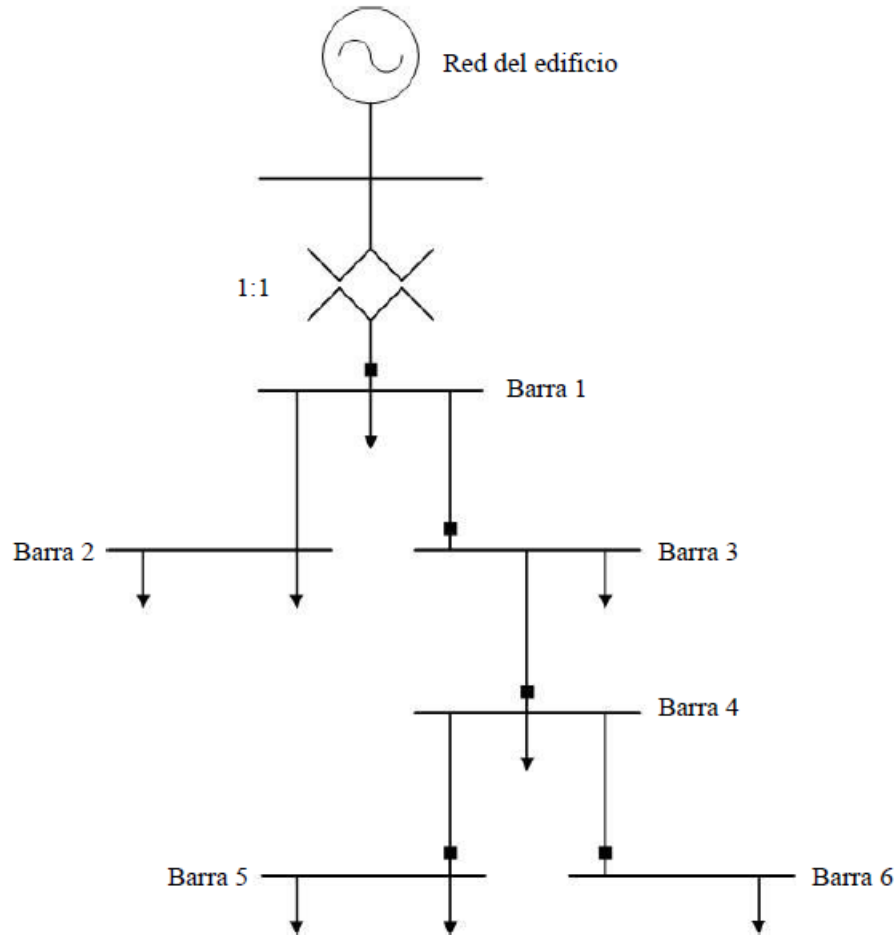


Figura 2.7: Topología de la micro-red del laboratorio de energía

Como se puede observar, esta consta de un sistema trifásico conectado a la red principal mediante un transformador aislador de razón 1:1 con un voltaje fase-fase de 380 [V], para luego dar paso a un sistema compuesto por 6 barras, el cual posee una configuración de tipo radial. Este sistema posee la capacidad de conectar cargas a cada una de sus barras, con la posibilidad de modificar los parámetros de sus líneas con tal de simular sistemas de transmisión o distribución sea el caso. Los parámetros de las líneas de la micro-red son mostradas en la tabla 2.4, mientras que la tabla 2.5 muestra los valores nominales de la red, los cuales son usados como valores base para los cálculos solicitados.

Tabla 2.4: Parámetros de línea de la micro-red

Línea	R [Ω]	X [Ω]
L12	0.78590384	0.37474596
L13	0.88565017	0.72806038
L34	1.00113985	0.48939002
L45	1.27147659	0.55283342
L46	0.88676405	0.35729613

Tabla 2.5: Valores base para la micro-red

Parámetro	Valor
S_{base}	10000 [VA]
V_{base}	380 [V]
Z_{base}	14.44 [Ω]
I_{base}	26.32 [A]

2.4.1. Experiencias anteriores en el laboratorio

Anteriormente, el laboratorio ha sido utilizado para la realización de varios trabajos, dentro de los cuales se encuentran los siguientes:

- **Infraestructura de Hardware y Software para Desarrollo de Sistemas de Protección en Micro-redes de Baja Tensión, Mauricio Neut, 2016**

En su trabajo [13], Mauricio Neut dotó al laboratorio de energía con una serie de implementos que permiten realizar pruebas de protecciones en baja tensión en un esquema de micro-redes, proveyendo la base para futuras experiencias en investigación de protecciones.

De esta manera, consiguió la infraestructura física para aquello, instalando un sistema de comunicaciones para monitorear el estado de la red mediante protocolo MODBUS/TCP e implementando los relés de monitoreo *General Electric Multilin F35*, REC-650 y REL-650, los cuales poseen una alta gama de posibles funciones de protección, configurando su función de sobre-corriente para su correcta operación.

- **Experiencia Docente de Protecciones para una Micro-red Basada en el Estudio de Funciones de Sobre Corriente y Baja Tensión, Pablo González, 2018**

Pablo González, en su trabajo de título [14], obtiene una nueva experiencia en el laboratorio de energía y accionamientos del departamento para el estudio de nuevos esquemas de protecciones, a partir del uso de dispositivos modernos, empleando generación distribuida y micro-redes.

Esta experiencia se basó principalmente en la configuración remota del relé *General Electric Multilin F35*, según el punto de operación del sistema, operando la micro-red en modo conectado a la red. De esta manera, se cumple que la redundancia de protecciones es ventajosa para el sistema, mediante el análisis por separado y en conjunto de las funciones de sobrecorriente y subtensión.

- **Estudio e implementación de protecciones adaptativas para micro-red de laboratorio ante cambios topológicos definidos, Nicolás Silva, 2020**

En su trabajo de título [15], Nicolás desarrolló y mejoró el sistema de protecciones existente en el laboratorio, preparándolo ante situaciones de contingencias que produzcan sobre-corriente o subtensión, lo cual fue realizado incorporando herramientas computacionales basadas en el lenguaje de *Python*.

De esta manera, se realizó la configuración interna y lógica del dispositivo de protección *General Electric Multilin F35*, basados en los elementos *FlexLogic*, logrando así incluir nuevas funcionalidades útiles para las futuras experiencias en el laboratorio.

2.5. Problemática actual

Con el paso de los años, las micro-redes están siendo cada vez más conocidas a nivel mundial, provocando un impulso en el sector eléctrico como nuevo recurso a utilizar. El aumento de las energías limpias y la eficiencia energética provoca que estas representen una alternativa viable ante los sistemas convencionales actuales.

Actualmente, la micro-red presente en el laboratorio no cuenta con este dispositivo inteligente, el cual permitiría a la micro-red contar con automatismos que logren detectar las alteraciones en su topología. De esta forma, las futuras generaciones podrán desarrollar actividades y experiencias de laboratorio las cuales incluyan este dispositivo, pudiendo observar fenómenos y accionamientos que anteriormente no eran capaces de visualizarse.

Otro de los puntos interesantes a mencionar, es la problemática que existe actualmente con las zonas de no detección (NDZ por sus siglas en inglés, *Non-detection zone*), las cuales consisten en condiciones de carga, es decir, valores de desequilibrio de potencia activa y reactiva, para los cuales los métodos de detección de isla no operan de manera oportuna. La condición de aislamiento de la micro-red se produce en el momento en que una parte de esta es desconectada repentinamente. Cuando la micro-red queda aislada, la parte desconectada puede seguir operando en modo isla con la condición de tener conectado un generador y una carga asociadas. Dentro de los principales problemas que causa el aislamiento de una micro-red se destaca la desviación de los valores de tensión y frecuencia propiamente tales, como también la existencia de una desincronización al volver a reconectar la sección aislada a la micro-red principal [16].

En consecuencia a lo antes mencionado, existe la necesidad de utilizar esquemas de protección anti-isla, los cuales puedan detectar situaciones de aislamiento bajo ciertas condiciones de operación del sistema, ya sea de manera local o remota. La detección de manera remota se

efectúa haciendo uso de las telecomunicaciones, mientras que la detección de manera local se separa en detección pasiva y activa. Los métodos pasivos, como la protección de tasa de cambio de frecuencia, sobre/sub tensión y sobre/sub frecuencia, se basan en el monitoreo de la frecuencia o tensión y el establecimiento de umbrales adecuados capaces de identificar una isla, mientras que los métodos activos hacen uso de tecnologías que permitan activar los cambios de estado del sistema, lo que ayuda a determinar cuándo se ha producido el aislamiento [17]. Es dentro de los esquemas de detección pasivos, que bajo ciertas condiciones de carga, no logran detectar el aislamiento en ciertos puntos, logrando una NDZ. Por esta razón, uno de los grandes desafíos que posee el desarrollo del presente switch es lograr identificar estas zonas, determinando las condiciones de carga necesarias para su identificación [18].

Capítulo 3

Metodología

La metodología a seguir se define en un total de 7 pasos, los cuales se muestran en el esquema de la Figura 3.1.

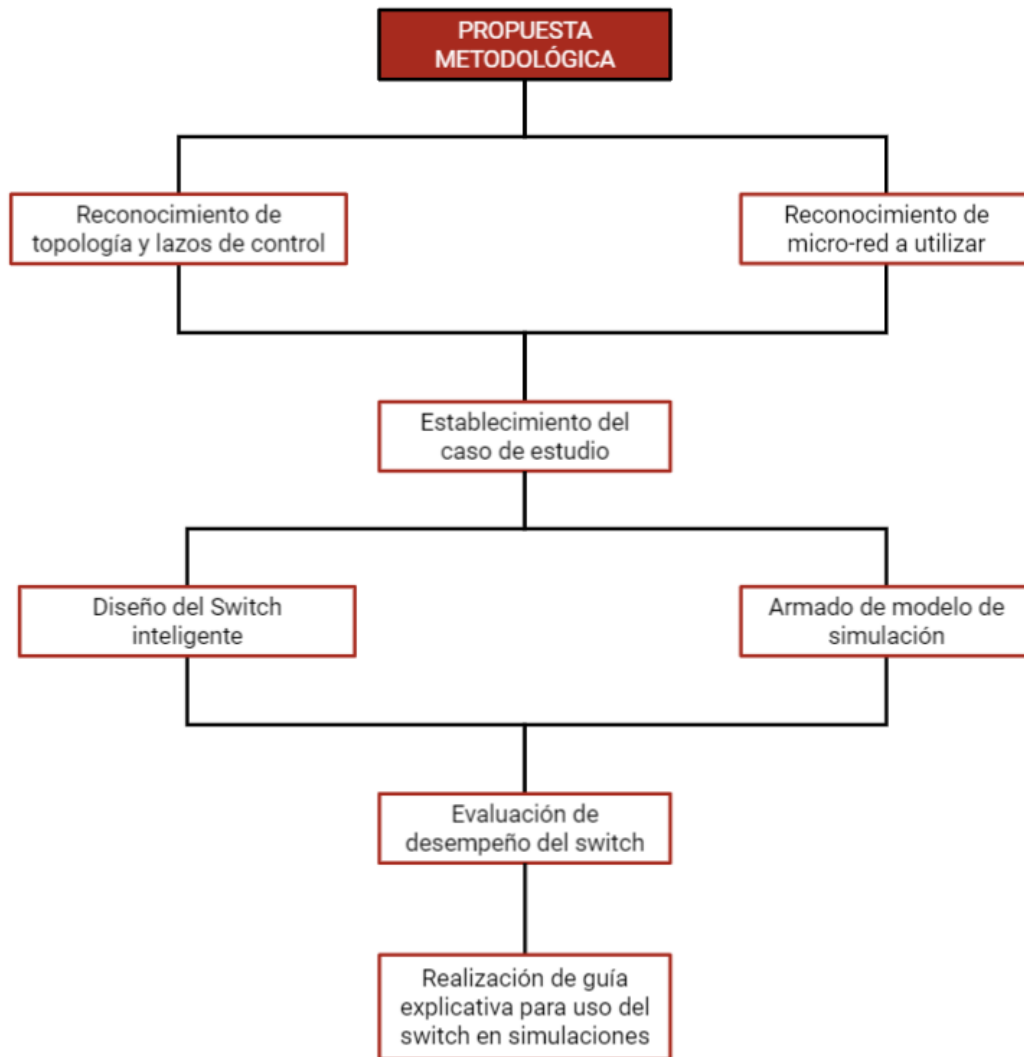


Figura 3.1: Propuesta de metodología a seguir para el desarrollo del proyecto

3.1. Reconocimiento de topología y lazos de control

En primer lugar se reconoce la topología y lazos de control a utilizar para lograr modelar de manera eficaz el switch estático. Para poder llevar a cabo este objetivo se estudió y revisó profundamente las topologías existentes en el mundo actual, en donde se recopiló un gran número de modelos de switches para la realización de este proyecto.

De esta manera, el switch a proponer se describió anteriormente en la Figura 2.5, el cual corresponde a un micro switch compuesto de un puente de tiristores anti-paralelos en conjunto con un tablero de disparo y sus funciones de control respectivas. Cabe mencionar que este switch tiene a futuro la esperanza de poder implementarse en la micro-red actual del laboratorio de energía de la facultad, por lo que los componentes a utilizar en la metodología escogida deben ser posibles de obtener para su posterior instauración.

3.2. Reconocimiento de micro-red a utilizar

En segundo lugar, y de forma paralela al punto anterior, se procede a realizar un reconocimiento o levantamiento de la micro-red a utilizar, el cual consiste en la familiarización de los elementos que componen la micro-red, sus principales características y respectivas funcionalidades.

De esta forma, se estudió mediante material bibliográfico todo lo relacionado a la micro-red, con el objetivo de entender su estado actual de operación. De esta forma, y como se mencionó anteriormente, la micro-red a utilizar y sus características se muestran en la Figura 2.7 y en las tablas 2.4 y 2.5.

3.3. Establecimiento del caso de estudio

Una vez elegida la topología, lazos de control y micro-red a utilizar, se establece el caso de estudio, en el cual se especifica el escenario de trabajo a examinar, en conjunto con lo que se espera lograr de aquello. De esta manera se establecerá el qué se desea estudiar, imponiendo ciertas restricciones, dentro de las cuales destaca el número de generadores distribuidos, los niveles de tensión, corriente y frecuencia, los protocolos de comunicación, el número de cargas que poseerá la micro-red, entre otros.

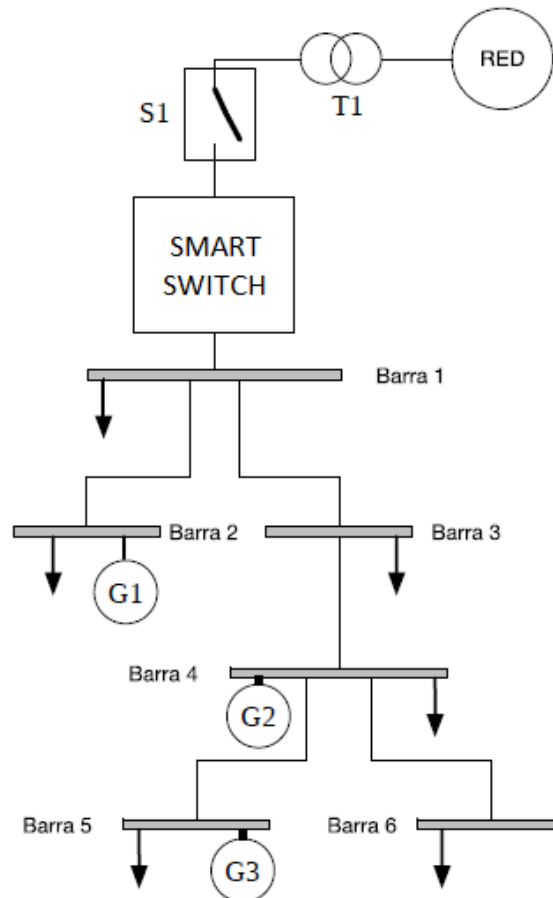


Figura 3.2: Caso de estudio aplicado a micro red del laboratorio

Como se puede observar en la Figura 3.2, la micro red a estudiar ahora consta de un switch mecánico y el switch inteligente a diseñar entre el transformador de aislamiento y la barra 1. De esta manera, se le añade una carga a cada una de las barras, cuyos valores de P y Q se muestran en la tabla 3.1.

Tabla 3.1: Valores de cargas implementadas en la micro-red

Barra	$P_{3\phi}$ [W]	$Q_{3\phi}$ [VAR]
1	200	0
2	300	0
3	200	100
4	1000	100
5	0	0
6	500	0

Por otro lado, se añaden 3 tipos de generación distribuida, la cual consta de una celda de combustible, un generador fotovoltaico y una batería, los cuales se modelaron en base a convertidores de tipo VSC (del inglés, *Voltage Source Converter*) o CSC (del inglés, *Current Source Converter*), cuyos parámetros se muestran en la tabla 3.2, en donde P corresponde a la potencia que inyecta el inversor a la red, Mp al valor de la ganancia del *Droop* y Po la potencia real que recibe el inversor.

Tabla 3.2: Parámetros utilizados en generación distribuida

Generador	P [W]	Tipo	¿Uso de Droop?	Mp	Po [W]
G1	5000	Celda de combustible	Si	3.00 %	4000
G2	1500	PV	No	-	-
G3	5000	Batería	Si	5.00 %	-1000

3.4. Construcción del modelo de simulación

En forma paralela al diseño del switch tenemos el armado del modelo de simulación. Anteriormente se reconoció el modelo de micro-red a utilizar, por lo que ahora será el momento de implementar esta micro-red en el software de simulación *PLECS*, en el cual actualmente se posee licencia departamental, haciendo posible su uso oficial para los estudiantes del departamento de Ingeniería Eléctrica. De esta manera se implementan todos los componentes a utilizar, en donde se identifican 4 elementos importantes a destacar:

- Fuente de tensión controlable
- Cargas
- Generación distribuida
- Interruptor

3.4.1. Fuente de tensión controlable

En primer lugar, al no tener *PLECS* en su librería una fuente de tensión trifásica controlable, se procede a diseñar una en base a fuentes de tensión monofásicas controlables, la cual reemplazará a la red principal a la cual estará conectada la micro-red. Este diagrama de bloques se puede ver en la Figura 3.3.

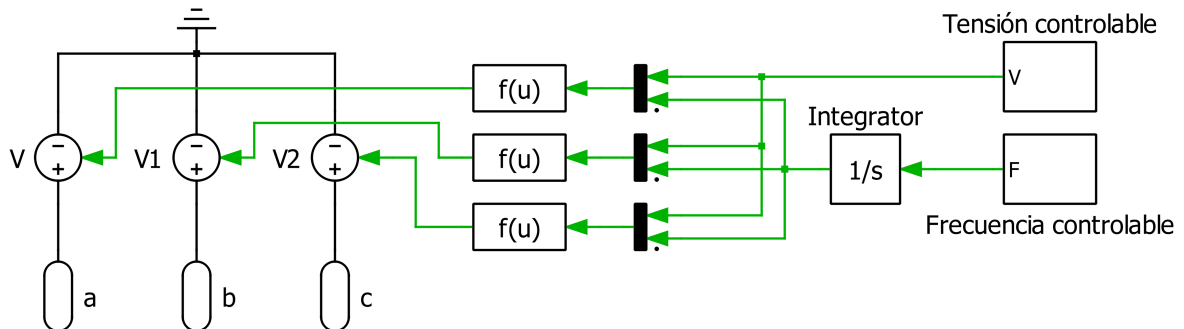


Figura 3.3: Diseño de la fuente de tensión controlable

Como se puede observar, esta consta de 3 fuentes de tensión controlables monofásicas conectadas en estrella, con una tierra conectada al neutro. Como variable de entrada se tiene la tensión V y la frecuencia angular, a la cual se le aplica un bloque integrador resultando la variable $w \cdot t$. Una vez obtenidas y a través de 3 multiplexores, se les aplica la función coseno y un desfase de 0° , $+120^\circ$ y -120° respectivamente, obteniendo la función característica $V \cdot \cos(w \cdot t + \phi)$, replicando cada una de las fases de una fuente de tensión trifásica.

El objetivo de tener fuentes controlables es la capacidad de poder aplicar fallas aguas arriba de la micro-red, las cuales corresponderán a modular estas fuentes con saltos de tensión y de frecuencia específicos fuera de sus valores nominales. De esta forma, las variables de tensión y frecuencia tendrán cada una un subsistema, dentro del cual se otorgará la posibilidad de aplicar el valor nominal como su valor de contingencia a través de un switch manual. Estos subsistemas se pueden observar en la Figura 3.4 para el caso de la tensión y en la Figura 3.5 para el caso de la frecuencia.

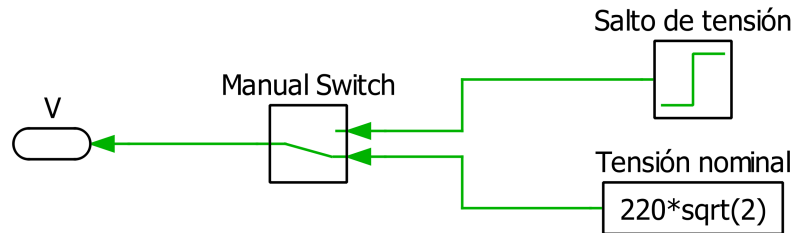


Figura 3.4: Subsistema para la creación de eventos anormales de tensión

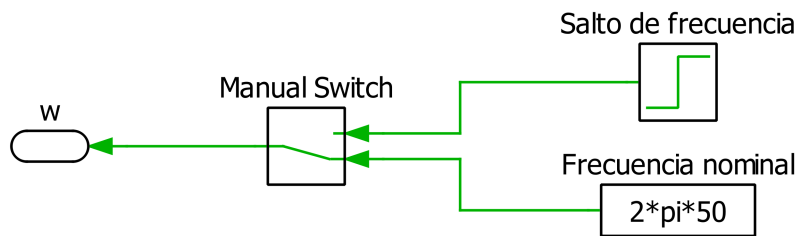


Figura 3.5: Subsistema para la creación de eventos anormales de frecuencia

3.4.2. Cargas

Como se mencionó en el caso de estudio, se implementarán 6 cargas a lo largo de la micro-red, cuyos valores se muestran en la tabla 3.1. No obstante, estas cargas son modeladas en PLECS como impedancias, cuyos valores son calculados en base a su potencia activa y reactiva usando tensión y frecuencia nominal. De esta forma, se transforman las potencias de las cargas a impedancias mediante la siguiente ecuación:

$$Z = \frac{V^2}{P - jQ}$$

Así, los resultados de las cargas modeladas como impedancia se muestran en la tabla 3.3.

Tabla 3.3: Valores de cargas modeladas como impedancia

Barra	Z [Ω]
1	722
2	481.333
3	577.6 + j288.8
4	142.97 + j14.29
5	0
6	288.8

3.4.3. Generación distribuida

Para el caso del diseño de los generadores distribuidos y acorde a la tabla 3.2, G1 y G3 son modelados como convertidores VSC, es decir, como inversores *grid-forming*, los cuales se comportan como una fuente de voltaje controlada dadas las consignas de voltaje y frecuencia. Por lo general, este tipo de inversores son asociados a dispositivos de almacenamiento de energía (ESD por sus siglas en inglés, *Energy Storage Devices*), los cuales poseen dos funciones: Regular la potencia activa y reactiva inyectada para mantener el estado de carga de los ESD's en el caso de operación conectada a la red, y por otro lado generar la tensión sinusoidal en el nodo conductor cuando se encuentra operando aislado de la red principal [20]. De esta forma, el modelo de estos generadores se muestra en la Figura 3.6.

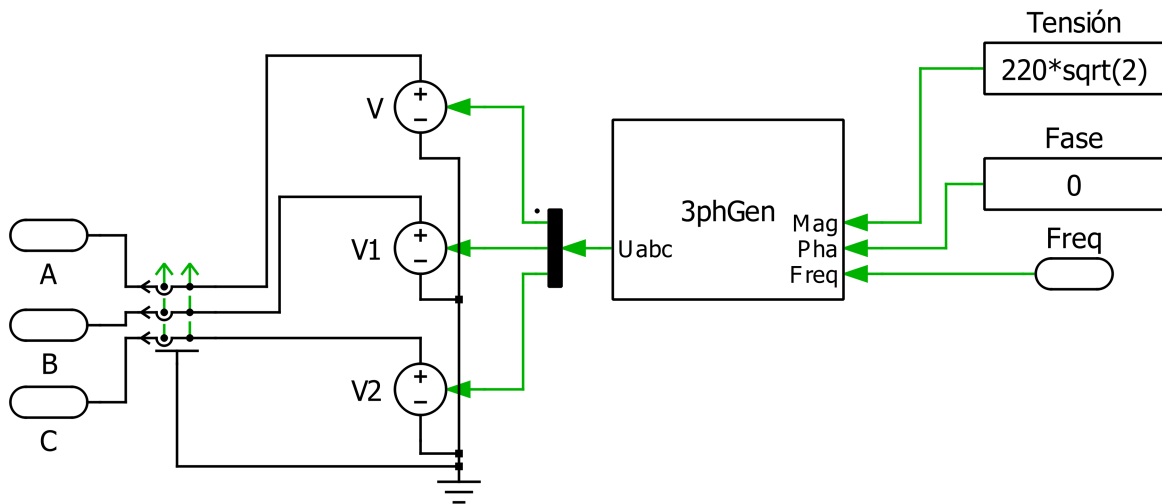


Figura 3.6: Modelo de generación basado en convertidor VSC

A diferencia de la fuente de tensión controlable que reemplaza a la red principal, estos generadores están dotados de control *Droop* para emular el estatismo de las máquinas rotatorias, cuya función es regular la magnitud de la frecuencia de la micro-red modificando los valores de potencia activa, llamado también control *Droop P - f* [19]. Esto provocará que la frecuencia siga la curva lineal mostrada a continuación, donde f_0 corresponderá a la frecuencia nominal del sistema:

$$f = f_0 - M_p \cdot \frac{f_0}{P_{nom}} \cdot (P - P_0)$$

Por otro lado, para el caso de G2, este fue modelado como convertidor CSC, es decir, como inversor *grid-feeding*, el cual se comporta como una fuente de corriente controlada dada las consignas de P, Q y la frecuencia de la red, la cual es obtenida gracias a un bloque PLL (del inglés, *phase-locked loop*). Este tipo de inversores esta comúnmente asociado a microgeneradores no despachables, es decir, sistemas fotovoltaicos y turbinas eólicas, cuya función principal es inyectar la energía generada por las fuentes a la red con un factor de potencia unitario ($Q = 0$ [VAR]) [20]. De esta manera, este modelo de generador se muestra en la Figura 3.7.

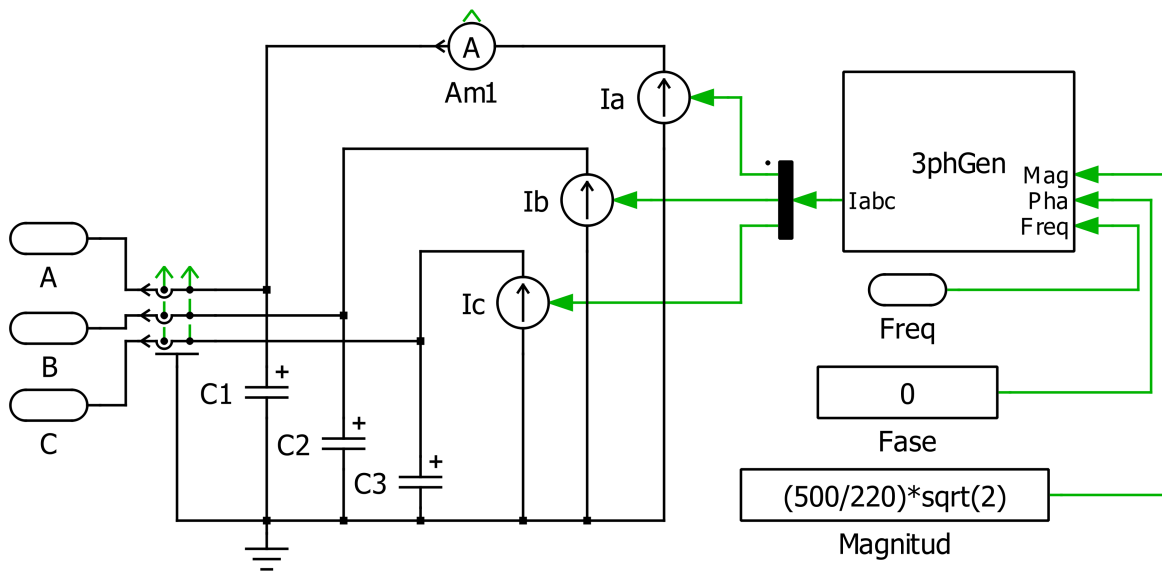


Figura 3.7: Modelo de generación basado en convertidor CSC

3.4.4. Interruptor

Este switch mecánico está ubicado entre el transformador de aislación y el switch inteligente, tal como se mostró en el diagrama de la Figura 3.2. Este dispositivo tendrá como objetivo desconectar la micro-red de la red principal, en donde su señal de entrada *Step* será enviada por el switch inteligente en caso de que se active alguna de las protecciones de sobre/sub tensión o sobre/sub frecuencia, activando la señal de paso que provocará que se cierren los switches de cada una de las fases, tal y como se muestra en la Figura 3.8.

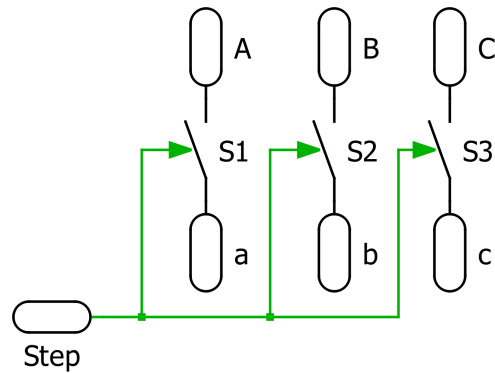


Figura 3.8: Diagrama lógico del switch mecánico

Una vez diseñado lo anterior, en la Figura 3.9 se muestra el diagrama unilineal del modelo de simulación en el software *PLECS*.

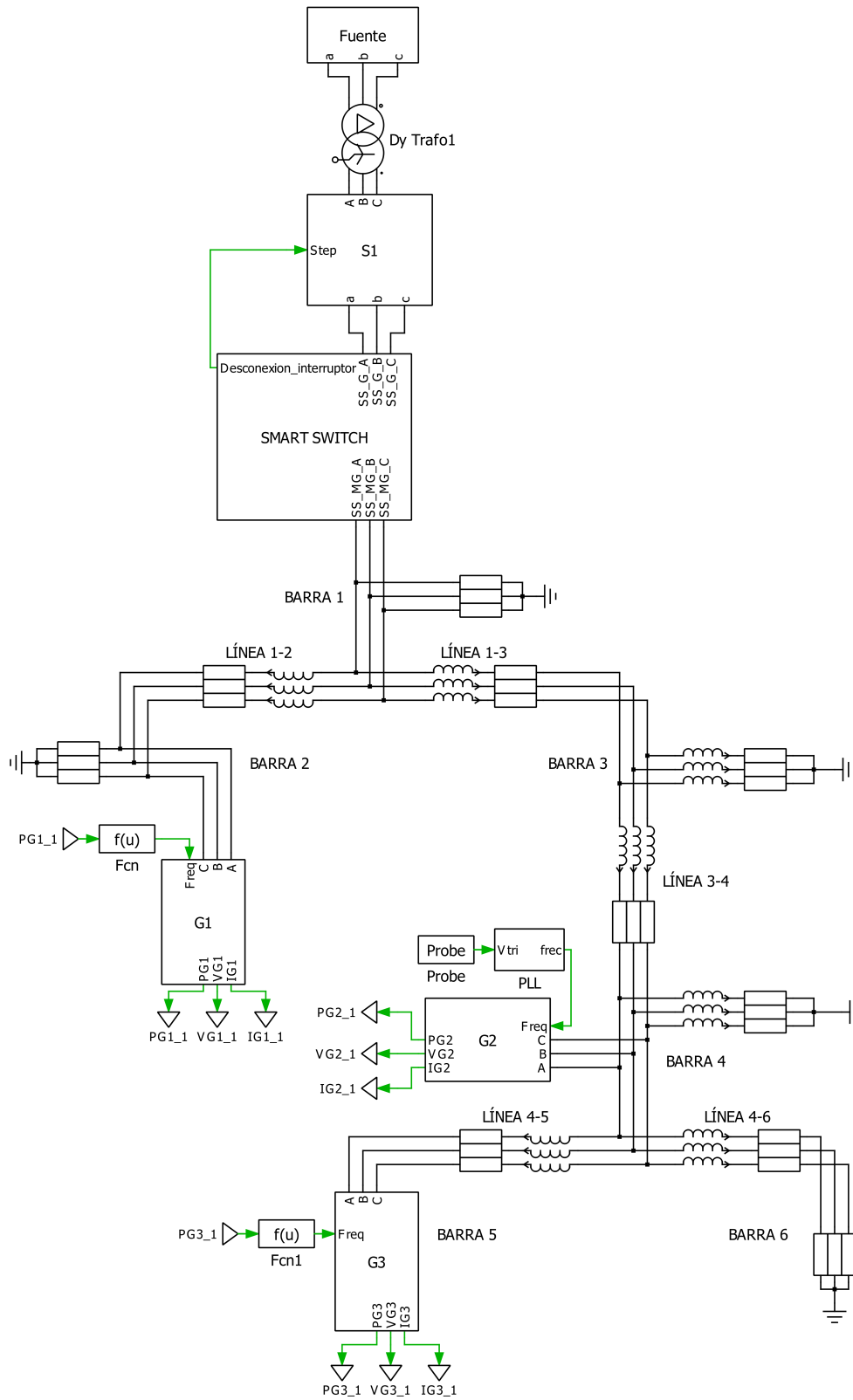


Figura 3.9: Diagrama unilineal del modelo de simulación

3.5. Diseño del switch inteligente

Una vez establecido el caso de estudio, se comienza con el diseño del switch inteligente en el software *PLECS*, dispositivo prioritario en el funcionamiento del modelo de esta memoria. Este diseño se basó, como se mencionó anteriormente, en la Figura 2.5, la cual consta de un puente de tiristores controlado mediante un tablero de disparo, al cual le llega una señal de activación por parte de los controles del micro switch basado en el modelo SEL-547, como se puede observar en la Figura 3.10.

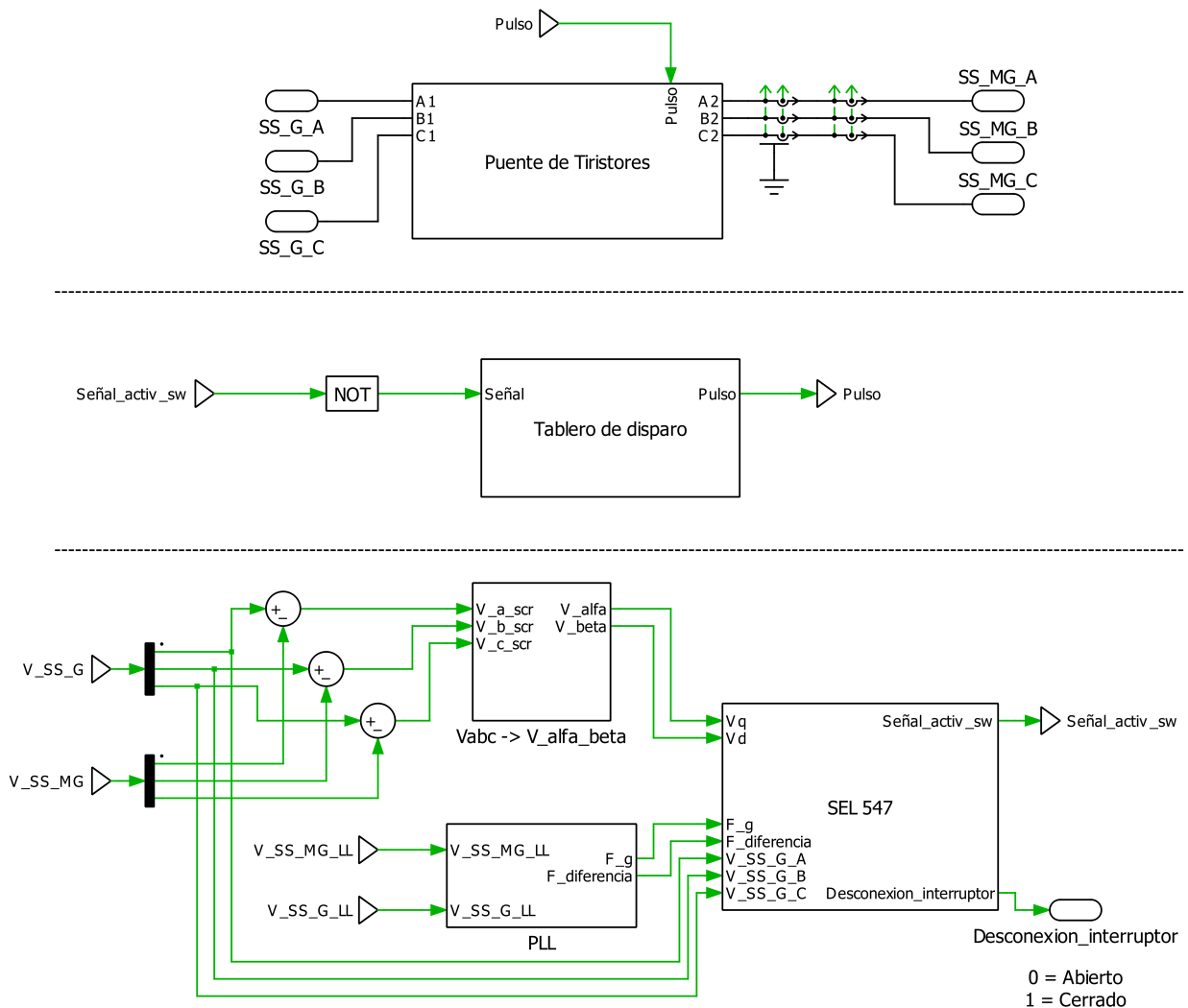


Figura 3.10: Modelo general del switch inteligente implementado en *PLECS*

3.5.1. Relé SEL-547

En primer lugar y mediante medidores trifásicos de tensión fase-neutro, se procede a obtener las tensiones de ambos lados del switch, denominado como V_{SS_G} al voltaje entre la fuente de tensión principal y el switch inteligente, y como V_{SS_MG} al voltaje desde el switch hacia el resto de la micro-red. Una vez obtenidos, se hace uso de demultiplexores para separar las tensiones por fase y de bloques de resta para calcular la diferencia de tensiones por fase entre ambos lados del switch, las cuales corresponden a las tensiones por fase de cada uno de los puentes de tiristores. Una vez realizado, se transforma las fases abc al sistema de referencia $\alpha\beta$, como se puede observar en la Figura 3.11, componentes necesarias para la función de sincronización del relé que se mostrará mas adelante.

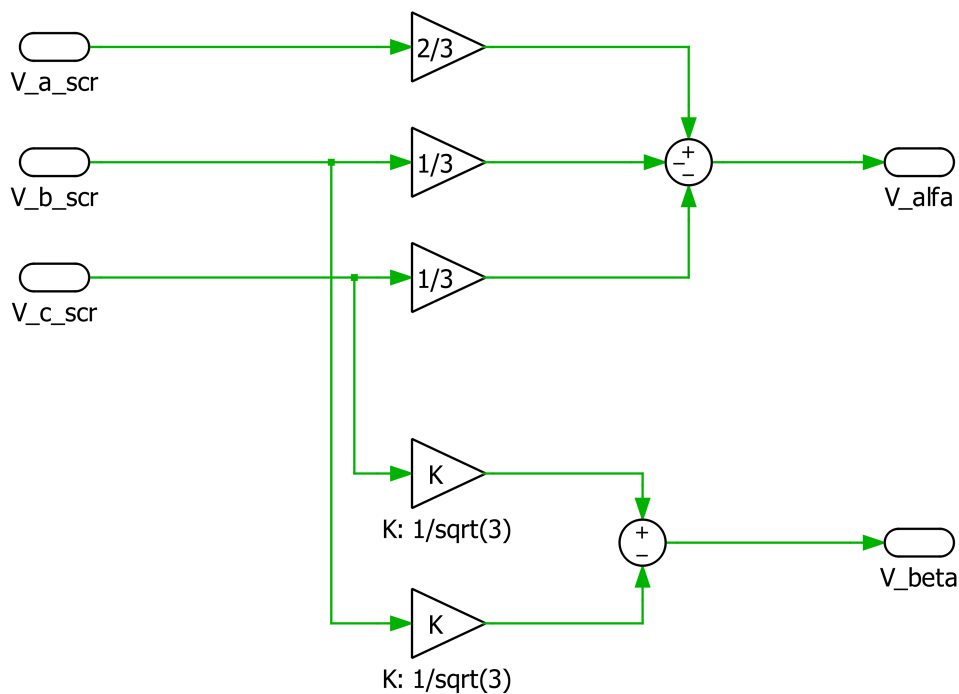


Figura 3.11: Transformada de componentes de tensión abc al sistema de referencia alfa-beta

Otra de las mediciones necesarias para el funcionamiento del relé es la obtención de la frecuencia, tanto de la micro-red como de la red principal. Para esto se hace uso de dos bloques SRF-PLL (del inglés, *synchronous reference frame phase-locked loop*) proporcionados por el mismo software, cuya función es estimar la frecuencia y fase de la red de tensión, como se muestra en la Figura 3.12.

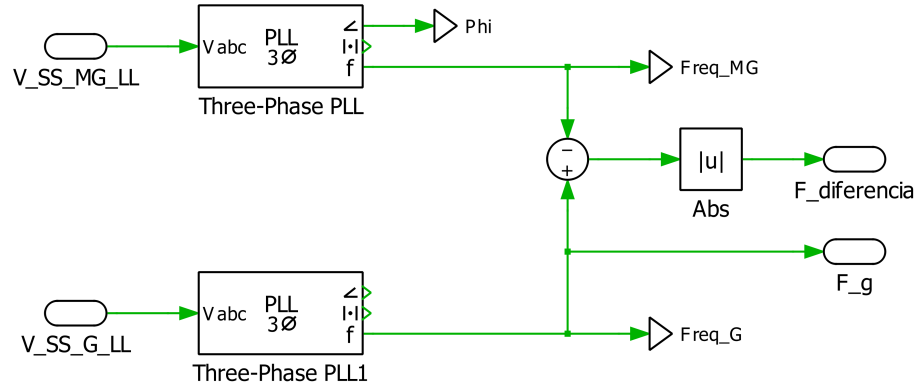


Figura 3.12: Bloques PLL para la obtención de frecuencia

Como se puede observar, las variables de entrada corresponden a las tensiones fase-fase tanto de la micro-red como de la red principal, mientras que las variables de salida corresponden a sus frecuencias correspondientes, en conjunto con la diferencia entre la frecuencia de la red principal y la de la micro-red. Además, se obtendrá la fase del PLL superior, la cual se usará en el tablero de disparo más adelante.

En segundo lugar se procede a diseñar internamente el relé SEL-547 en conjunto con las funciones necesarias para el objetivo del micro switch, las cuales comprenden las siguientes:

- Función de Sincronización
- Función de Sobre/sub tensión
- Función de Sobre/sub frecuencia

3.5.1.1. Función de sincronización

Para la función de sincronización, se diseñó el diagrama de bloques mostrado en la Figura 3.13, cuyos valores de sincronización se muestran en la tabla 3.4. Estos parámetros se calcularon acorde a lo requerido por el estándar IEEE 1547, los cuales se encuentran en la tabla 2.1 vista anteriormente.

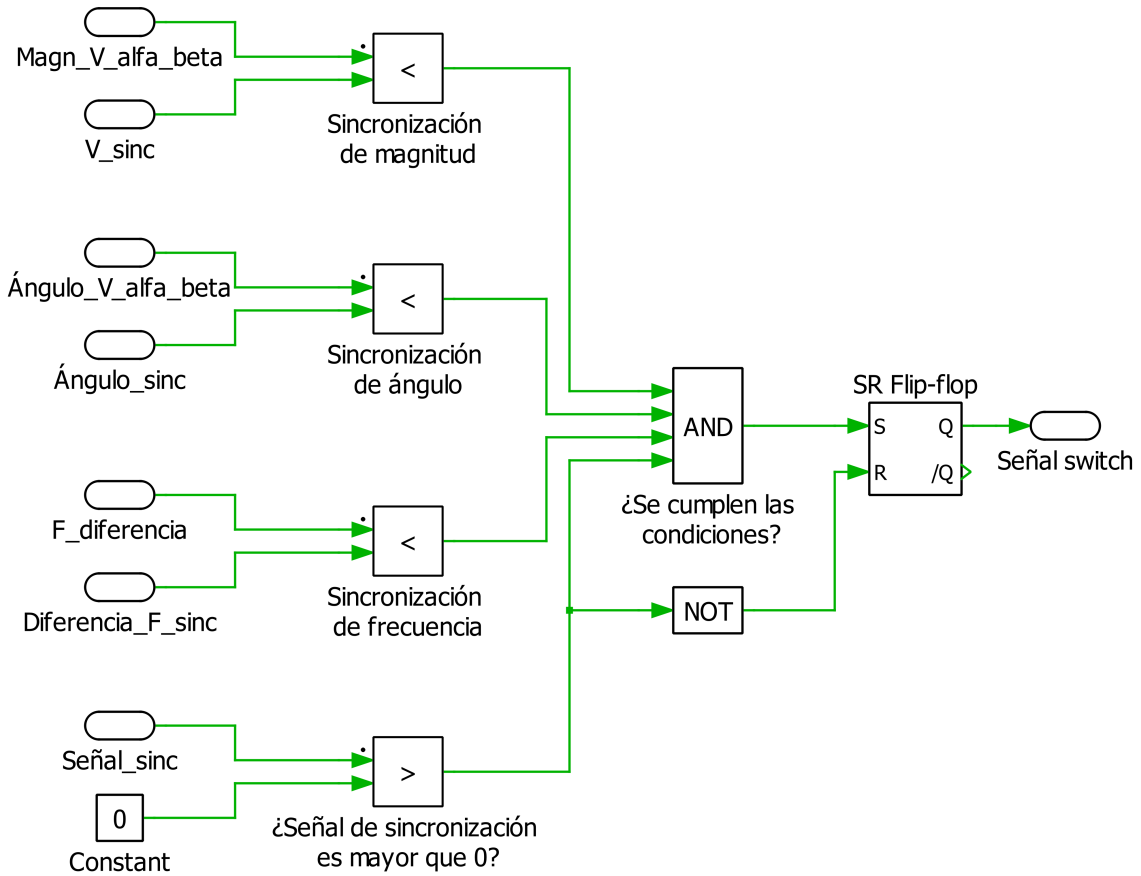


Figura 3.13: Diagrama de bloques lógico de la función de sincronización

Tabla 3.4: Parámetros de sincronización utilizados

V_sync [V]	Ángulo_sync [°]	F_diferencia [Hz]
22	20	0.3

Como se puede observar, esta función de sincronización comprende 3 desigualdades importantes, las cuales son necesarias para poder reconectar la micro-red a la red principal. En primer lugar se descompone el fasor $V_{\alpha-\beta}$ en su magnitud y componente angular correspondiente. Luego, se compara la magnitud del fasor $V_{\alpha-\beta}$ con el valor umbral V_sync , es decir, si la tensión entre los puentes de los tiristores es menor que el parámetro de sincronización, la desigualdad se cumplirá, mandando una señal de activación al bloque *AND*. Esto mismo ocurre con las siguientes 2 desigualdades, correspondientes al ángulo del fasor $V_{\alpha-\beta}$ y a la diferencia de frecuencia entre la red y la micro-red. Al momento en el que todas estas condiciones se cumplen, en conjunto con la activación del comando de sincronización externo (denominado *Señal_sync*), se envía una señal de encendido al bloque *set-reset flip-flop*, el cual se encarga de mantener constante la señal del switch, llevándola a 0 en el instante en el que se desactiva la señal de sincronización.

3.5.1.2. Función de sobre/sub tensión

Para la función de sobre/sub tensión, se diseñó el diagrama de bloques mostrado en la Figura 3.14, cuyos valores umbrales para su funcionamiento se muestran en la tabla 3.5. Estos parámetros se calcularon acorde a lo requerido por el estándar IEEE 1547, los cuales se encuentran en la tabla 2.2 viste anteriormente.

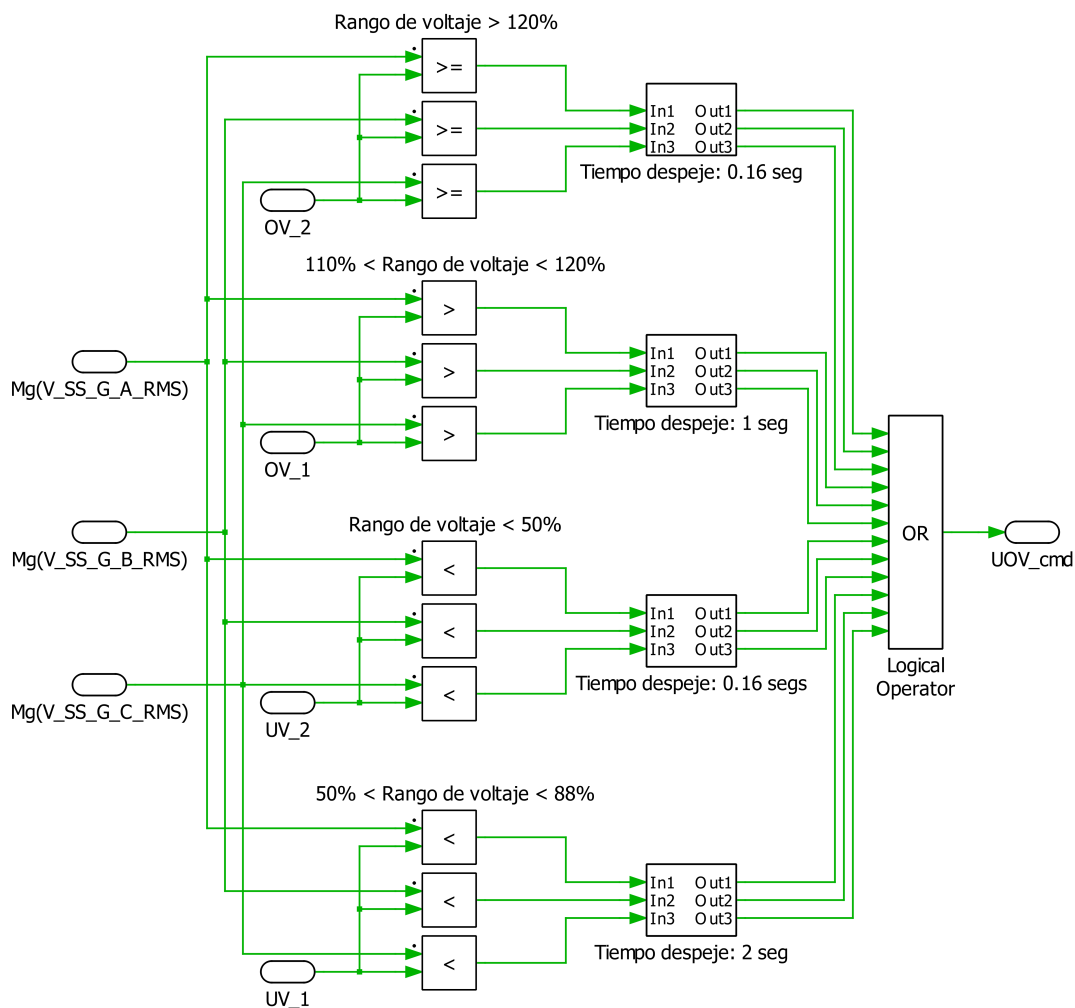


Figura 3.14: Diagrama de bloques lógico de la función sobre/sub tensión

Tabla 3.5: Parámetros de sobre/sub tensión utilizados

Variable	Tensión [V]	Tensión [$\%V_{Base}$]
UV_1	193.6	88
UV_2	110	50
OV_1	242	110
OV_2	264	120

Como se puede notar, esta función de sobre/sub tensión comprende 4 desigualdades, las cuales corresponden a 4 umbrales de tensión mínimo o máximo, según sea el caso, como límites para la operación correcta de la protección en comparación con los valores RMS de las fases ABC de la tensión por parte de la red. Si debido a una contingencia la tensión llegase a calzar en alguno de estos límites, la protección se activará después de un cierto retardo de tiempo, iniciando una secuencia lógica de desconexión. De esta manera, se encenderá la señal de la protección sobre/sub tensión, necesaria para desconectar la micro-red de la red principal.

3.5.1.3. Función de sobre/sub frecuencia

Para la función de sobre/sub frecuencia, se diseñó el diagrama de bloques mostrado en la Figura 3.15, cuyos valores de sincronización se muestran en la tabla 3.6. Estos parámetros se calcularon acorde a lo requerido por el estándar IEEE 1547, los cuales se encuentran en la tabla 2.3 vista anteriormente.

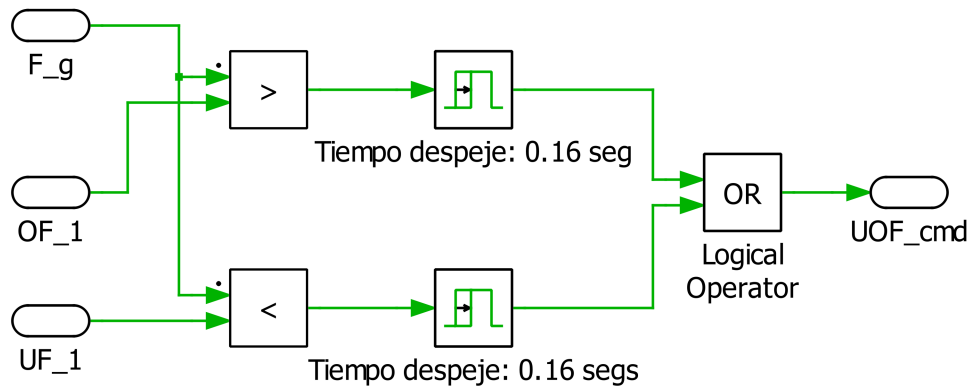


Figura 3.15: Diagrama de bloques lógico de la función sobre/sub frecuencia

Tabla 3.6: Parámetros de sobre/sub frecuencia utilizados

Variable	Frecuencia [Hz]
OF_1	50.5
UF_1	49.3

Como se puede observar, la modalidad del diagrama toma un comportamiento parecido a la función vista anteriormente. En este caso, se compara la frecuencia de la red, obtenida de la Figura 3.12, con 2 valores límites. Siempre que la caída de frecuencia sea por debajo de los 49.3 [Hz] o el alza de frecuencia sea por sobre los 50.5 [Hz] la protección se activara luego del retardo de tiempo señalado, iniciando la secuencia de desconexión necesaria para separar la micro-red de la red principal.

Una vez desarrolladas las funciones principales del relé, se procede a realizar el circuito lógico que las interconectará, y que provocará que el relé funcione de manera deseada. Este diagrama es mostrado en la Figura 3.16.

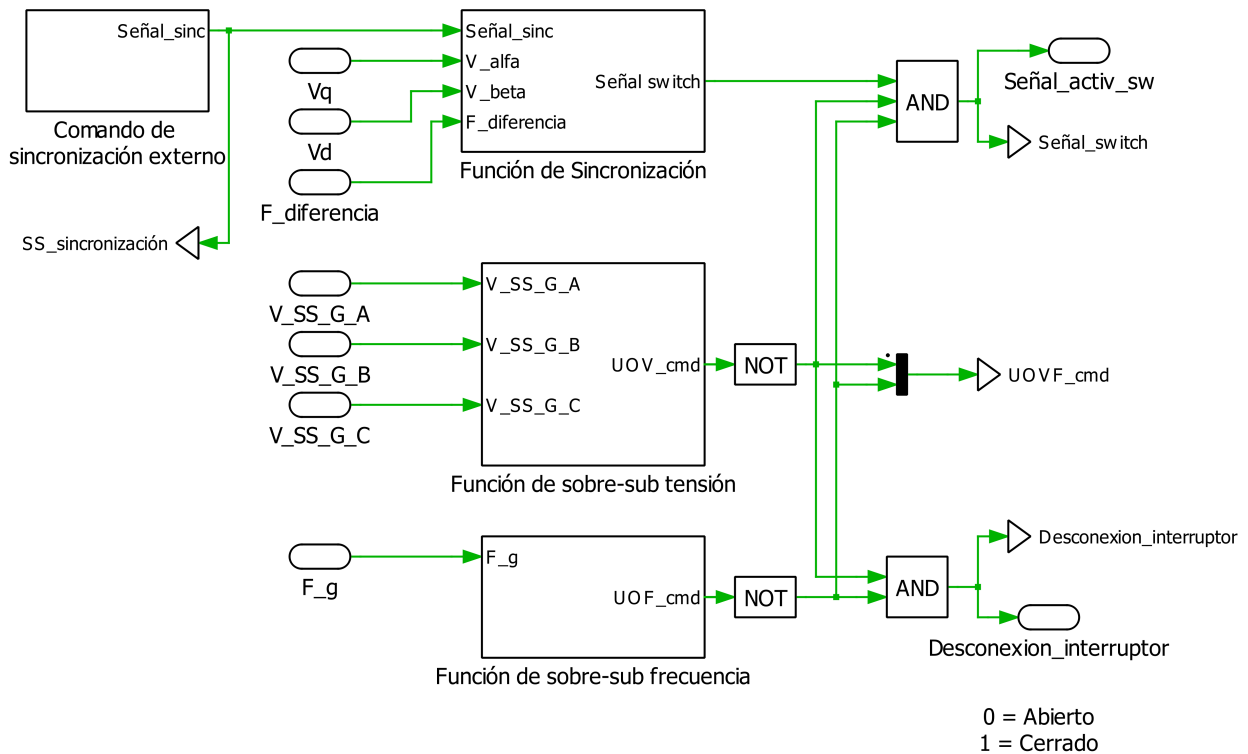


Figura 3.16: Diagrama de bloques lógico del relé SEL-547

Como se puede observar, si no llegasen a existir contingencias de tensión o frecuencia, estas señales cambiarían a 1 lógico debido a los bloques *NOT* utilizados, provocando que la señal de desconexión del interruptor se mantenga en 1 gracias al bloque *AND*, es decir, con el interruptor cerrado y la micro-red conectada a la red principal. De esta forma para hacer ejecutable la desconexión del interruptor, es necesaria la activación de la función de sobre/-sub tensión o de sobre/sub frecuencia, provocando que la señal de respuesta pasado el bloque *NOT* cambie su valor a 0 lógico, lo que causará que al llegar al bloque *AND* la señal para desconectar el interruptor cambie su valor de 1 a 0, es decir, de cerrado a abierto, desconectando la micro-red de la red principal.

Por otro lado, como se puede notar en la parte superior del diagrama, la señal de activación del switch que pasará al tablero de disparo dependerá de las 3 funciones implementadas, todas conectadas mediante el bloque lógico *AND*. De esta manera, y siguiendo la misma lógica descrita anteriormente, esta señal de activación solamente se ejecutará si no existen contingencias de tensión y frecuencia, es decir, que ambas señales a la derecha de sus respectivos bloques *NOT* posean un valor de 1, y que la función de sincronización se active.

3.5.2. Tablero de disparo

Una vez activada la señal del switch por parte del relé SEL-547, esta es enviada al tablero de disparo, el cual se muestra en la Figura 3.17.

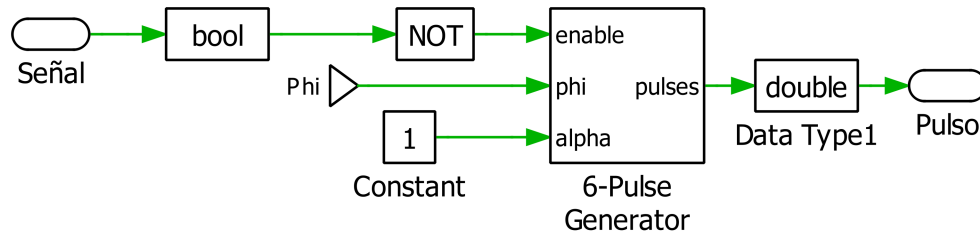


Figura 3.17: Diagrama de bloques del tablero de disparo

Como se puede observar, este tablero de disparo tiene la función de generar los pulsos que posteriormente serán enviados para activar los puentes de tiristores. Para esto, se usó un generador de 6 pulsos, proporcionado por *PLECS*, el cual posee 3 entradas. La primera entrada del bloque es una señal de habilitación lógica, la cual corresponde a la señal de activación del switch proporcionada por el relé. La segunda entrada es una señal de rampa ϕ , la cual se obtuvo del bloque PLL mostrado en la Figura 3.12. Por último se tiene el ángulo de disparo, el cual toma un valor de 1.

3.5.3. Puente de tiristores

Finalmente, se diseña el puente de tiristores anti paralelos, cuyo diagrama de bloques se muestra en la Figura 3.18.

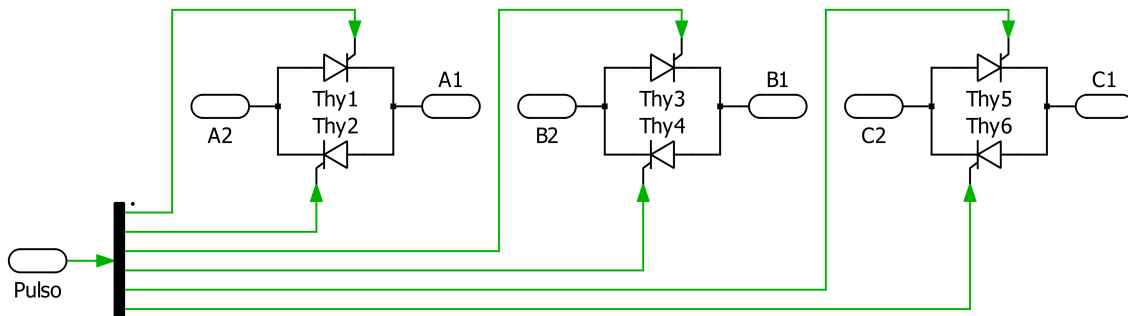


Figura 3.18: Diagrama de bloques del puente de tiristores

Como se menciona anteriormente, la variable de entrada del puente de tiristores es la señal del pulso enviada por el tablero de disparo, la cual a través de un demultiplexor, es separada en 6 señales, las cuales corresponden a la señal de entrada de cada uno de los tiristores. Las variables A1, B1 y C1 corresponden a las fases vistas hacia la red principal, mientras que A2, B2 y C2 corresponden a las fases vistas hacia la micro-red.

3.6. Evaluación de desempeño del switch

Una vez diseñado el switch inteligente y teniendo armado el modelo de simulación, se procederá a evaluar el desempeño del switch, poniéndolo a prueba en distintos escenarios, obteniendo valores necesarios que nos indiquen que este modelo es apto y cumple con las funcionalidades que se le quisieron otorgar. De esta manera, este objetivo se dividirá en sub-tareas, las cuales serán las siguientes:

- Incorporación del switch inteligente al modelo de simulación: Este dispositivo, tal como se mostró en la Figura 3.2, será conectado entre el switch mecánico y la barra 1 de la micro-red.
- Plantear los escenarios que se llevarán a cabo en las simulaciones: Acorde a lo estipulado según el estándar IEEE 1547.4, este switch será probado en escenarios de sincronización, tensión y frecuencia, en donde el switch deberá sincronizar o activar las protecciones correspondientes para su desconexión. Este último se probará en varios casos, los cuales se muestran en la tabla 3.7.
- Ejecutar las simulaciones y evaluar según indicadores de desempeño: Una vez llevado a cabo los escenarios, se realizarán las simulaciones, en donde el switch deberá actuar bajo cierto período de tiempo, los cuales fueron estipulados en las tablas 2.2 y 2.3.

Tabla 3.7: Escenarios de simulación para fallas de tensión y frecuencia

Contingencia	Rango	Caso1	Caso2	Caso3	Caso4
Subtensión	$V < 50\%$	27.27 %	36.36 %	45.45 %	47.73 %
Subtensión	$50 \leq V < 88\%$	50 %	59.09 %	68.18 %	86.36 %
Sobretensión	$110 < V < 120\%$	111.36 %	113.64 %	115.91 %	118.18 %
Sobretensión	$V \geq 120\%$	120.45 %	122.73 %	131.82 %	140.91 %
Subfrecuencia	< 49.3 [Hz]	48.5 [Hz]	48.8 [Hz]	49 [Hz]	49.2 [Hz]
Sobrefrecuencia	> 50.5 [Hz]	50.6 [Hz]	50.8 [Hz]	51 [Hz]	51.3 [Hz]

3.7. Realización de guía explicativa para uso del switch en simulaciones

Finalmente se encuentra la realización de una guía explicativa, la cual tendrá como objetivo ayudar al estudiante a aplicar las funcionalidades de este switch en futuras experiencias docentes en la micro-red del laboratorio de energía y accionamientos del Departamento de Ingeniería Eléctrica de la Universidad de Chile. Esta guía constará de una explicación paso por paso de como trabajar con el switch en la micro-red, en conjunto con los diagramas de bloque necesarios para poder entender de manera correcta el funcionamiento del dispositivo, aplicando alguna de las contingencias vistas en esta memoria. Esta guía esta disponible en la sección 6.1 de Anexos.

Capítulo 4

Resultados, análisis y discusiones

4.1. Función de sincronización

4.1.1. Tensión y frecuencia nominal

En primer lugar, se definen los tiempos de activación del comando de sincronización externo, los cuales corresponderán a 1 [s] y 3 [s]. Esto quiere decir que en el segundo 1 el switch procederá a sincronizarse, mientras que en el segundo 3, el dispositivo se desconectará. Por otro lado, la fuente controlable entregará tanto frecuencia como tensión nominal. De esta forma, se procede a simular el resultado de la función de sincronización, vistos a continuación:

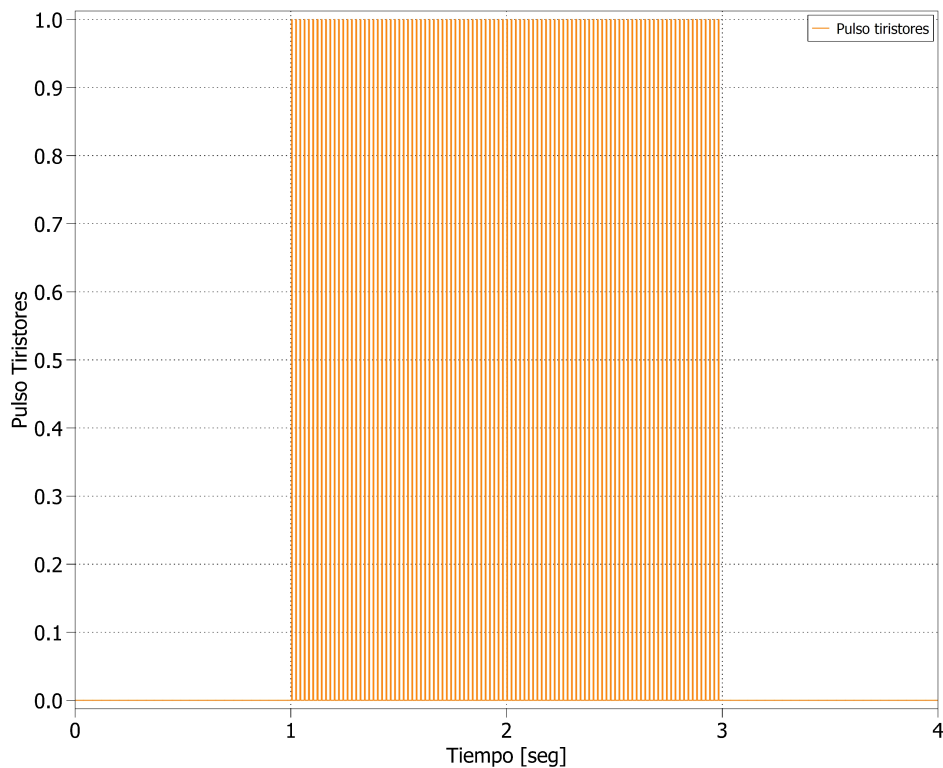


Figura 4.1: Pulso enviado a cada uno de los tiristores

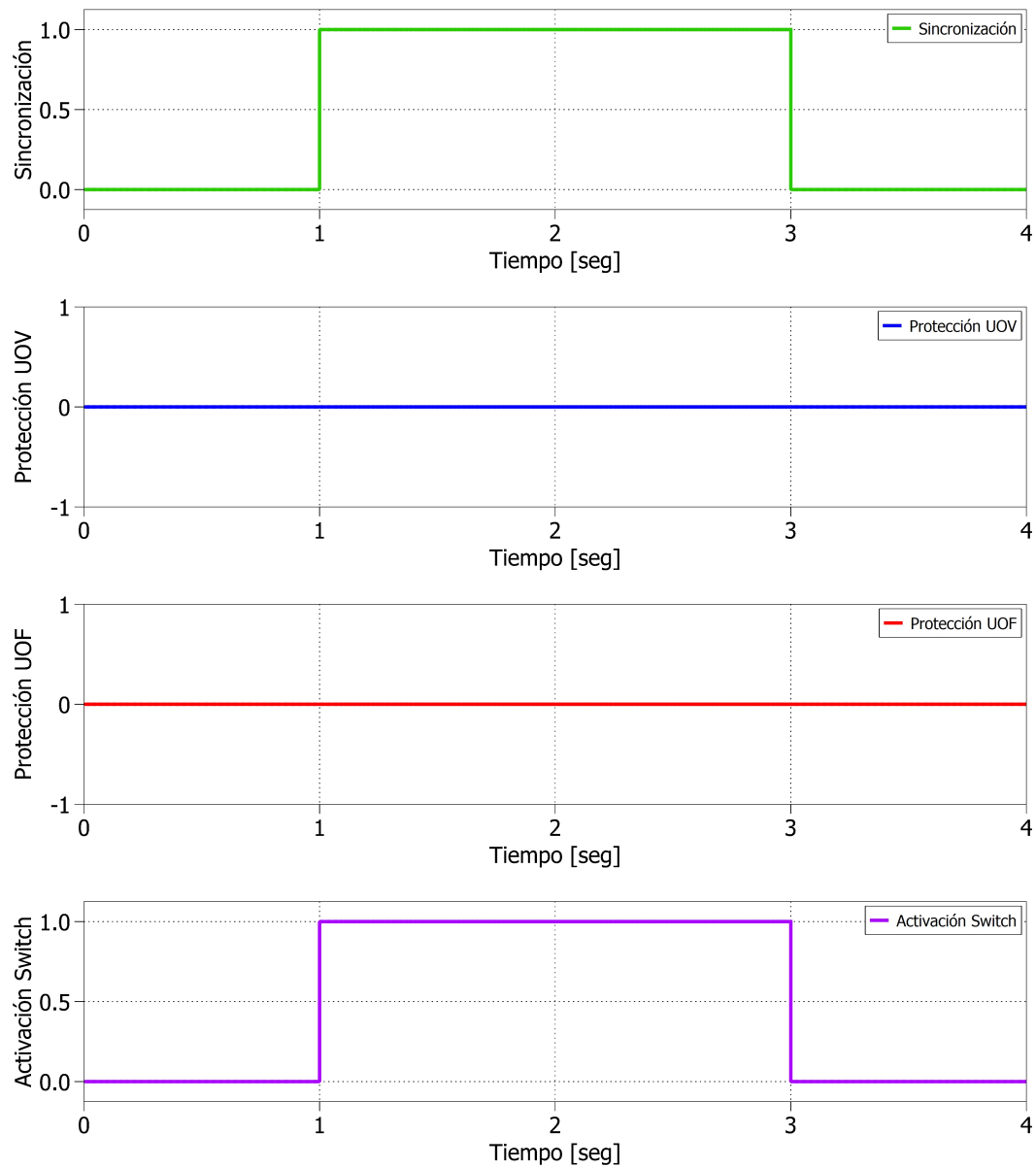


Figura 4.2: Señal de respuesta ante sincronización con valores nominales

Como se puede observar de la Figura 4.2, la función de sincronización logra activarse durante todo el tiempo dispuesto por el comando externo. De esta forma, logran cumplirse todos los parámetros dispuestos en la tabla 2.1 necesarios para la sincronización del switch. Por otra parte, las funciones de sobre-sub tensión (UOV del inglés, *Under-Over Voltage*) y sobre-sub frecuencia (UOF del inglés, *Under-Over Frequency*) no se accionan, lo que provoca que el switch se active durante todo el bloque de tiempo. De esta manera, esta señal es enviada al tablero de disparo, el cual manda los pulsos correspondientes a los tiristores, como se puede notar en la Figura 4.1.

4.1.2. Falla de tensión

En segunda ocasión, se aplicó una falla de tensión en la fuente controlable, la cual activará un salto de tensión de 220 [V] a 250 [V] en 1 [s]. De esta forma, se procede a simular el resultado de la función de sincronización, vistos a continuación:

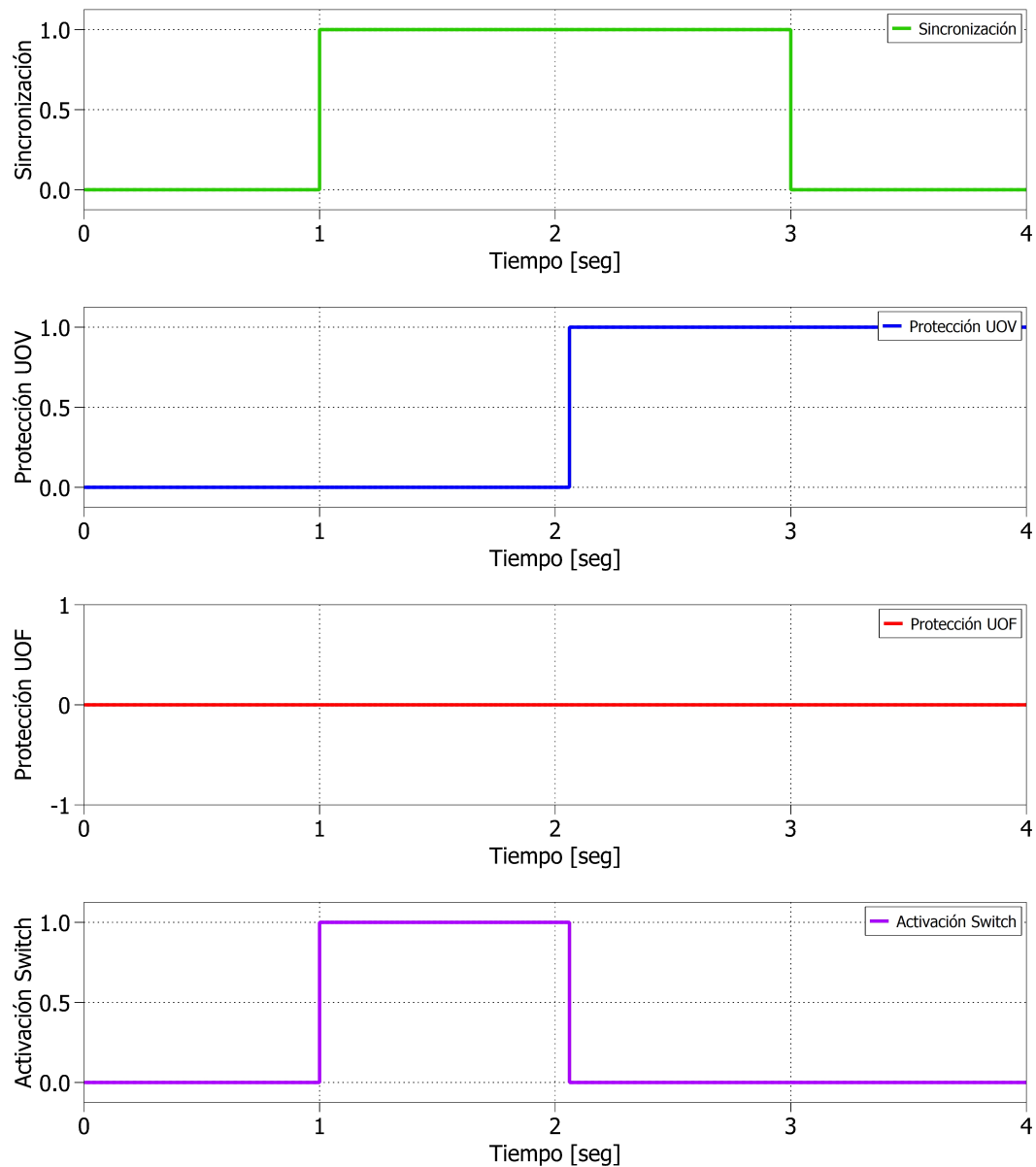


Figura 4.3: Señal de respuesta ante sincronización con falla de tensión

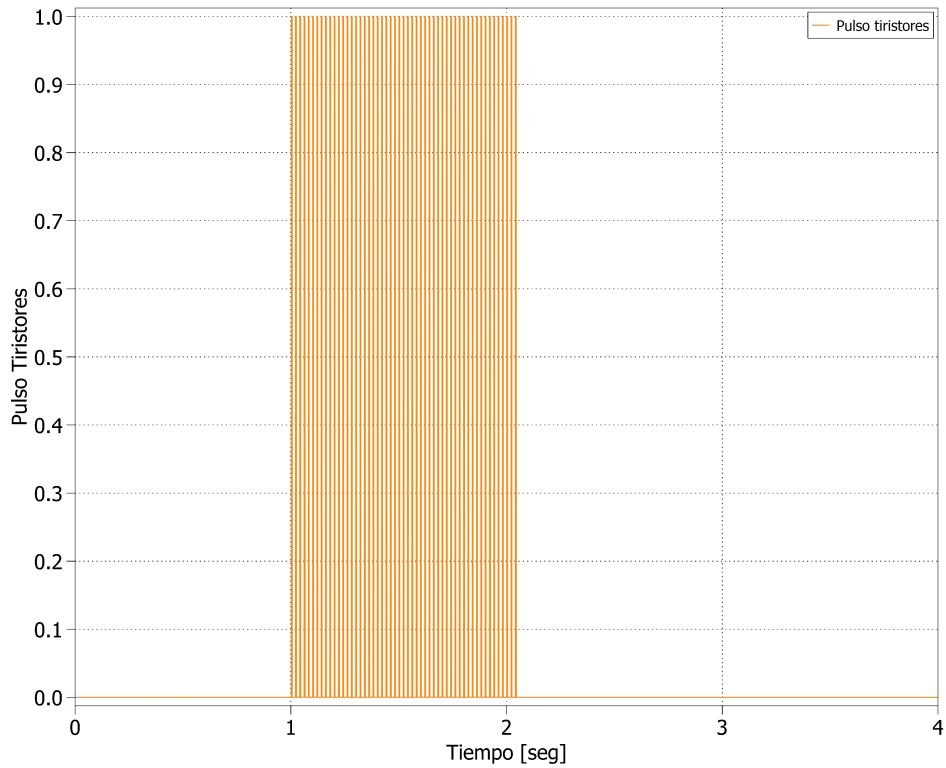


Figura 4.4: Pulso enviado a cada uno de los tiristores

Como se puede observar de la Figura 4.3, la función de sincronización logra activarse durante todo el tiempo dispuesto por el comando externo, al igual que en el caso anterior. No obstante, al notar el gráfico inferior, el switch solamente logra activarse hasta el momento en el que se activa la protección de sobretensión del segundo gráfico. Esto ocurre puesto que una de las condiciones de que la micro-red se sincronice con la red principal es que no existan contingencias de tensión o frecuencia. De esta manera, esta señal es enviada al tablero de disparo, el cual manda los pulsos correspondientes a los tiristores, como se puede notar en la Figura 4.4.

4.2. Aislamiento por subtensión

4.2.1. Caso 1: Voltaje < 50 %

En primer lugar, se simuló el aislamiento por subtensión para el caso en que la red sufriera una caída de tensión por debajo del 50 % de los 220 [V] nominales fase-neutro, es decir, bajo los 110 [V]. Los resultados obtenidos se muestran a continuación:

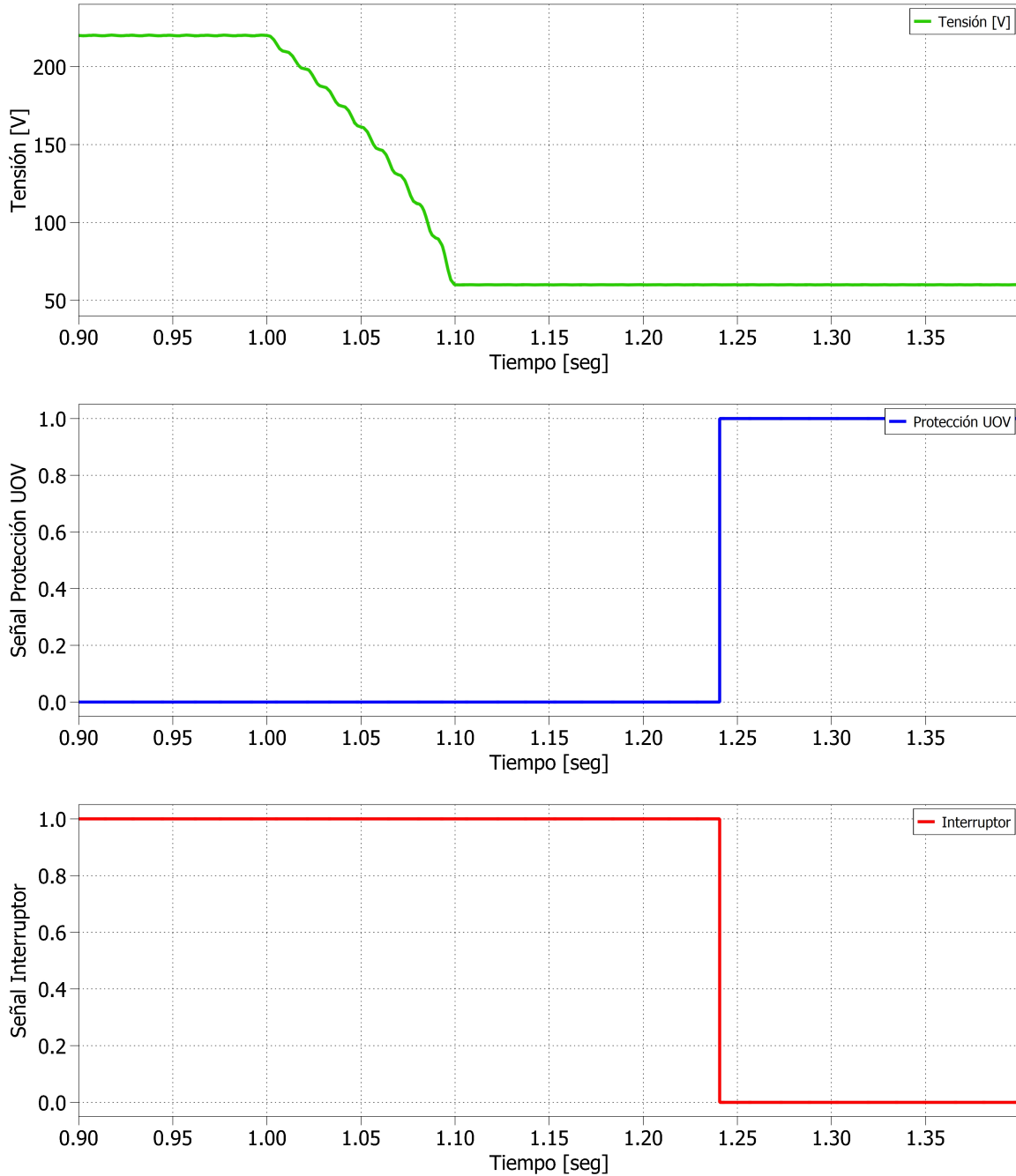


Figura 4.5: Aislamiento por caída de tensión a 60 [V]

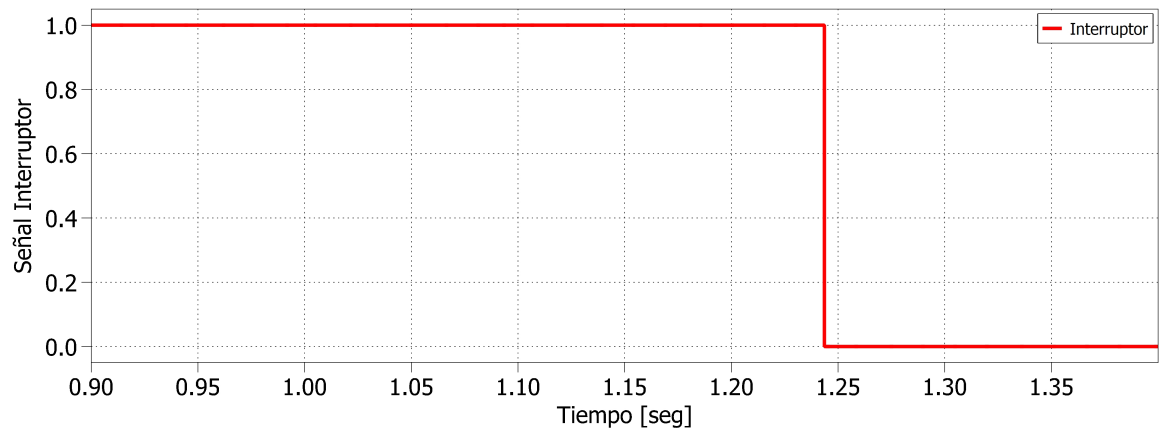
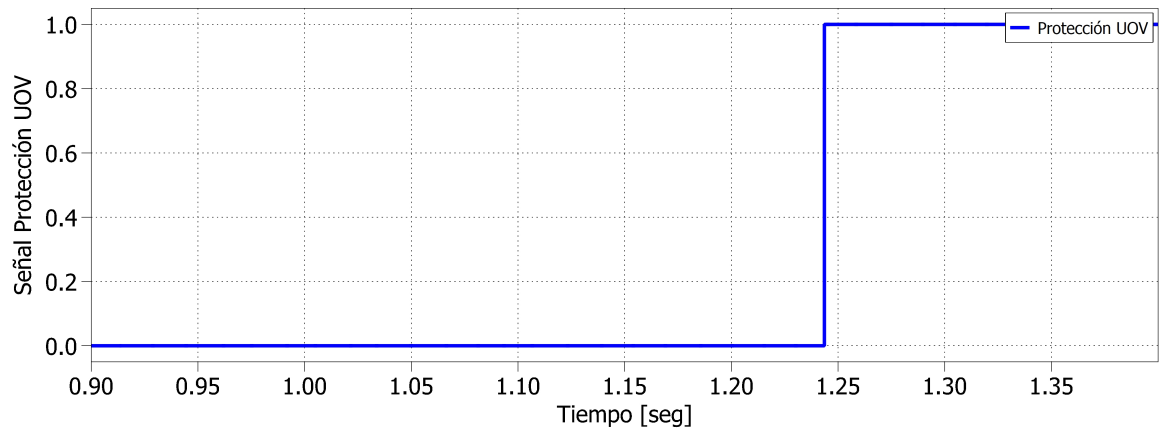
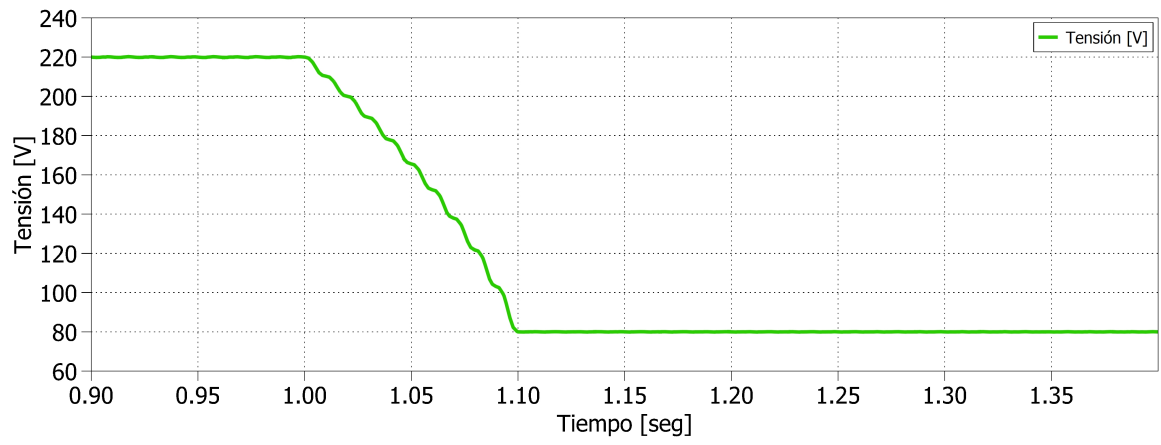


Figura 4.6: Aislamiento por caída de tensión a 80 [V]

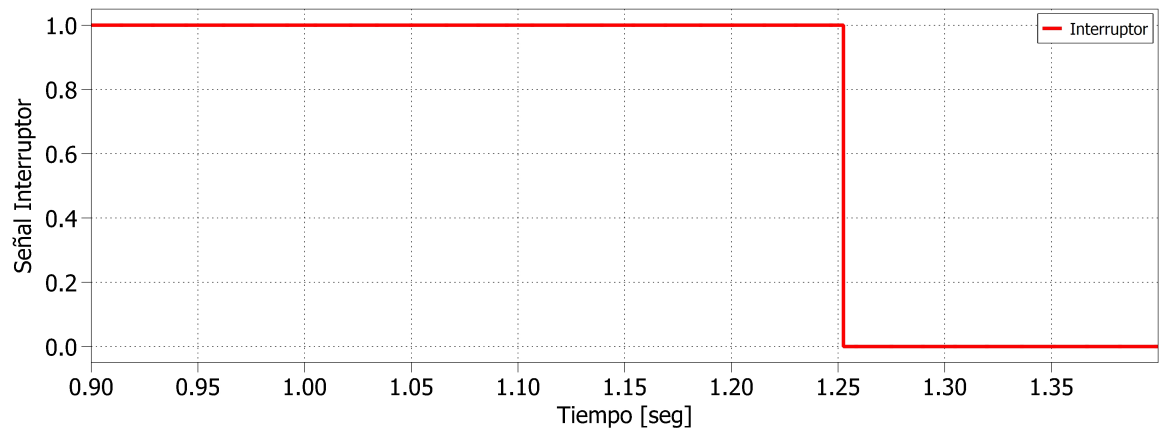
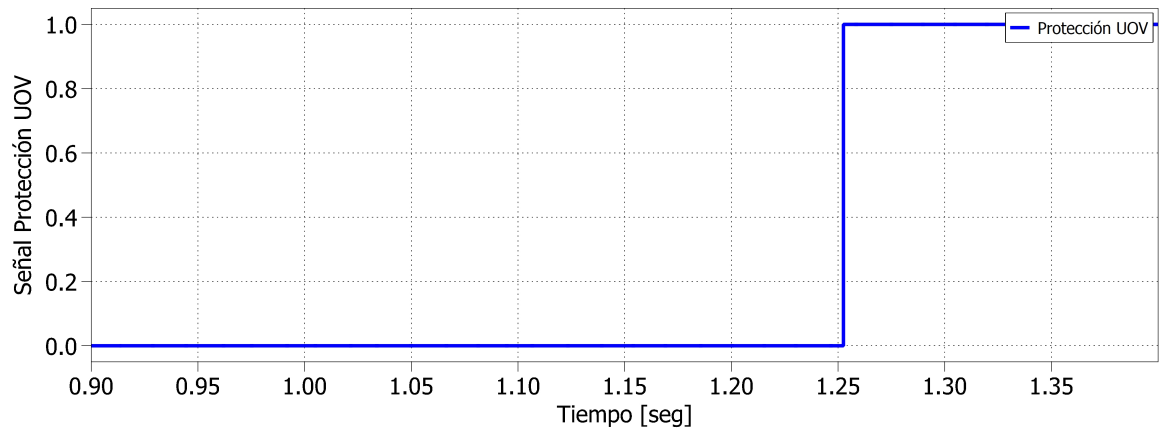
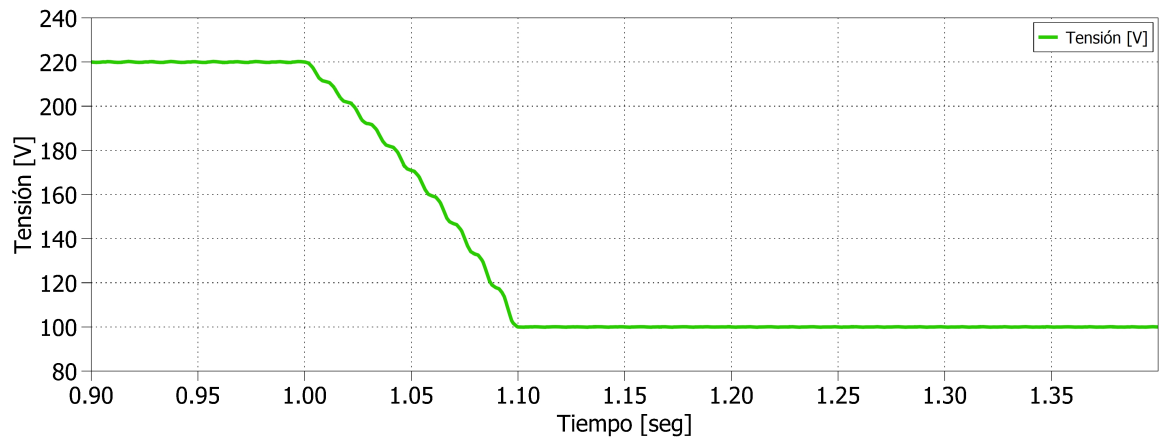


Figura 4.7: Aislamiento por caída de tensión a 100 [V]

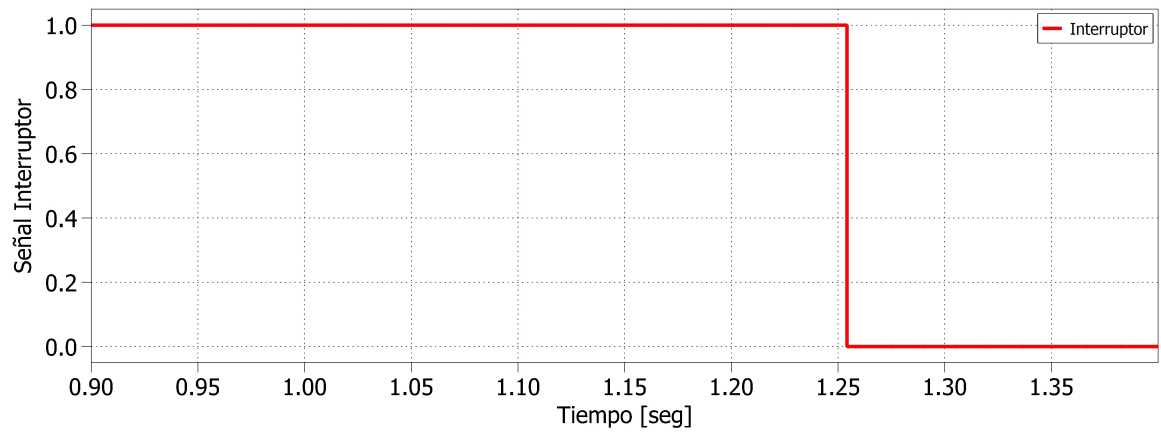
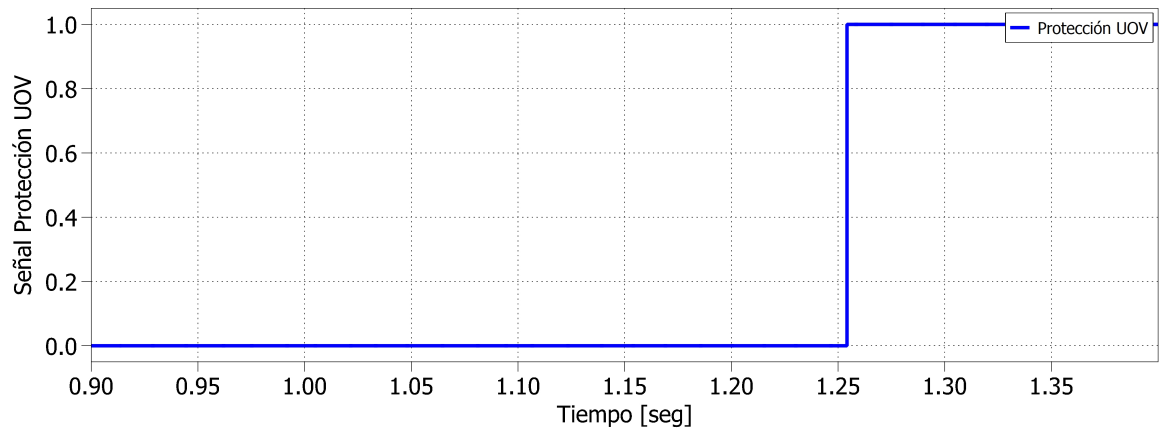
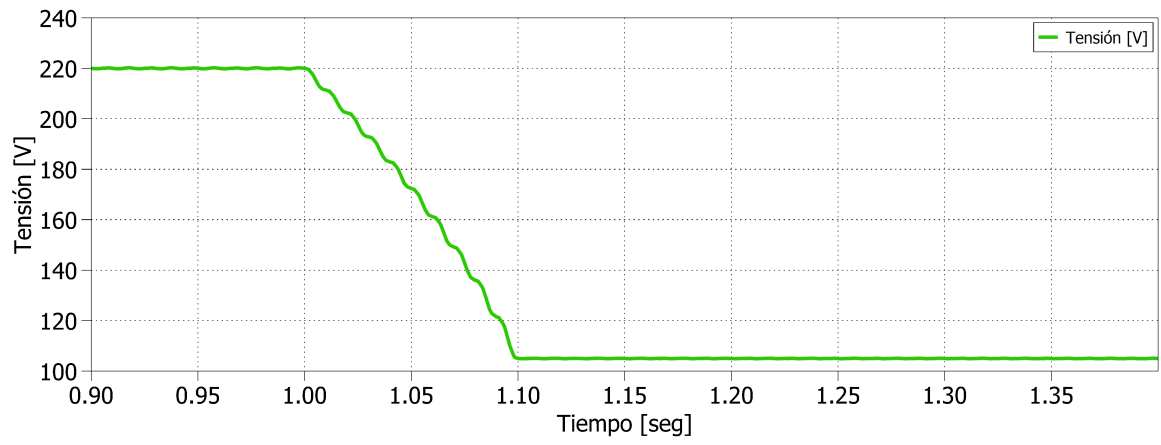


Figura 4.8: Aislamiento por caída de tensión a 105 [V]

De la Figura 4.5 se puede observar el escalón de tensión provocado por la fuente controlable, el cual ocasiona una baja de tensión de 220 [V] a 60 [V] a los 1.1 [s] (tiempo al cual fue ajustado todos los saltos de tensión). A su vez, se observa la activación de la protección de subtensión a los 1.2406 [s], lo cual provoca un tiempo de despeje de 0.1406 [s], abriendo de esta manera el interruptor (1 a 0 lógico). Por otra parte, en la Figura 4.6 se puede notar el escalón de tensión desde 220 [V] a 80 [V], en donde se observa la activación de la protección y del interruptor a los 1.2436 [s], provocando un tiempo de despeje de 0.1436 [s]. Para el caso del salto de tensión de los 220 [V] a los 100 [V], este se puede observar en la Figura 4.7, en donde se denota la activación de la protección a los 1.2525 [s], provocando un tiempo de despeje de 0.1525 [s], abriendo de esta forma el interruptor. Finalmente, en la Figura 4.8 se observa el escalón de tensión, el cual alcanza los 105 [V], en donde se contempla la activación de la protección y del interruptor a los 1.2542 [s], el cual provoca un tiempo de despeje de 0.1542 [s].

En la tabla 4.1 se realizó una tabla resumen de todos los casos vistos anteriormente, en la cual se puede observar el voltaje de prueba aplicado en [%] y en [V], el tiempo de despeje del sistema según la protección subtensión en [s], el tiempo que se requiere según el estándar IEEE, y el cumplimiento de este requisito para cada contingencia. De esta forma, se puede observar que en todos los casos aplicados, se cumple el requisito que pide el estándar IEEE 1547.4 visto en la tabla 2.2, en donde el tiempo de despeje es siempre inferior a los 0.16 [s] estipulados.

Tabla 4.1: Respuesta del sistema a voltajes por debajo de los 110 [V]

Voltaje de prueba [%]	Voltaje de prueba [V]	Tiempo de despeje [s]	Estándar IEEE [s]	¿Cumple requisito?
27.27	60	0.1406	0.16	✓
36.36	80	0.1436	0.16	✓
45.45	100	0.1525	0.16	✓
47.73	105	0.1542	0.16	✓

4.2.2. Caso 2: $50 \leq \text{Voltaje} < 88\%$

En segundo lugar, se simuló el aislamiento por subtensión para el caso en que la red sufriera una caída de tensión entre el 50 % y el 88 % de los 220 [V] nominales fase-neutro, es decir, igual o superior a los 110 [V] y por debajo de los 193.6 [V]. Los resultados obtenidos se muestran a continuación:

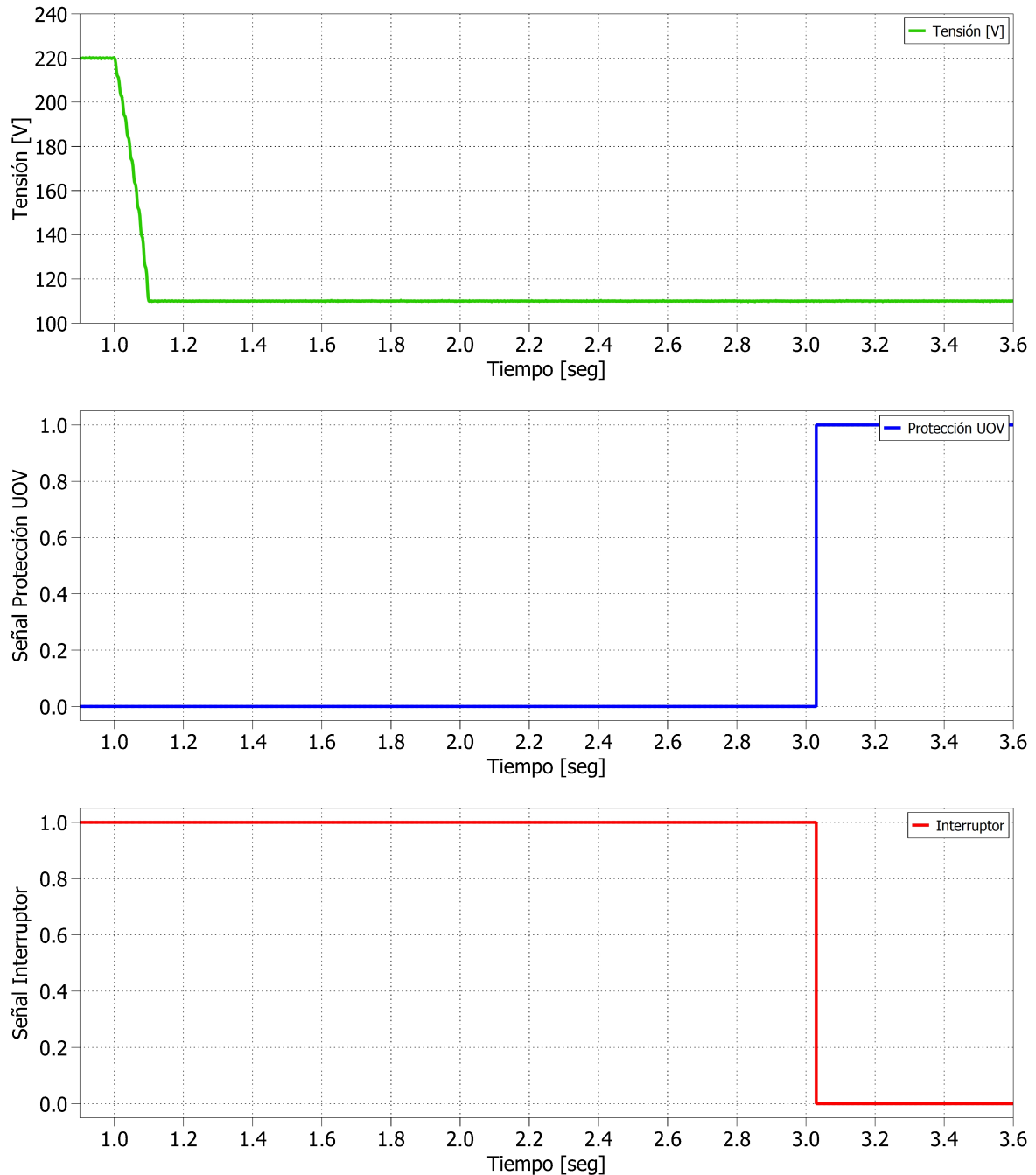


Figura 4.9: Aislamiento por caída de tensión a 110 [V]

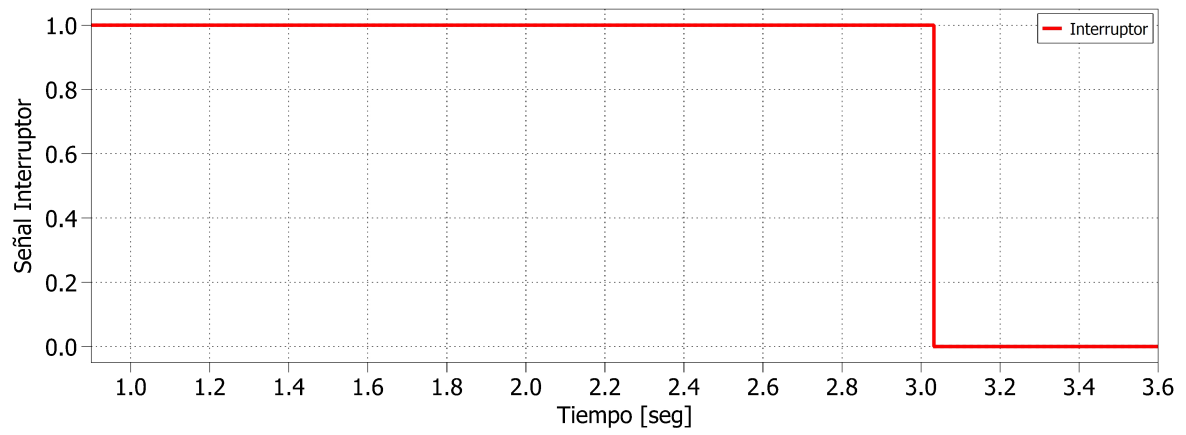
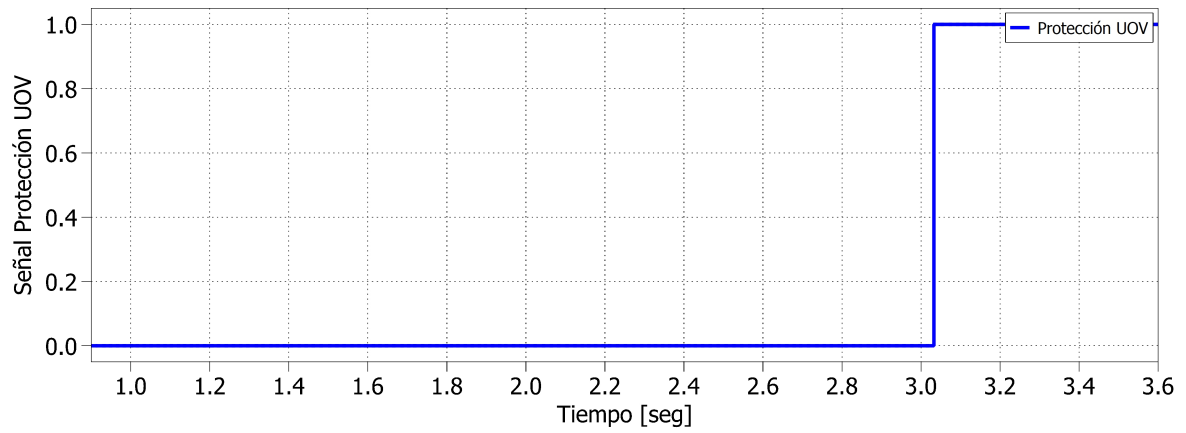
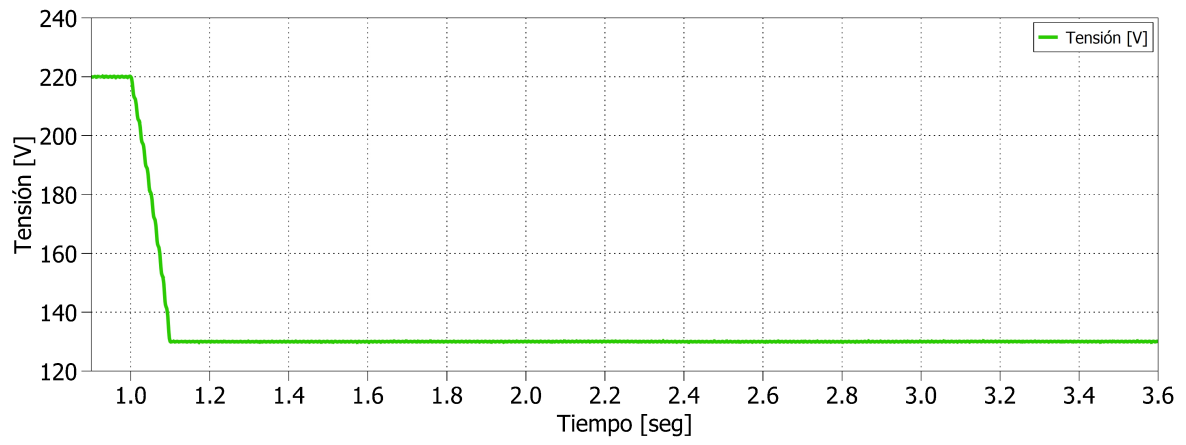


Figura 4.10: Aislamiento por caída de tensión a 130 [V]

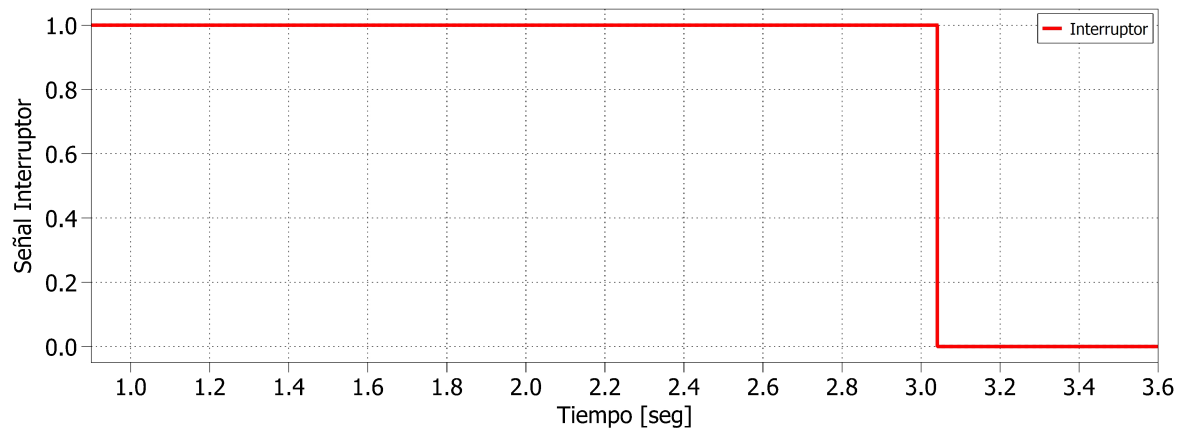
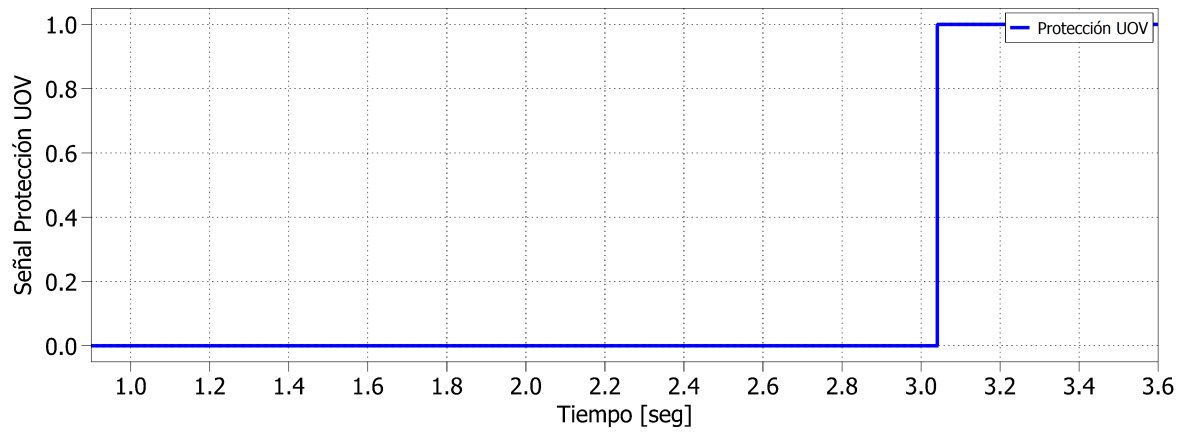
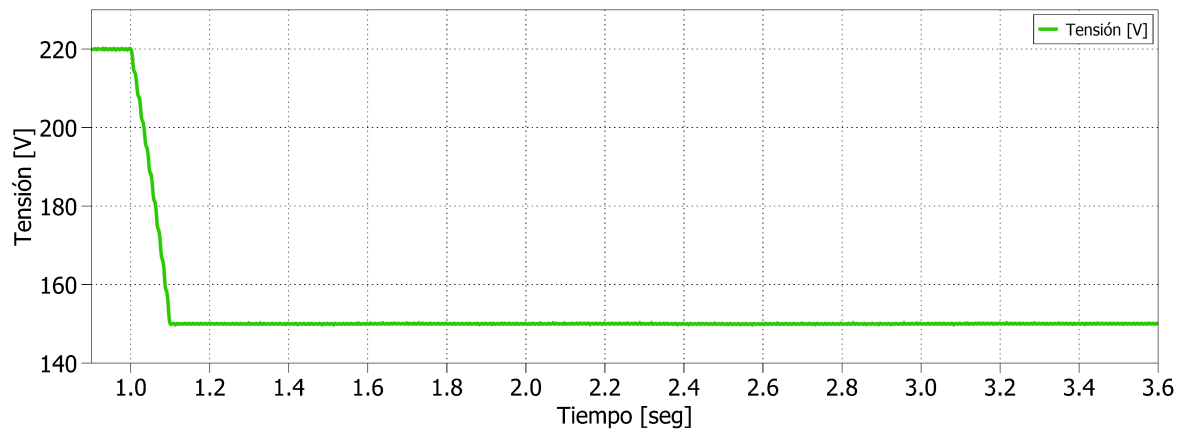


Figura 4.11: Aislamiento por caída de tensión a 150 [V]

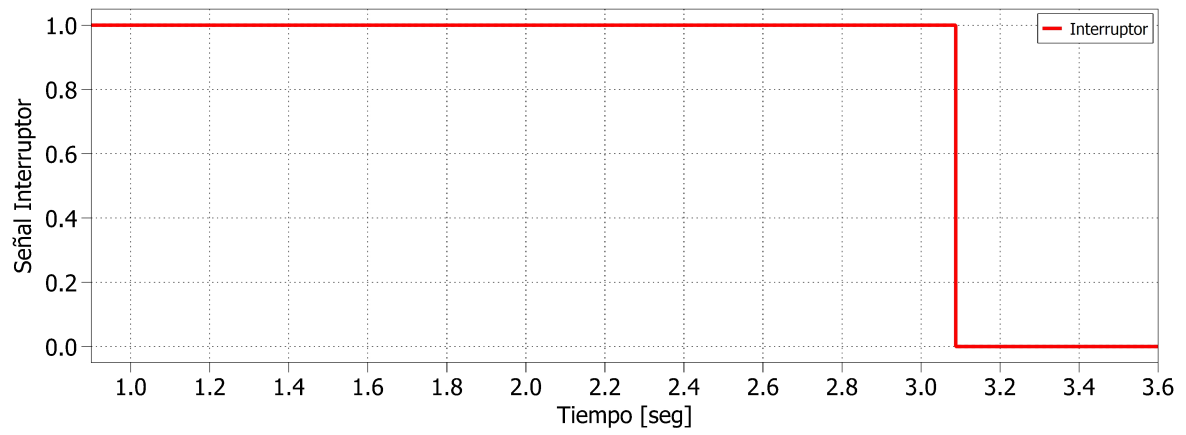
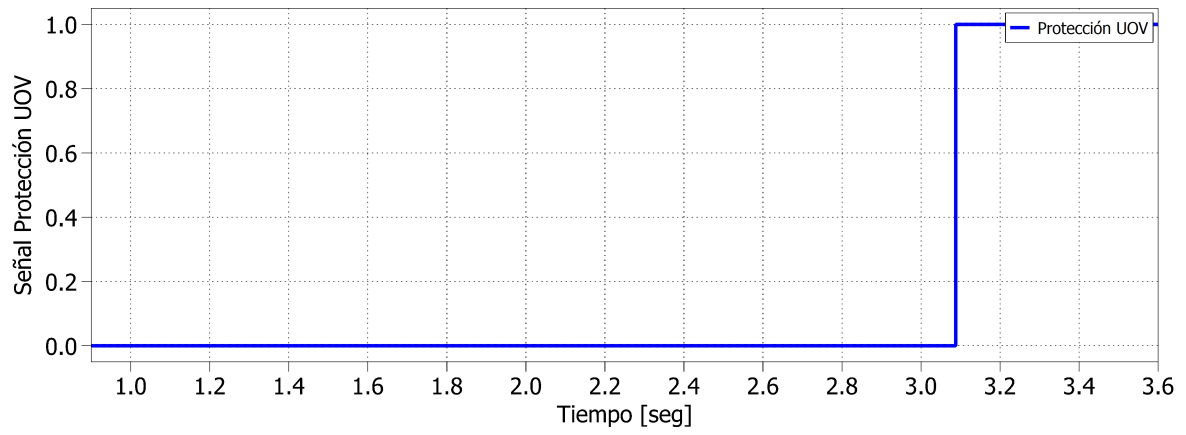
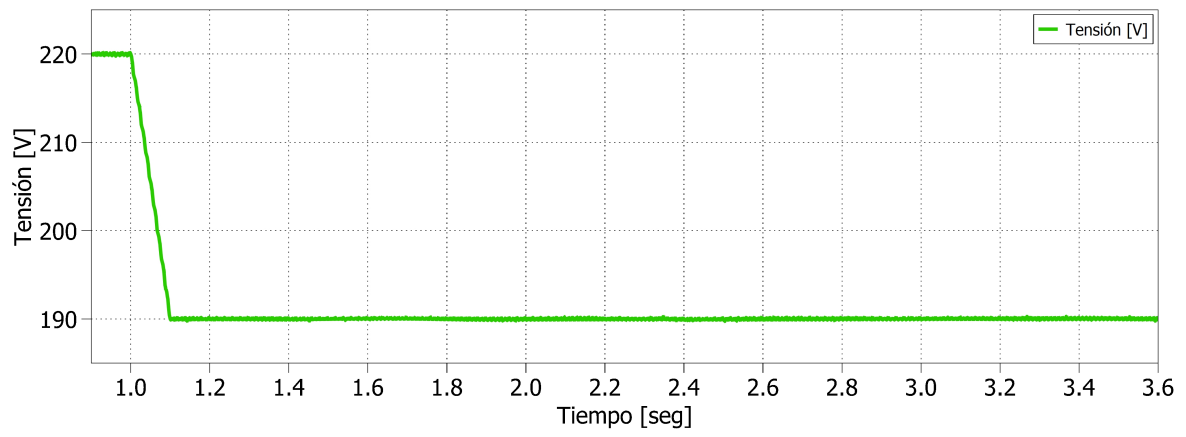


Figura 4.12: Aislamiento por caída de tensión a 190 [V]

De la Figura 4.9 se puede observar el escalón de tensión provocado por la fuente controlable, el cual ocasiona una baja de tensión de 220 [V] a 110 [V] a los 1.1 [s]. A su vez, se observa la activación de la protección de subtensión a los 3.0299 [s], lo cual provoca un tiempo de despeje de 1.9299 [s], abriendo de esta manera el interruptor (1 a 0 lógico). Por otra parte, en la Figura 4.10 se puede notar el escalón de tensión desde 220 [V] a 130 [V], en donde se observa la activación de la protección y del interruptor a los 3.0326 [s], provocando un tiempo de despeje de 1.9326 [s]. Para el caso del salto de tensión de los 220 [V] a los 150 [V], este se puede observar en la Figura 4.11, en donde se denota la activación de la protección a los 3.0412 [s], provocando un tiempo de despeje de 1.9412 [s], abriendo de esta forma el interruptor. Finalmente, en la Figura 4.12 se observa el escalón de tensión, el cual alcanza los 190 [V], en donde se contempla la activación de la protección y del interruptor a los 3.0879 [s], el cual provoca un tiempo de despeje de 1.9879 [s].

En la tabla 4.2 se realizó una tabla resumen de todos los casos vistos anteriormente, en la cual se puede observar el voltaje de prueba aplicado en [%] y en [V], el tiempo de despeje del sistema según la protección subtensión en [s], el tiempo que se requiere según el estándar IEEE, y el cumplimiento de este requisito para cada contingencia. De esta forma, se puede observar que en todos los casos aplicados, se cumple el requisito que pide el estándar IEEE 1547.4 visto en la tabla 2.2, en donde el tiempo de despeje es siempre inferior a los 2 [s] estipulados.

Tabla 4.2: Respuesta del sistema a voltajes entre 110 [V] y 193.6 [V]

Voltaje de prueba [%]	Voltaje de prueba [V]	Tiempo de despeje [s]	Estándar IEEE [s]	¿Cumple requisito?
50	110	1.9299	2.00	✓
59.09	130	1.9326	2.00	✓
68.18	150	1.9412	2.00	✓
86.36	190	1.9879	2.00	✓

4.3. Aislamiento por sobretensión

4.3.1. Caso 1: $110\% < \text{Voltaje} < 120\%$

En primer lugar, se simuló el aislamiento por sobretensión para el caso en que la red sufriera un alza de tensión entre el 110 % y el 120 % de los 220 [V] nominales fase-neutro, es decir, por sobre los 242 [V] y por debajo de los 264 [V]. Los resultados obtenidos se muestran a continuación:

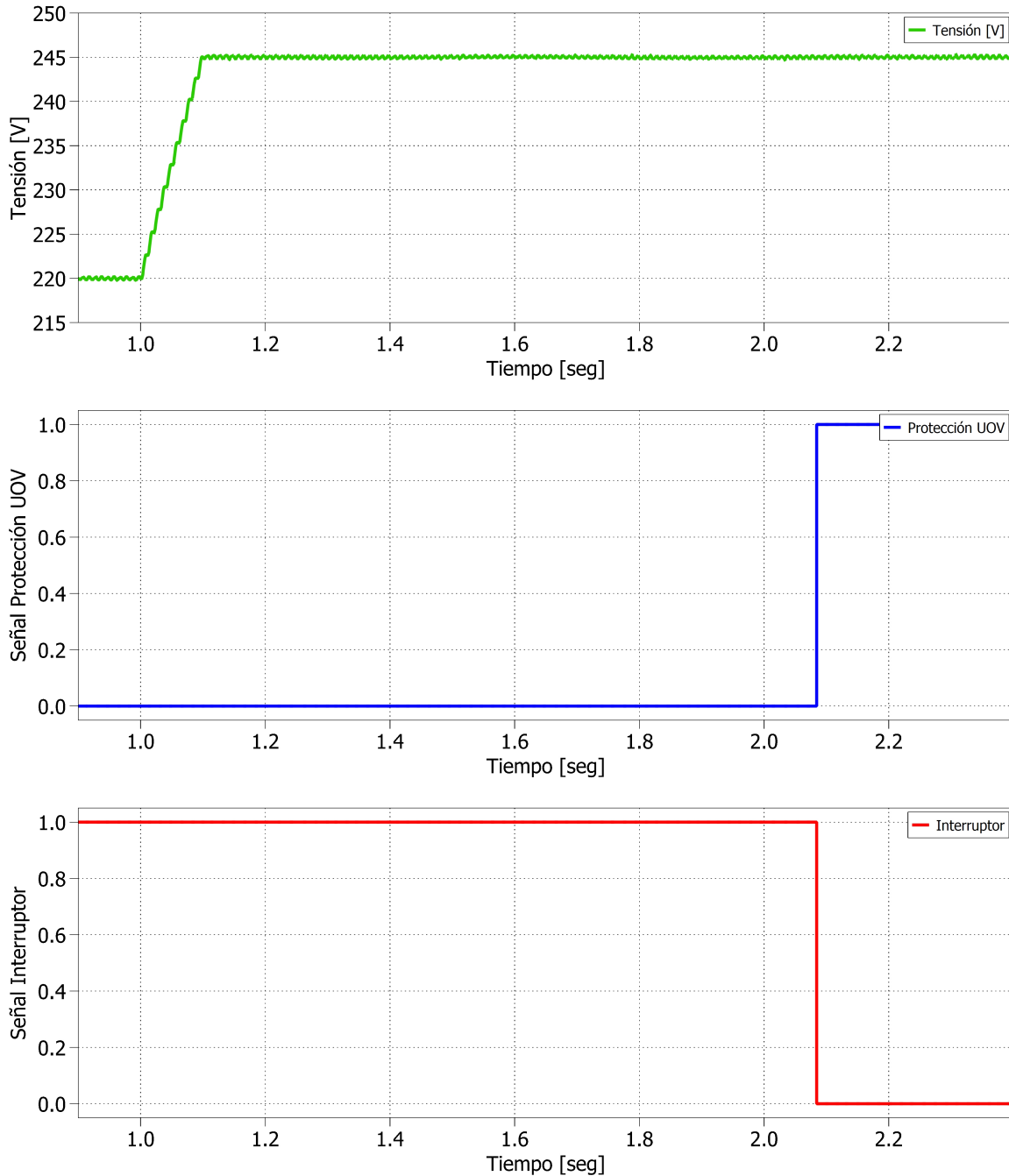


Figura 4.13: Aislamiento por alza de tensión a 245 [V]

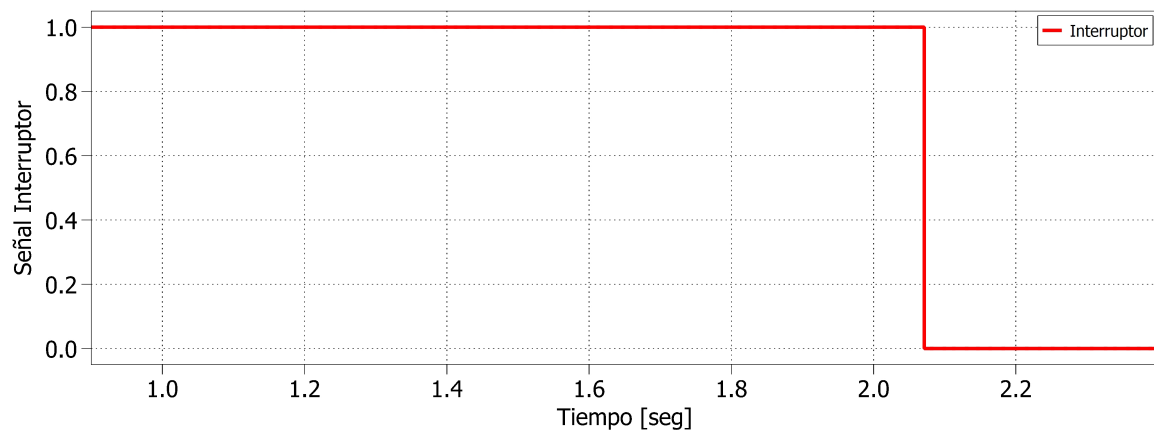
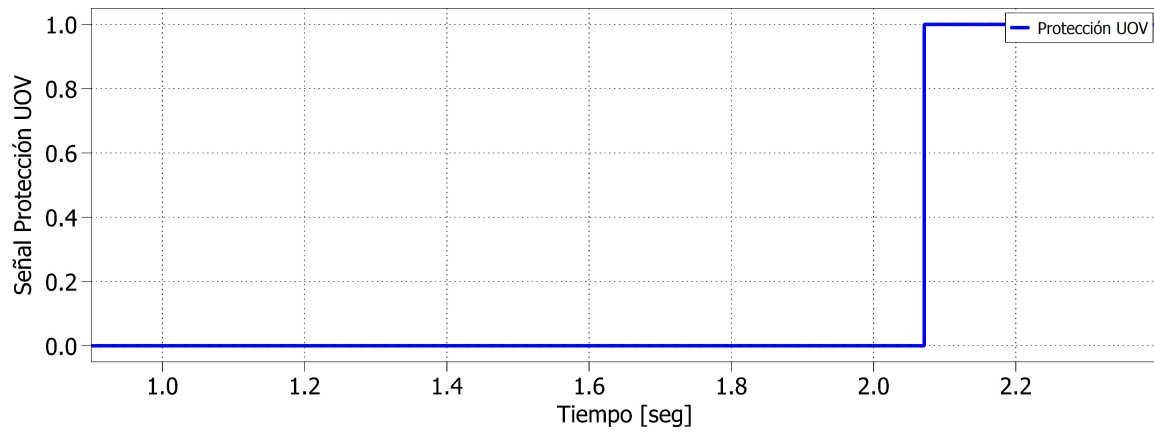
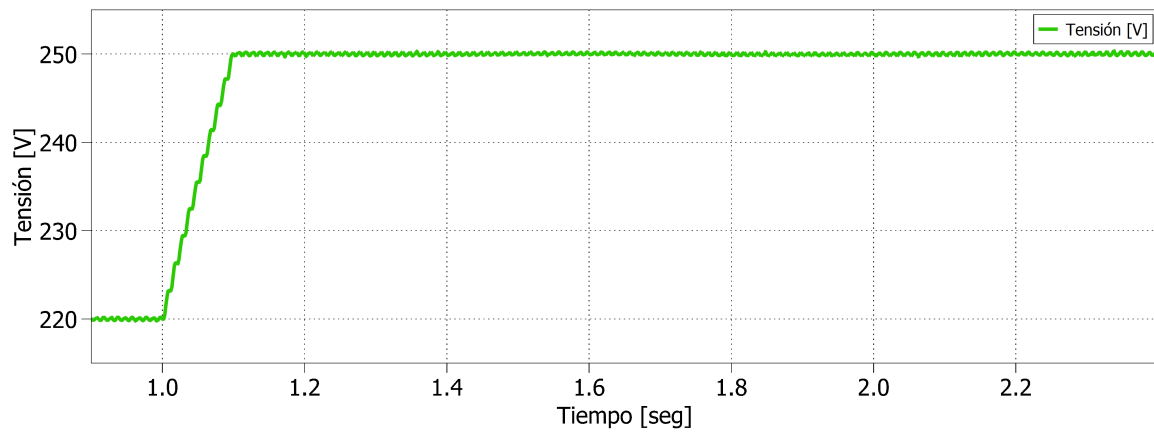


Figura 4.14: Aislamiento por alza de tensión a 250 [V]

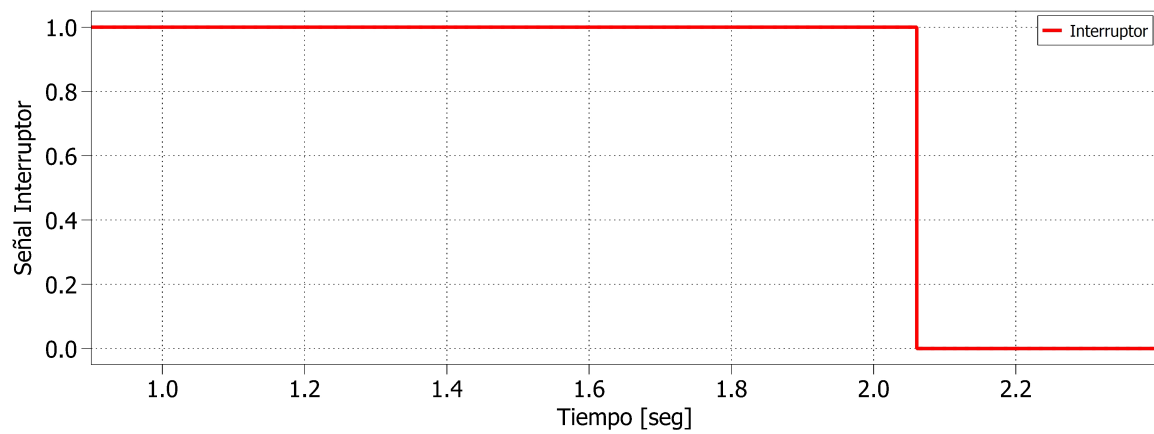
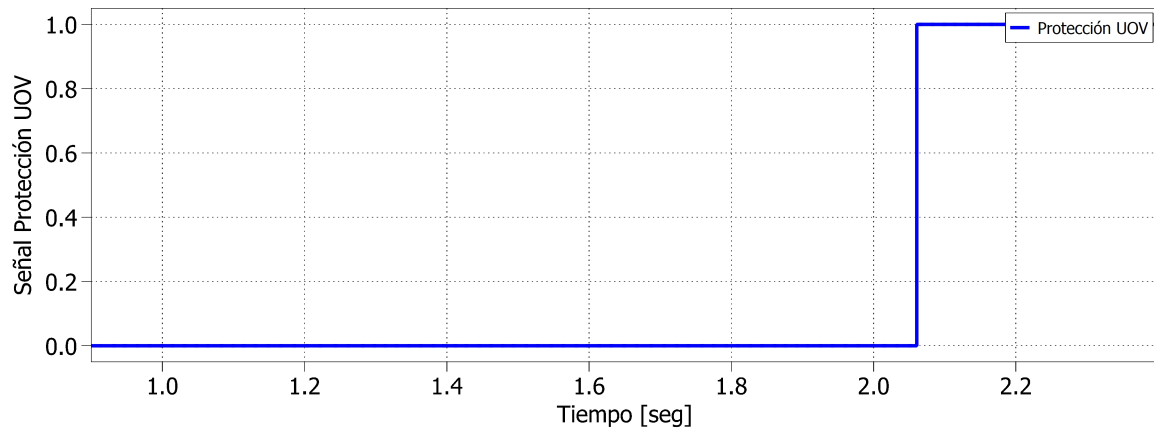
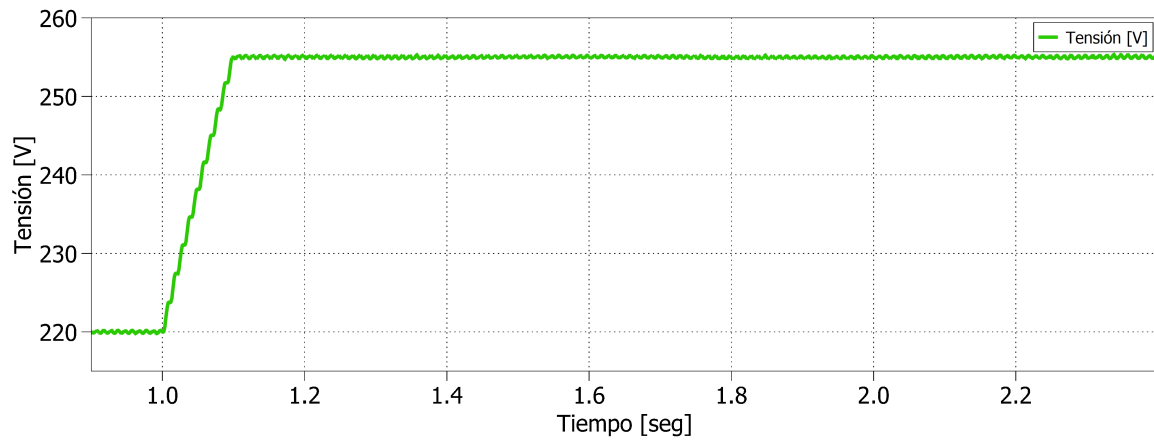


Figura 4.15: Aislamiento por alza de tensión a 255 [V]

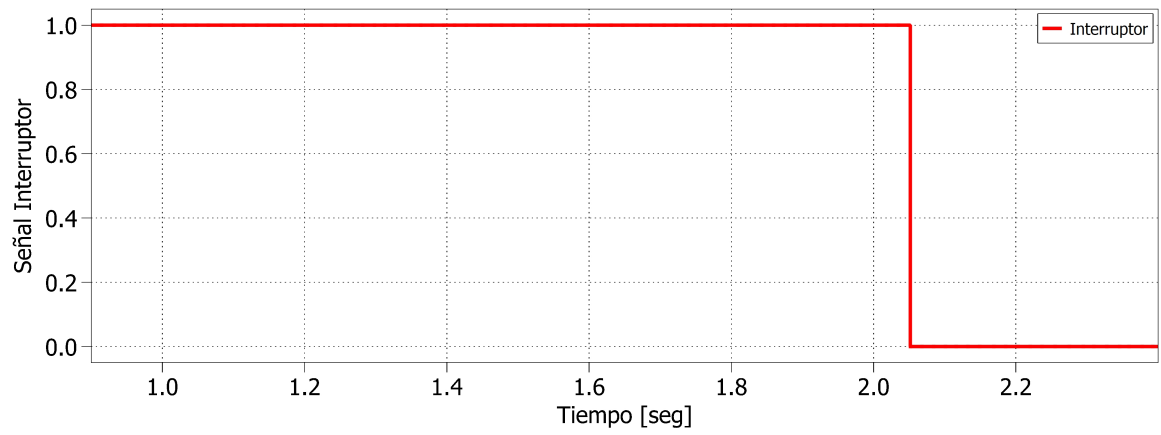
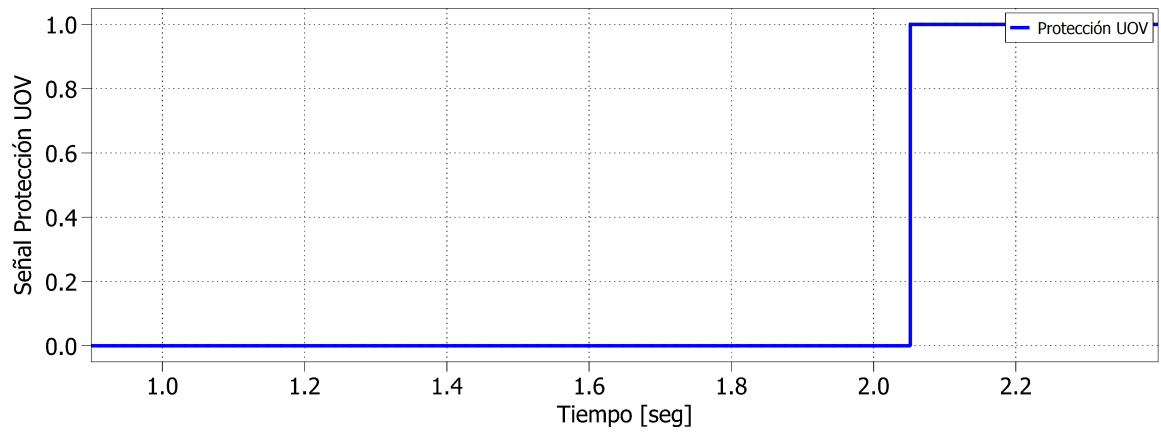
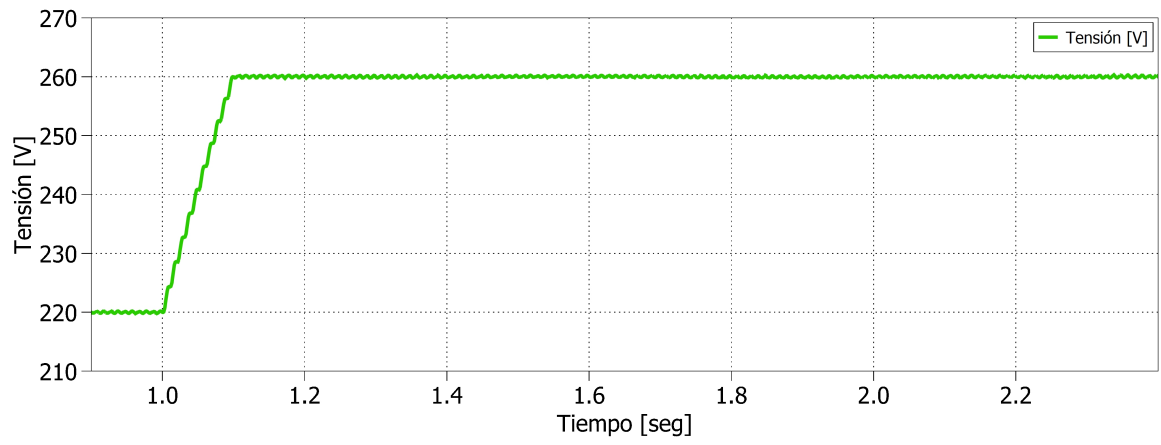


Figura 4.16: Aislamiento por alza de tensión a 260 [V]

De la Figura 4.13 se puede observar el escalón de tensión provocado por la fuente controlable, el cual ocasiona un alza de tensión de 220 [V] a 245 [V] a los 1.1 [s]. A su vez, se observa la activación de la protección de sobretensión a los 2.0843 [s], lo cual provoca un tiempo de despeje de 0.9843 [s], abriendo de esta manera el interruptor (1 a 0 lógico). Por otra parte, en la Figura 4.14 se puede notar el escalón de tensión desde 220 [V] a 250 [V], en donde se observa la activación de la protección y del interruptor a los 2.0713 [s], provocando un tiempo de despeje de 0.9713 [s]. Para el caso del salto de tensión de los 220 [V] a los 255 [V], este se puede observar en la Figura 4.15, en donde se denota la activación de la protección a los 2.0607 [s], provocando un tiempo de despeje de 0.9607 [s], abriendo de esta forma el interruptor. Finalmente, en la Figura 4.16 se observa el escalón de tensión, el cual alcanza los 260 [V], en donde se contempla la activación de la protección y del interruptor a los 2.0516 [s], el cual provoca un tiempo de despeje de 0.9516 [s].

En la tabla 4.3 se realizó una tabla resumen de todos los casos vistos anteriormente, en la cual se puede observar el voltaje de prueba aplicado en [%] y en [V], el tiempo de despeje del sistema según la protección subtensión en [s], el tiempo que se requiere según el estándar IEEE, y el cumplimiento de este requisito para cada contingencia. De esta forma, se puede observar que en todos los casos aplicados, se cumple el requisito que pide el estándar IEEE 1547.4 visto en la tabla 2.2, en donde el tiempo de despeje es siempre inferior a 1 [s].

Tabla 4.3: Respuesta del sistema a voltajes entre 242 [V] y 264 [V]

Voltaje de prueba [%]	Voltaje de prueba [V]	Tiempo de despeje [s]	Estándar IEEE [s]	¿Cumple requisito?
111.36	245	0.9843	1.00	✓
113.64	250	0.9713	1.00	✓
115.91	255	0.9607	1.00	✓
118.18	260	0.9516	1.00	✓

4.3.2. Caso 2: Voltaje $\geq 120\%$

En segundo lugar, se simuló el aislamiento por sobretensión para el caso en que la red sufriera un alza de tensión por sobre el 120% de los 220 [V] nominales fase-neutro, es decir, igual o por encima de los 264 [V]. Los resultados obtenidos se muestran a continuación:

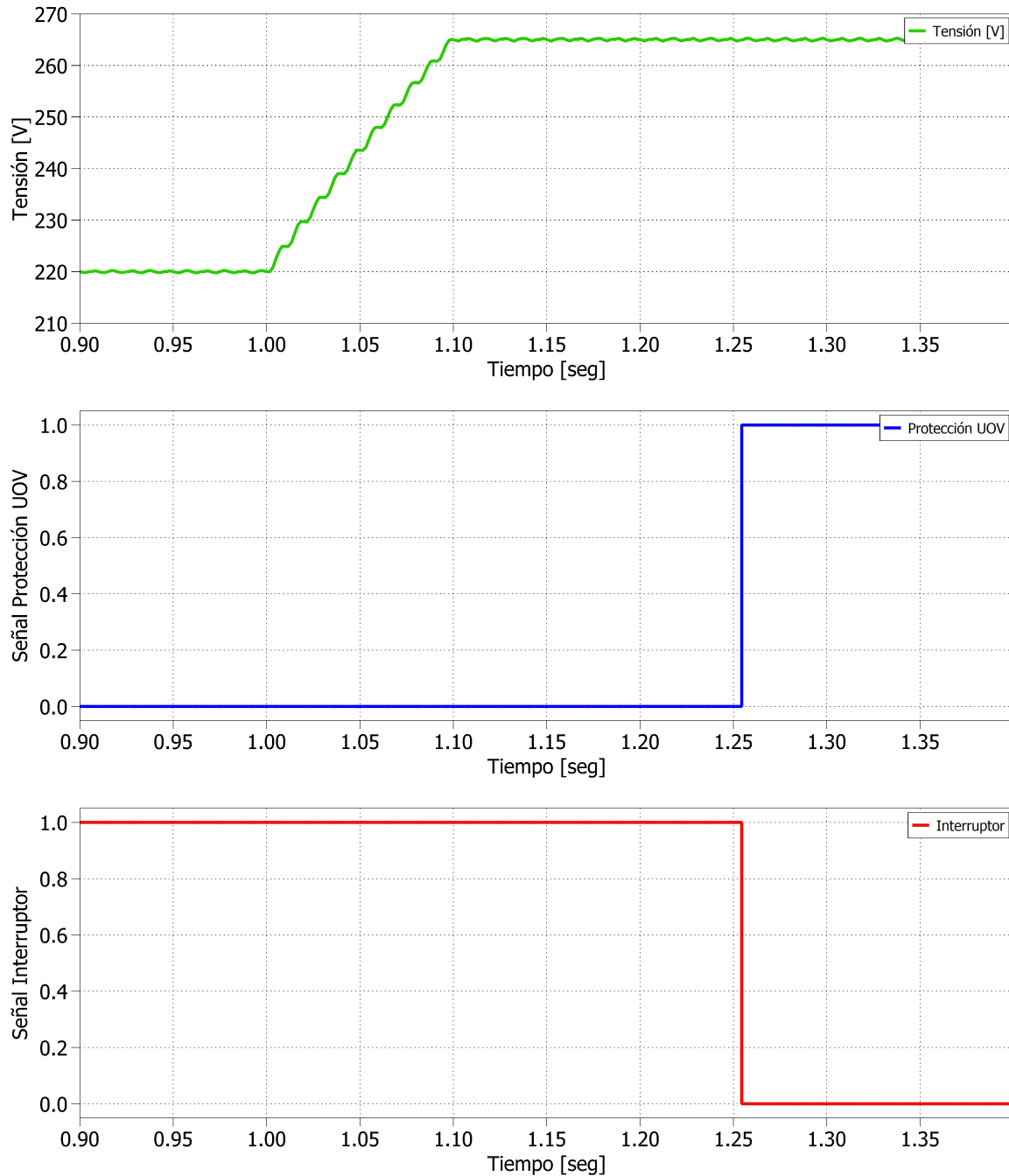


Figura 4.17: Aislamiento por alza de tensión a 265 [V]

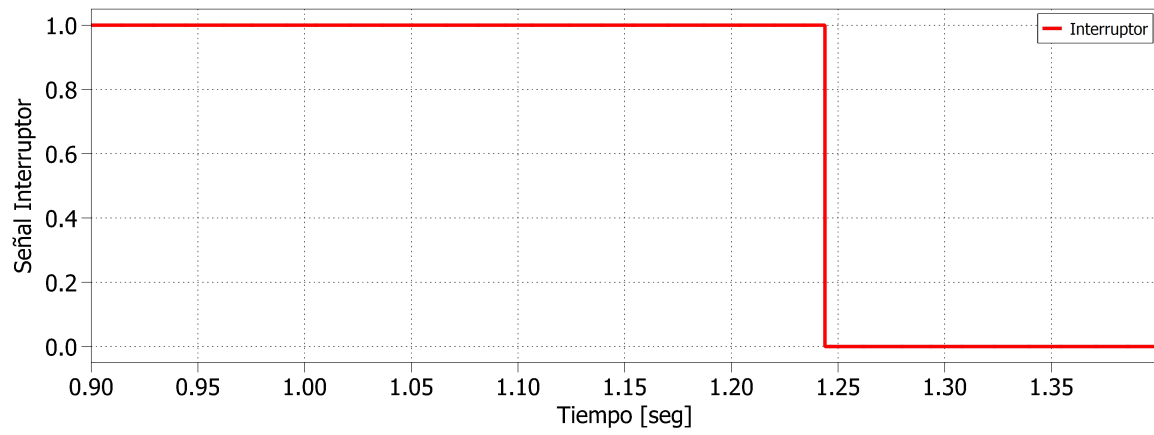
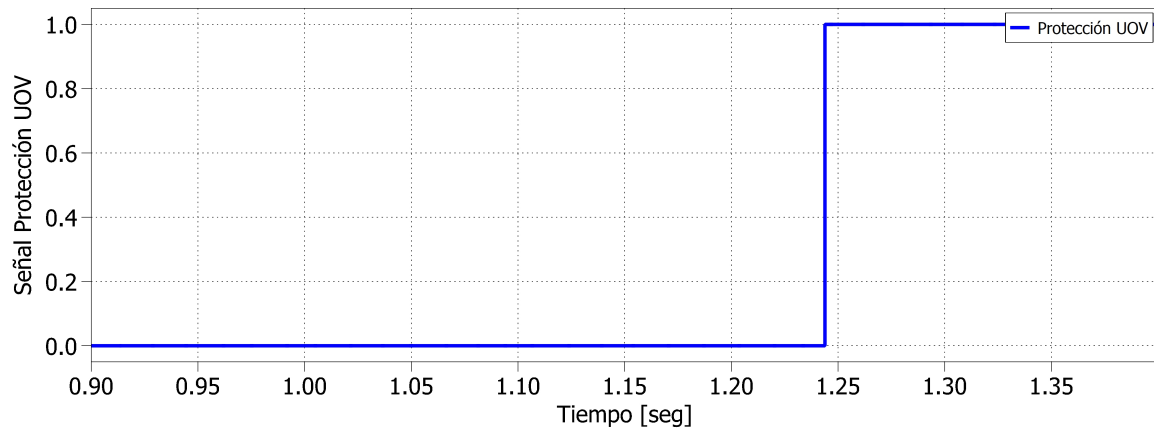
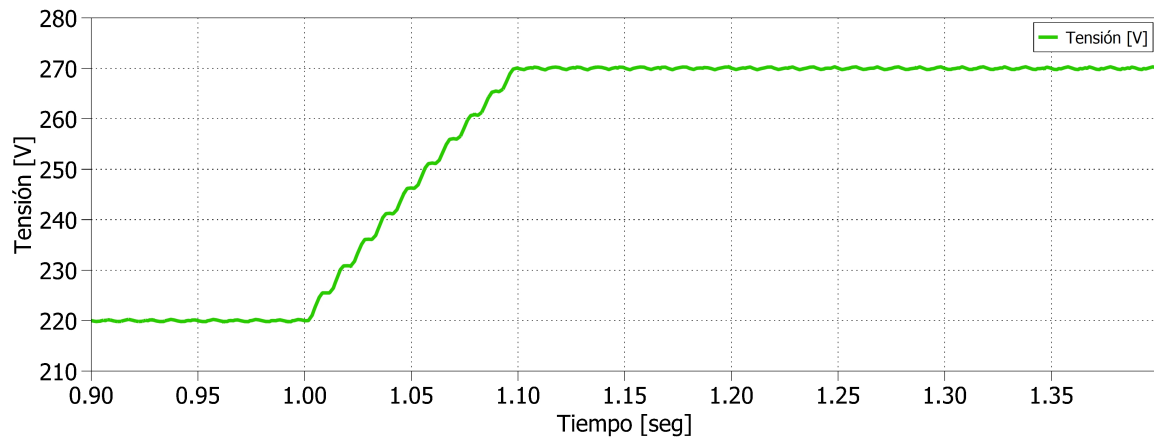


Figura 4.18: Aislamiento por alza de tensión a 270 [V]

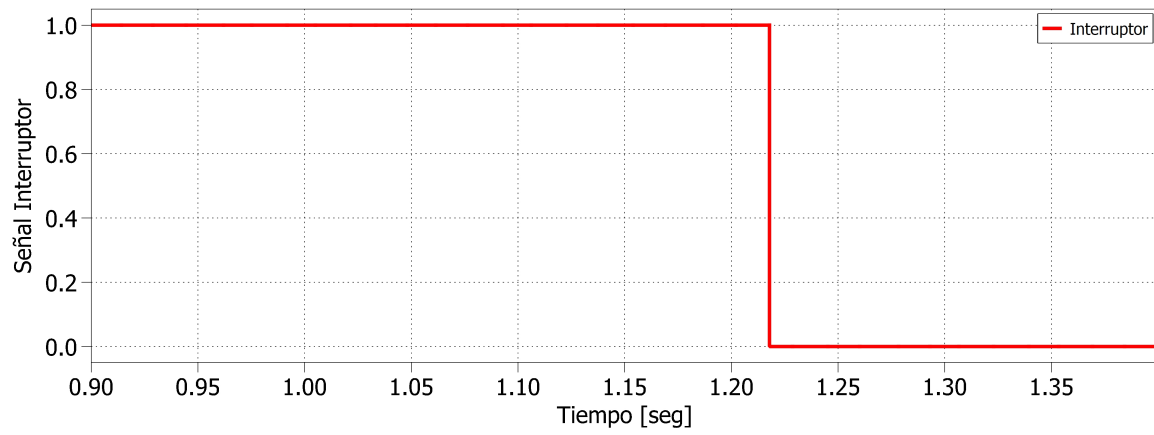
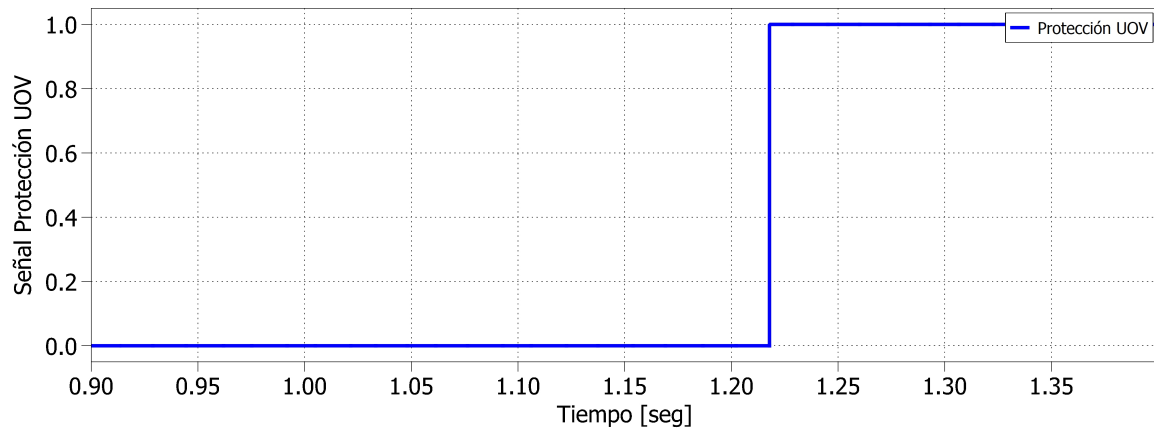
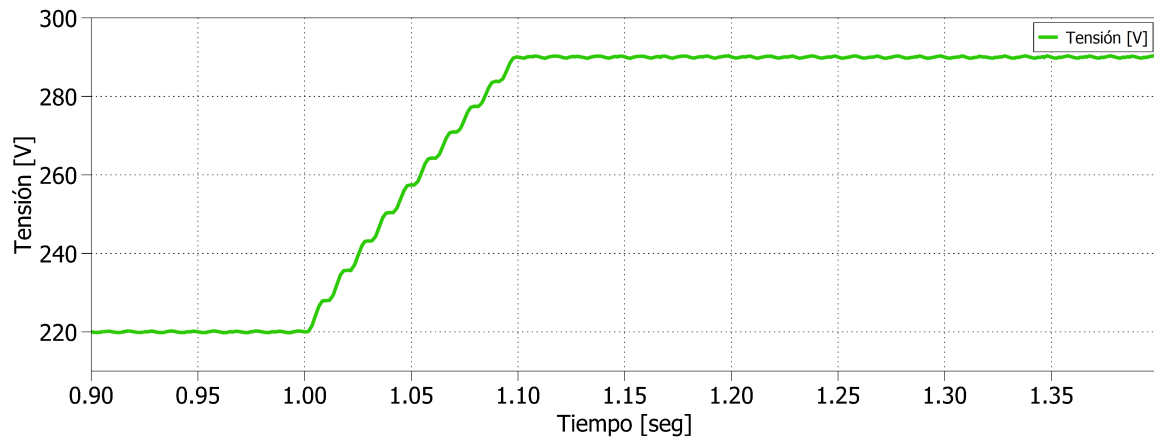


Figura 4.19: Aislamiento por alza de tensión a 290 [V]

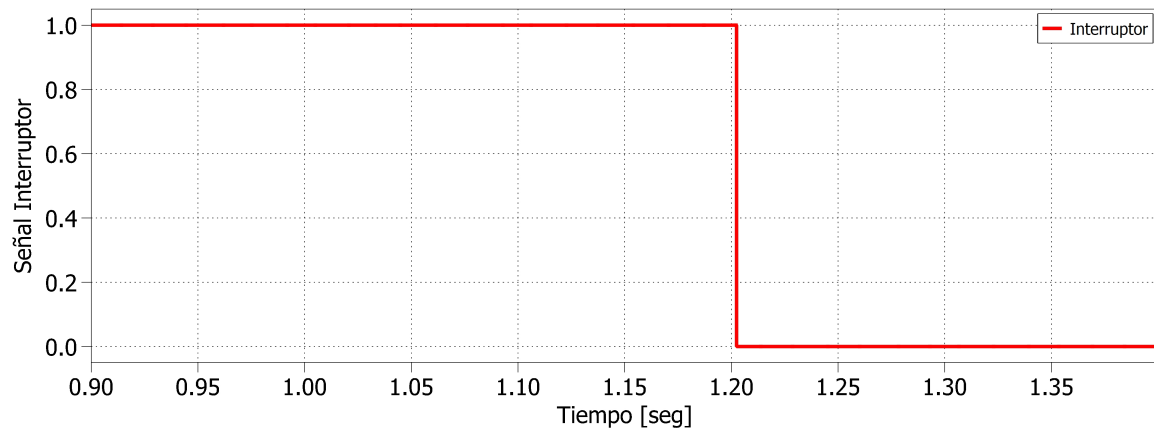
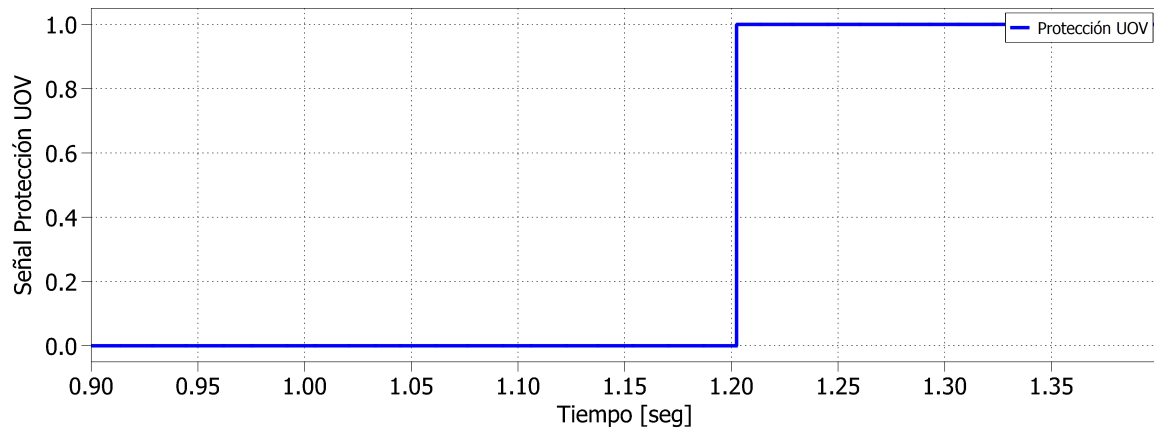
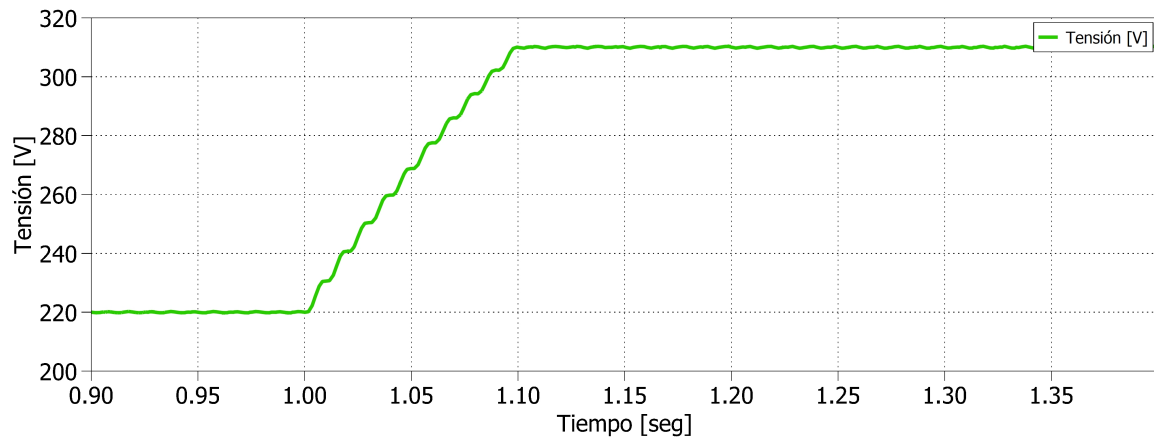


Figura 4.20: Aislamiento por alza de tensión a 310 [V]

De la Figura 4.17 se puede observar el escalón de tensión provocado por la fuente controlable, el cual ocasiona un alza de tensión de 220 [V] a 265 [V] a los 1.1 [s]. A su vez, se observa la activación de la protección de sobretensión a los 1.2545 [s], lo cual provoca un tiempo de despeje de 0.1545 [s], abriendo de esta manera el interruptor (1 a 0 lógico). Por otra parte, en la Figura 4.18 se puede notar el escalón de tensión desde 220 [V] a 270 [V], en donde se observa la activación de la protección y del interruptor a los 1.2139 [s], provocando un tiempo de despeje de 0.1439 [s]. Para el caso del salto de tensión de los 220 [V] a los 290 [V], este se puede observar en la Figura 4.19, en donde se denota la activación de la protección a los 1.2179 [s], provocando un tiempo de despeje de 0.1179 [s], abriendo de esta forma el interruptor. Finalmente, en la Figura 4.20 se observa el escalón de tensión, el cual alcanza los 310 [V], en donde se contempla la activación de la protección y del interruptor a los 1.2024 [s], el cual provoca un tiempo de despeje de 0.1024 [s].

En la tabla 4.4 se realizó una tabla resumen de todos los casos vistos anteriormente, en la cual se puede observar el voltaje de prueba aplicado en [%] y en [V], el tiempo de despeje del sistema según la protección subtensión en [s], el tiempo que se requiere según el estándar IEEE, y el cumplimiento de este requisito para cada contingencia. De esta forma, se puede observar que en todos los casos aplicados, se cumple el requisito que pide el estándar IEEE 1547.4 visto en la tabla 2.2, en donde el tiempo de despeje es siempre inferior a 0.16 [s].

Tabla 4.4: Respuesta del sistema a voltajes por sobre los 264 [V]

Voltaje de prueba [%]	Voltaje de prueba [V]	Tiempo de despeje [s]	Estándar IEEE [s]	¿Cumple requisito?
120.45	265	0.1545	0.16	✓
122.73	270	0.1439	0.16	✓
131.82	290	0.1179	0.16	✓
140.91	310	0.1024	0.16	✓

4.4. Aislamiento por subfrecuencia

En primer lugar, se simuló el aislamiento por subfrecuencia para el caso en que la red sufriera una caída de frecuencia por debajo de los 49.3 [Hz]. Los resultados obtenidos se muestran a continuación:

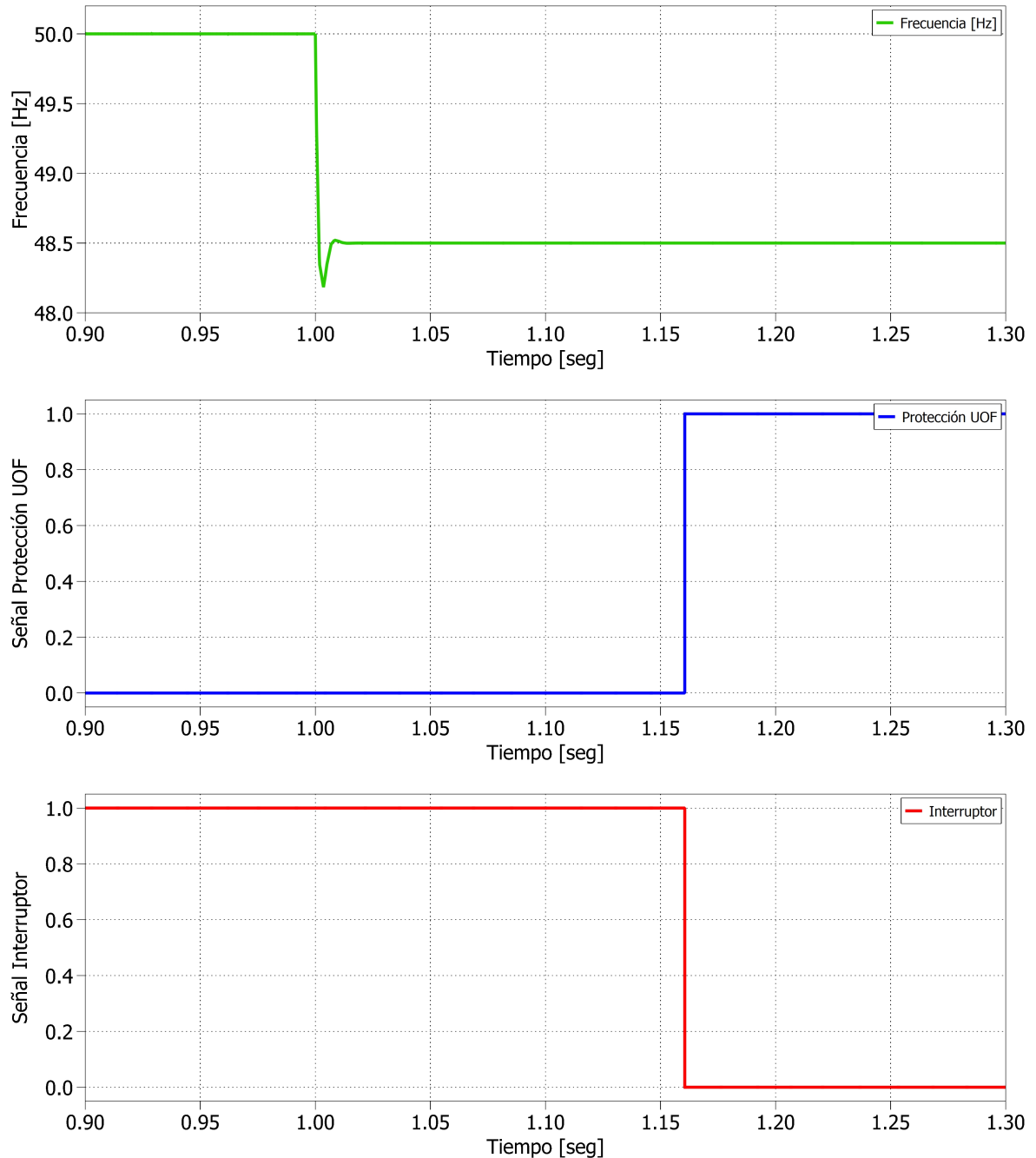


Figura 4.21: Aislamiento por caída de frecuencia a 48.5 [Hz]

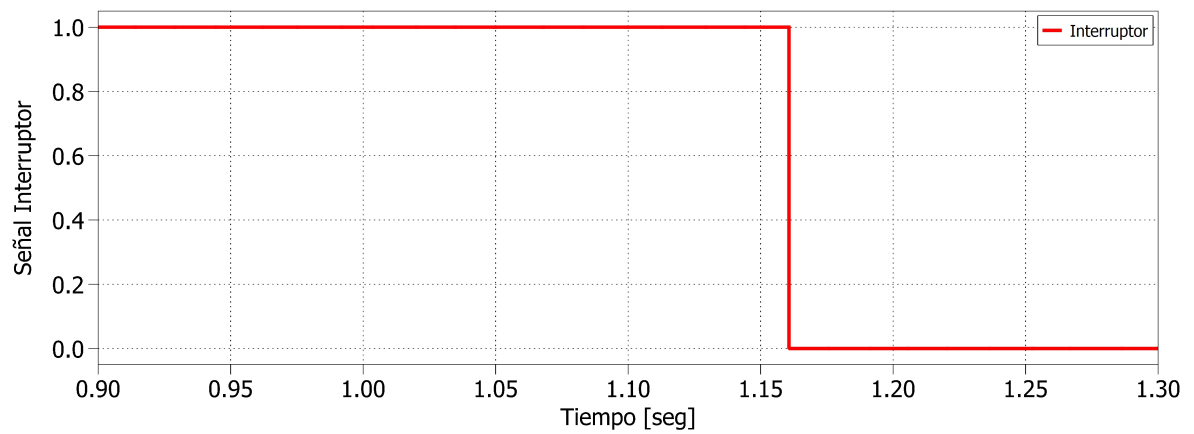
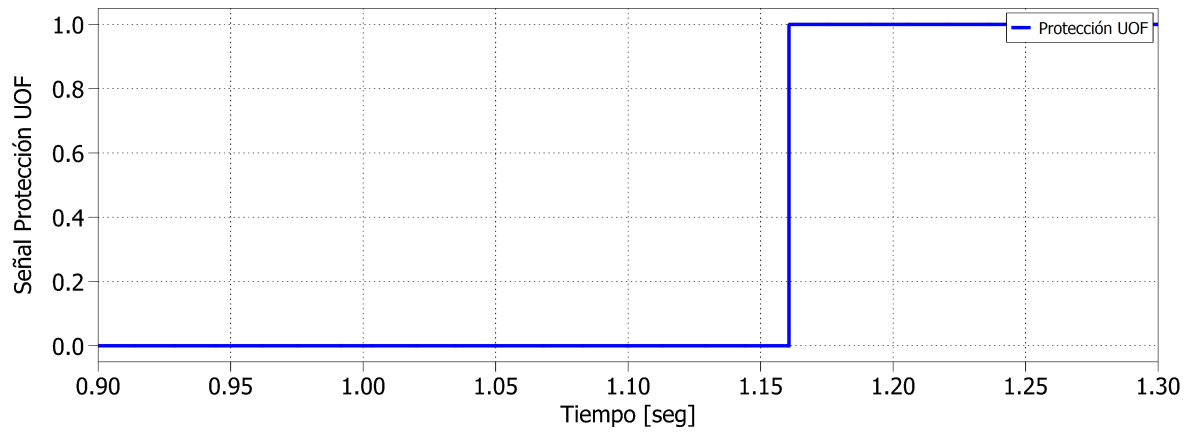
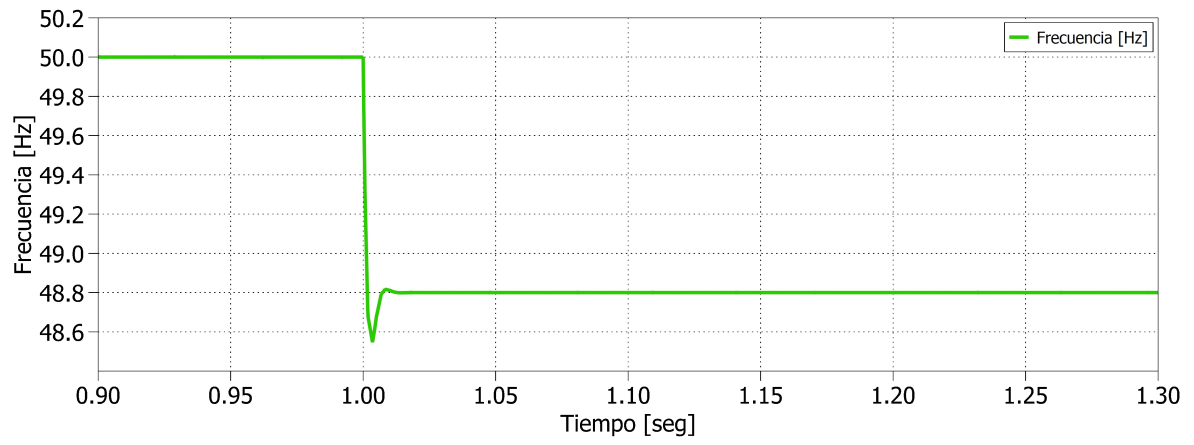


Figura 4.22: Aislamiento por caída de frecuencia a 48.8 [Hz]

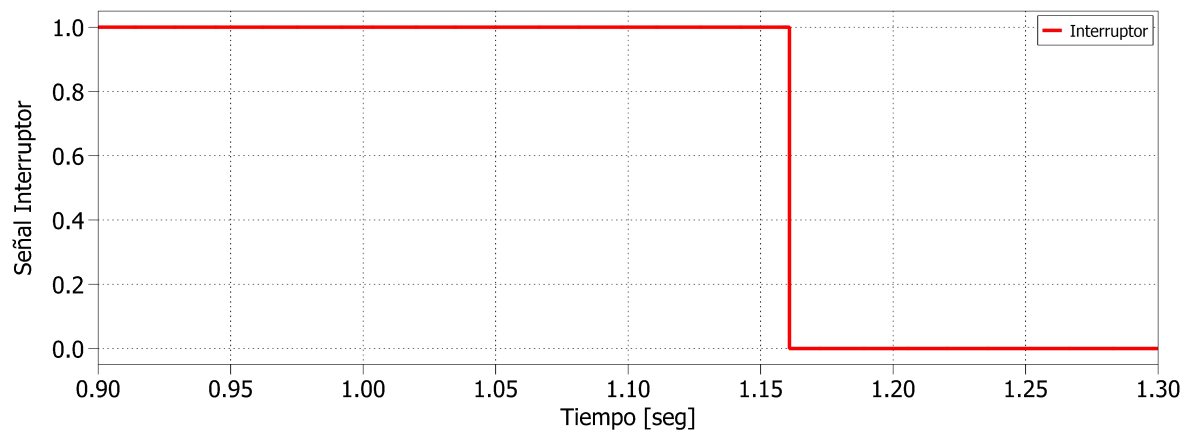
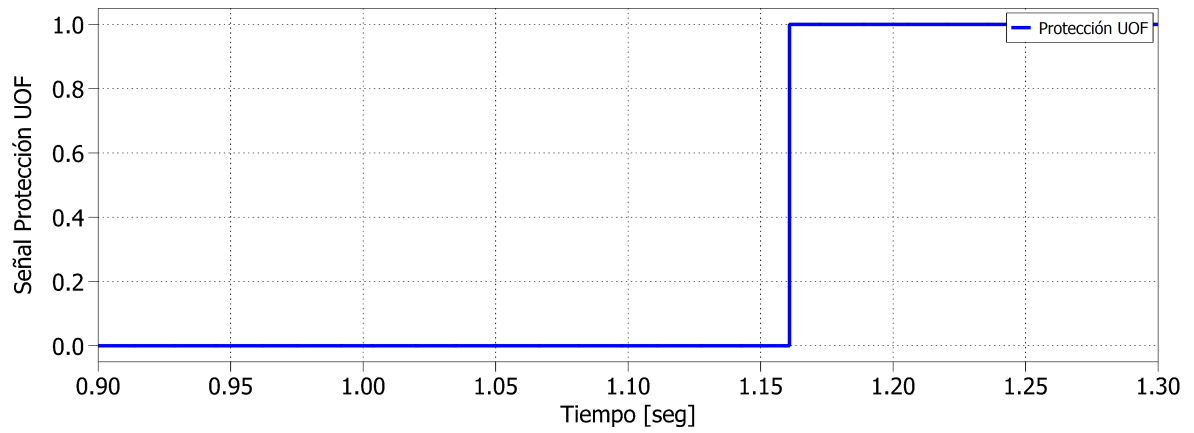
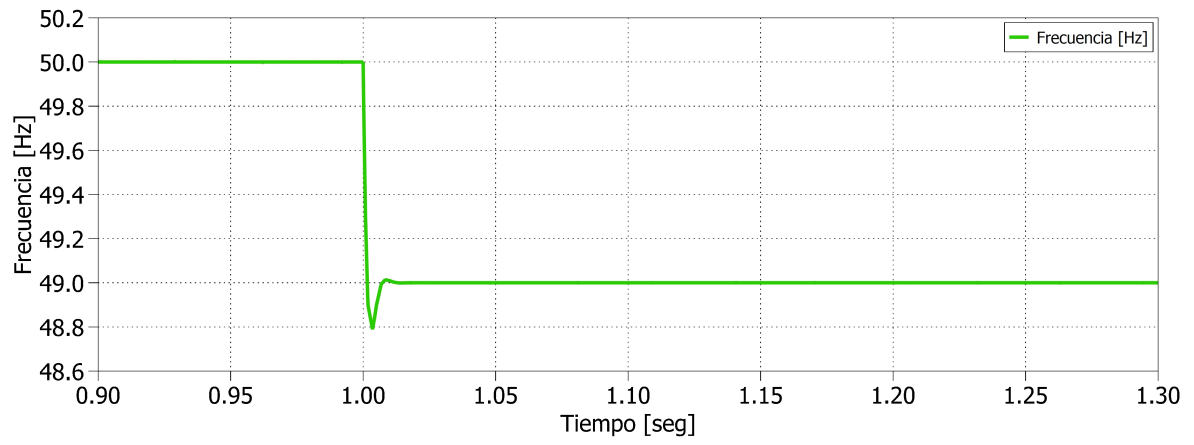


Figura 4.23: Aislamiento por caída de frecuencia a 49 [Hz]

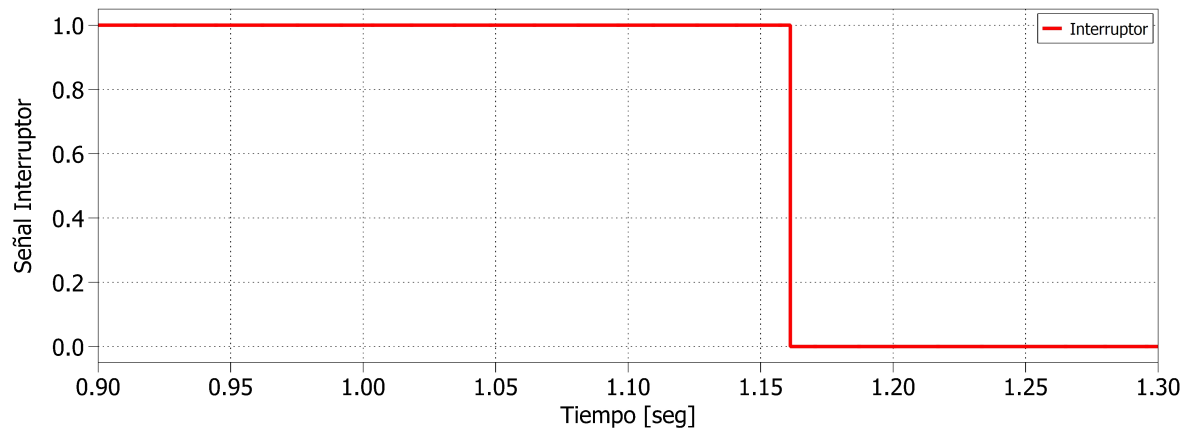
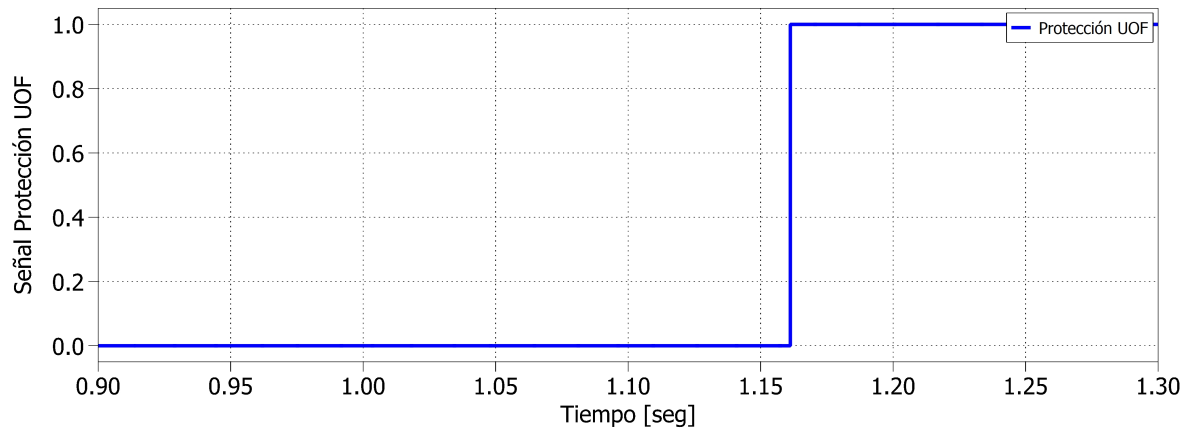
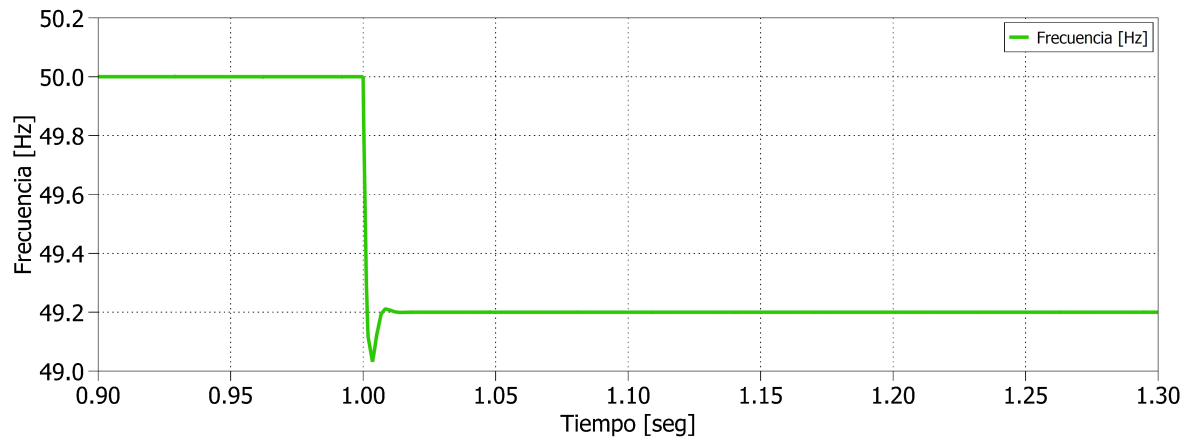


Figura 4.24: Aislamiento por caída de frecuencia a 49.2 [Hz]

De la Figura 4.21 se puede observar el escalón de frecuencia provocado por la fuente controlable, el cual ocasiona una baja de frecuencia de 50 [Hz] a 48.5 [Hz] a los 1.012 [s] (tiempo al cual fue ajustado todos los saltos de frecuencia). A su vez, se observa la activación de la protección de subfrecuencia a los 1.1605 [s], lo cual provoca un tiempo de despeje de 0.1485 [s], abriendo de esta manera el interruptor (1 a 0 lógico). Por otra parte, en la Figura 4.22 se puede notar el escalón de frecuencia desde 50 [Hz] a 48.8 [Hz], en donde se observa la activación de la protección a los 1.1607 [s], provocando un tiempo de despeje de 0.1487 [s]. Para el caso del salto de frecuencia de 50 [Hz] a 49 [Hz], este se puede observar en la Figura 4.23, en donde se denota la activación de la protección a los 1.1609 [s], provocando un tiempo de despeje de 0.1489 [s], abriendo de esta forma el interruptor. Finalmente, en la Figura 4.24 se observa el escalón de frecuencia, el cual alcanza los 49.2 [Hz], en donde se contempla la activación de la protección y el interruptor a los 1.1612 [s], el cual provoca un tiempo de despeje de 0.1492 [s].

En la tabla 4.5 se realizó una tabla resumen de todos los casos vistos anteriormente, en la cual se puede observar la frecuencia de prueba aplicado en [Hz], el tiempo de despeje del sistema según la protección subfrecuencia en [s], el tiempo que se requiere según el estándar IEEE, y el cumplimiento de este requisito para cada contingencia. De esta forma, se puede observar que en todos los casos aplicados, se cumple el requisito que pide el estándar IEEE 1547.4 visto en la tabla 2.3, en donde el tiempo de despeje es siempre inferior a los 0.16 [s] estipulados.

Tabla 4.5: Respuesta del sistema a frecuencias por debajo de los 49.3 [Hz]

Frecuencia de prueba [Hz]	Tiempo de despeje [s]	Estándar IEEE [s]	¿Cumple requisito?
48.5	0.1485	0.16	✓
48.8	0.1487	0.16	✓
49	0.1489	0.16	✓
49.2	0.1492	0.16	✓

4.5. Aislamiento por sobrefrecuencia

En segundo lugar, se simuló el aislamiento por sobrefrecuencia para el caso en que la red sufriera un alza de frecuencia por sobre los 50.5 [Hz]. Los resultados obtenidos se muestran a continuación:

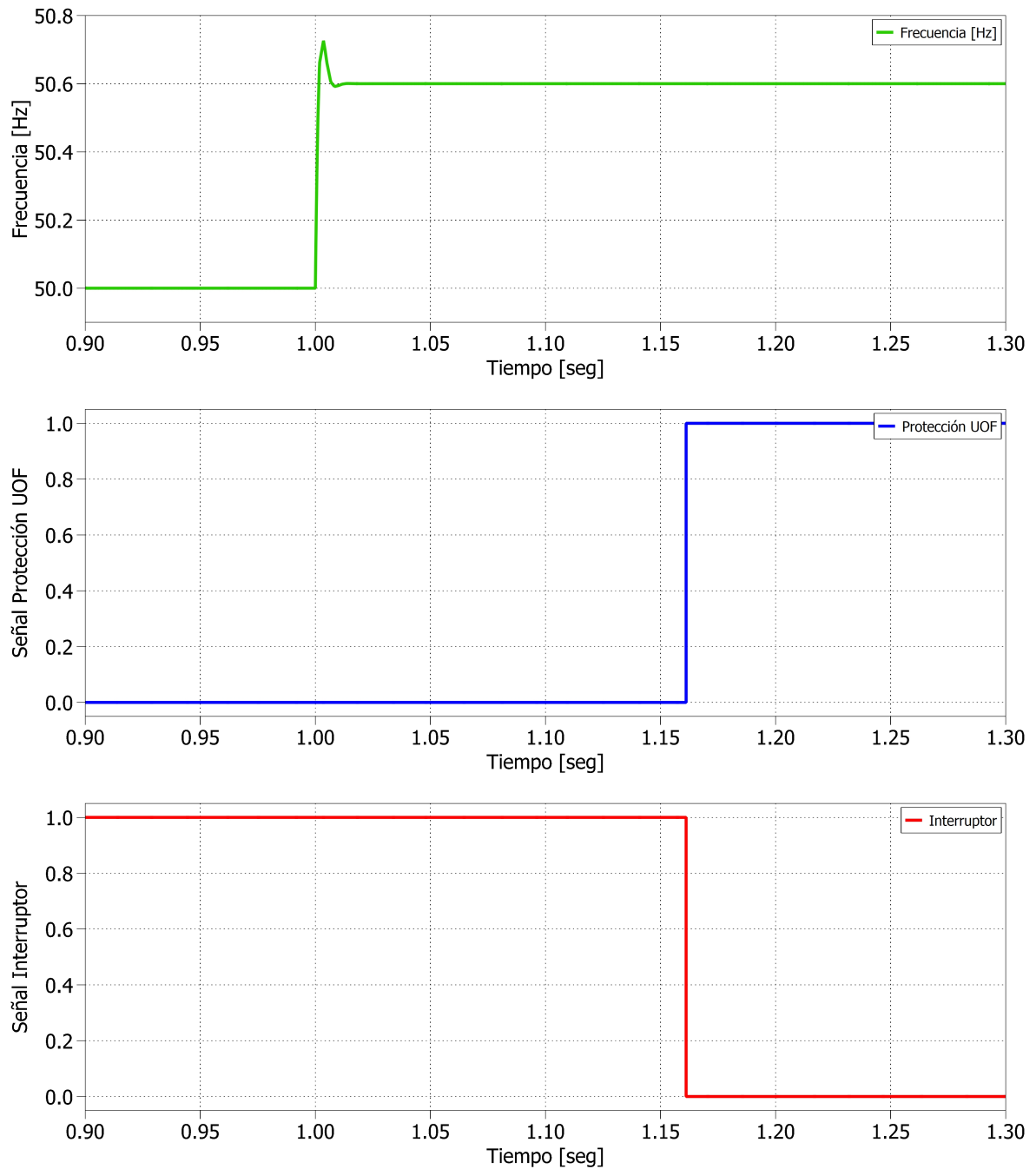


Figura 4.25: Aislamiento por alza de frecuencia a 50.6 [Hz]

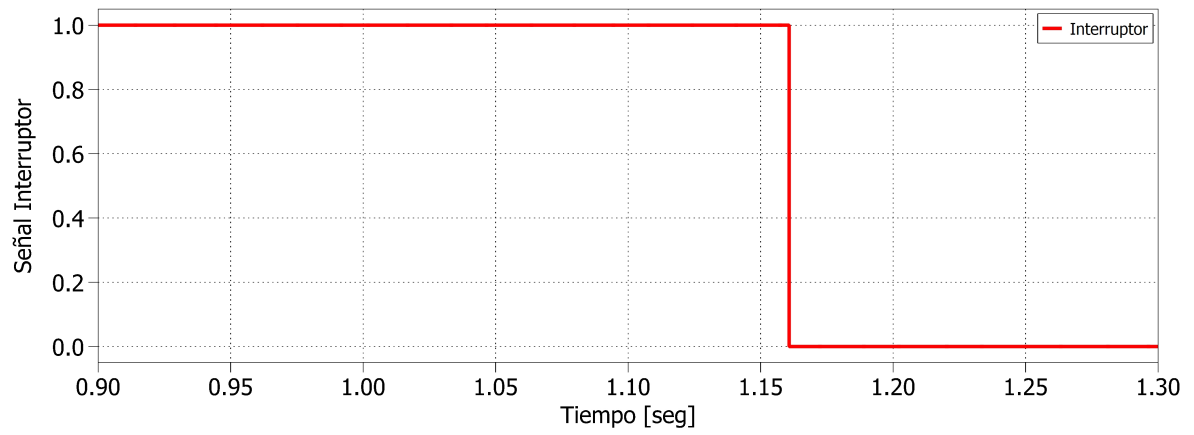
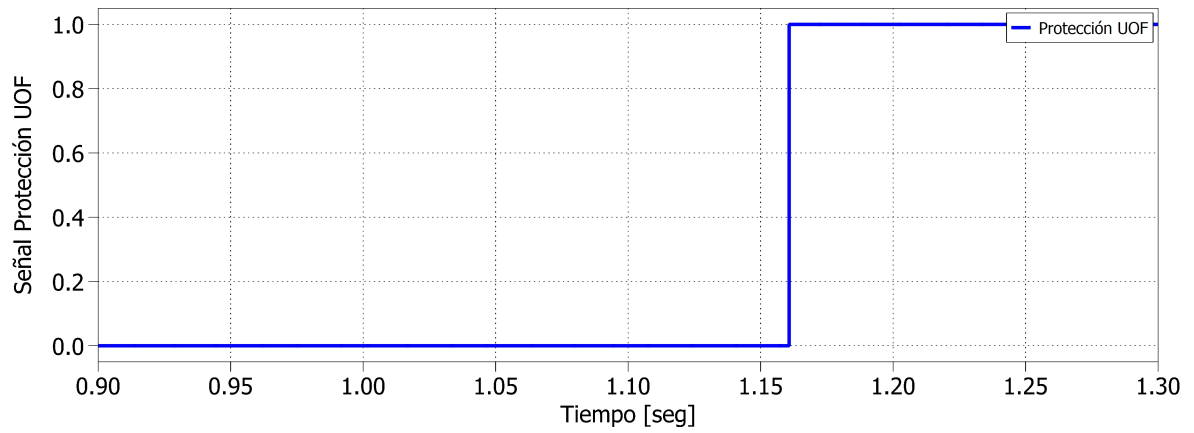
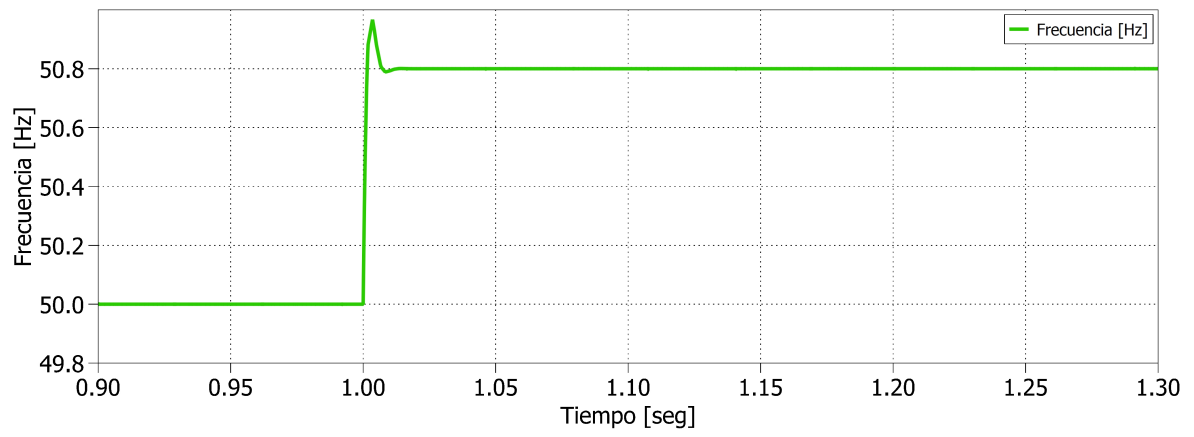


Figura 4.26: Aislamiento por alza de frecuencia a 50.8 [Hz]

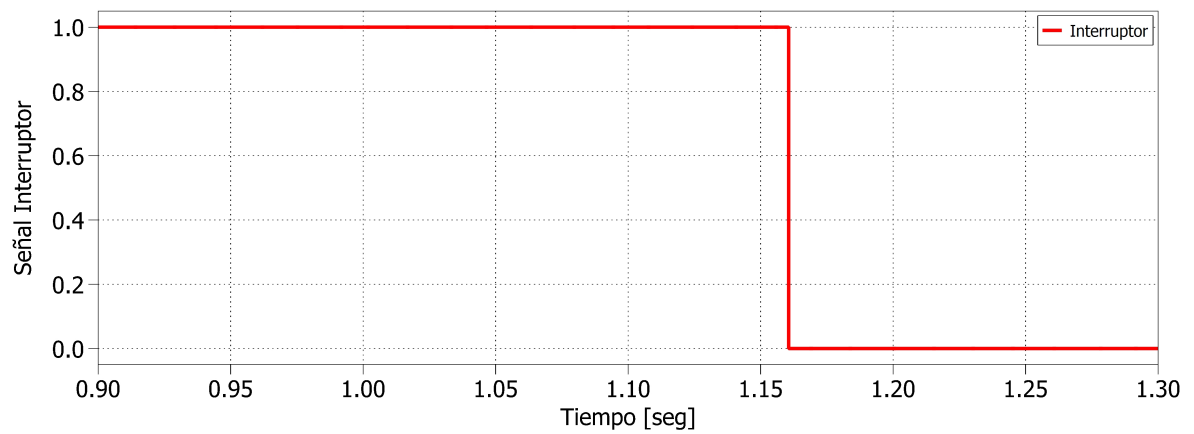
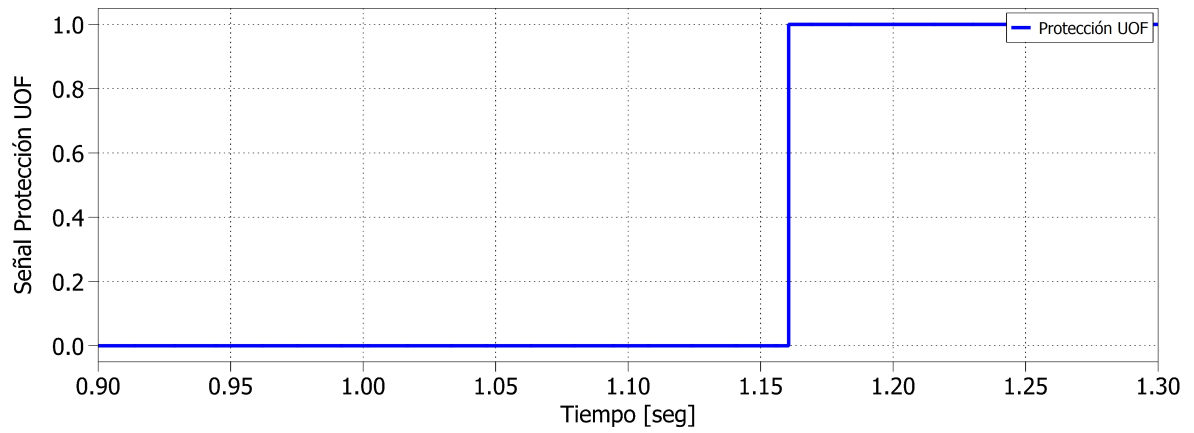
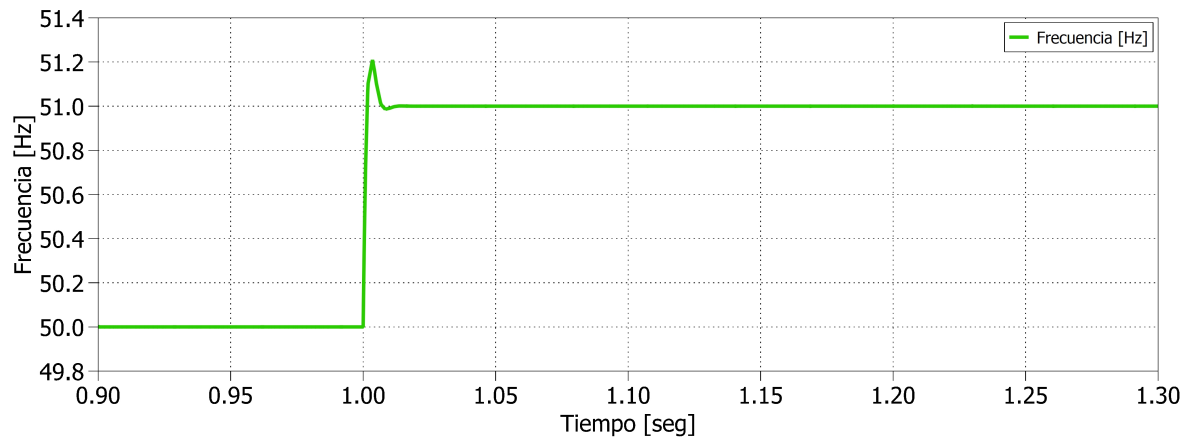


Figura 4.27: Aislamiento por alza de frecuencia a 51 [Hz]

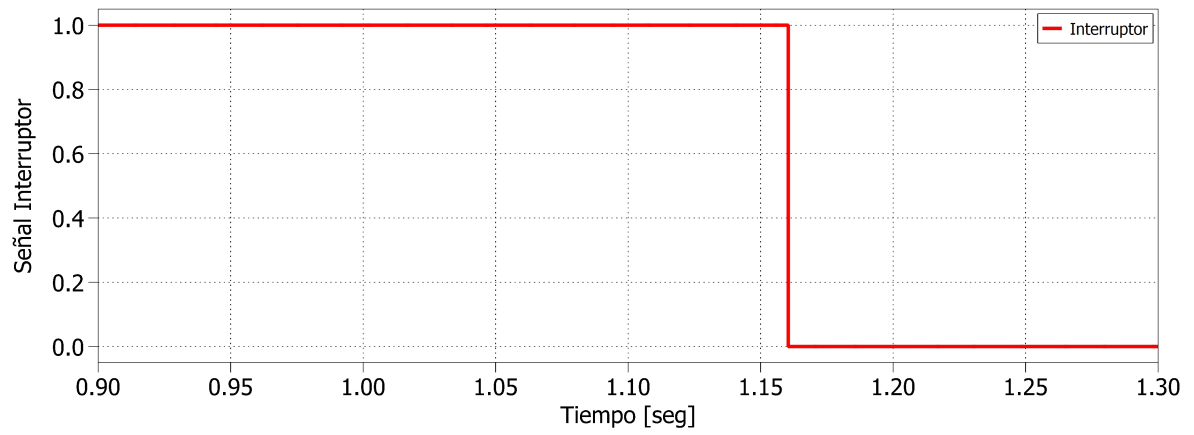
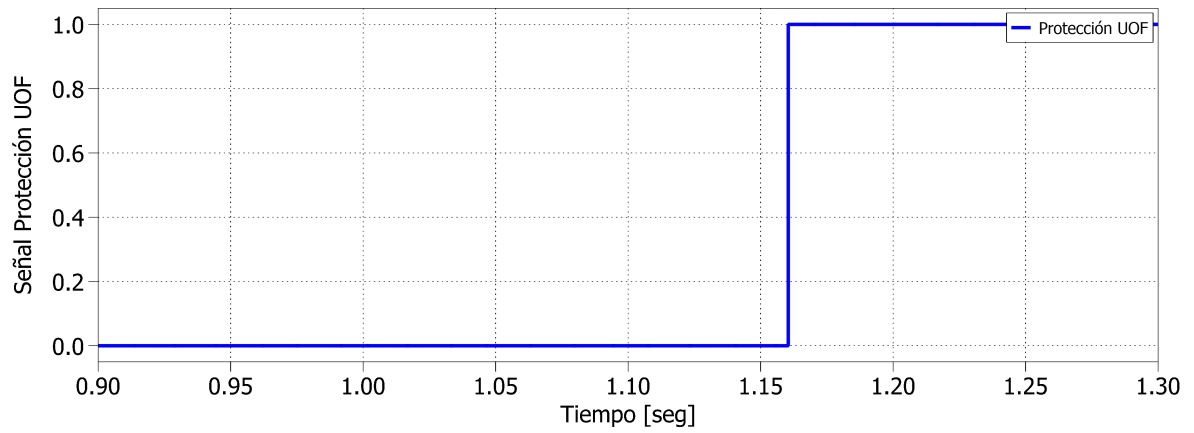
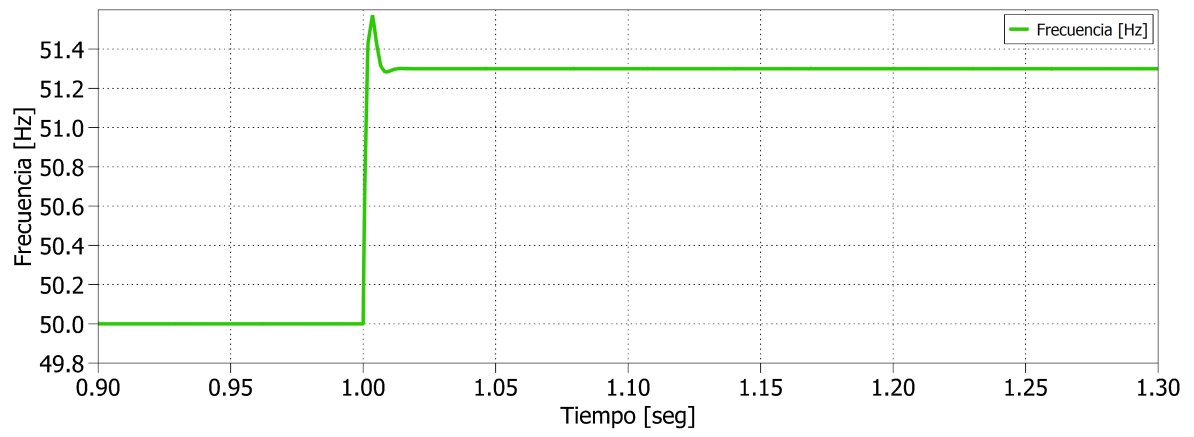


Figura 4.28: Aislamiento por alza de frecuencia a 51.3 [Hz]

De la Figura 4.25 se puede observar el escalón de frecuencia provocado por la fuente controlable, el cual ocasiona un alza de frecuencia de 50 [Hz] a 50.6 [Hz] a los 1.012 [s] (tiempo al cual fue ajustado todos los saltos de frecuencia). A su vez, se observa la activación de la protección de sobrefrecuencia a los 1.1611 [s], lo cual provoca un tiempo de despeje de 0.1491 [s], abriendo de esta manera el interruptor (1 a 0 lógico). Por otra parte, en la Figura 4.26 se puede notar el escalón de frecuencia desde 50 [Hz] a 50.8 [Hz], en donde se observa la activación de la protección a los 1.1608 [s], provocando un tiempo de despeje de 0.1488 [s]. Para el caso del salto de frecuencia de 50 [Hz] a 51 [Hz], este se puede observar en la Figura 4.27, en donde se denota la activación de la protección a los 1.1606 [s], provocando un tiempo de despeje de 0.1486 [s], abriendo de esta forma el interruptor. Finalmente, en la Figura 4.28 se observa el escalón de frecuencia, el cual alcanza los 51.3 [Hz], en donde se contempla la activación de la protección y el interruptor a los 1.1604 [s], el cual provoca un tiempo de despeje de 0.1484 [s].

En la tabla 4.6 se realizó una tabla resumen de todos los casos vistos anteriormente, en la cual se puede observar la frecuencia de prueba aplicado en [Hz], el tiempo de despeje del sistema según la protección de sobrefrecuencia en [s], el tiempo que se requiere según el estándar IEEE, y el cumplimiento de este requisito para cada contingencia. De esta forma, se puede observar que en todos los casos aplicados, se cumple el requisito que pide el estándar IEEE 1547.4 visto en la tabla 2.3, en donde el tiempo de despeje es siempre inferior a los 0.16 [s] estipulados.

Tabla 4.6: Respuesta del sistema a frecuencias por sobre los 50.5 [Hz]

Frecuencia de prueba [Hz]	Tiempo de despeje [s]	Estándar IEEE [s]	¿Cumple requisito?
50.6	0.1491	0.16	✓
50.8	0.1488	0.16	✓
51	0.1486	0.16	✓
51.3	0.1484	0.16	✓

Capítulo 5

Conclusiones y Trabajo futuro

Una vez finalizado el trabajo de memoria, se puede concluir con éxito su objetivo general, es decir, se logró diseñar y validar mediante las simulaciones vistas en la sección de resultados, un dispositivo capaz de alertar al sistema ante la detección de situaciones de aislamiento, es decir, fallas de sobre/sub tensión o sobre/sub frecuencia, otorgando la posibilidad de reconexión con una función de sincronización aplicada a la red principal. A su vez, el dispositivo se logró modelar en el software *PLECS*, herramienta la cual se está usando actualmente en el desarrollo de los cursos de laboratorio del departamento de ingeniería eléctrica de la Universidad de Chile, provocando que el alumnado pueda utilizarlo en sus futuras simulaciones. De esta manera, se logra otorgar un componente adicional de suma importancia para detectar el aislamiento de la micro-red, haciendo posible su uso en las experiencias de laboratorio de las futuras generaciones.

Dentro de los objetivos específicos desarrollados en este trabajo se destacan el reconocimiento de las topologías y lazos de control utilizados, otorgando una base para el desarrollo de este switch. Por otra parte, se logró diseñar todas las funciones necesarias que posibilitan al dispositivo detectar los eventos de aislamiento, logrando de esta forma adaptarse a todos los requerimientos solicitados por el estándar IEEE 1547, cumpliendo cada uno de ellos. A su vez, se validó el buen funcionamiento del switch mediante el uso de simulaciones, con el objetivo de que el dispositivo responda correctamente ante las perturbaciones aplicadas. En este punto se destaca la cantidad de escenarios en los cuales se situó al dispositivo para cada caso de falla de tensión o frecuencia, poniendo a prueba al switch en varias situaciones, logrando su correcto funcionamiento en cada una de ellas.

Tal como se mencionó en los propósitos de esta memoria, uno de los objetivos específicos y alcances del proyecto consistía en otorgarle una finalidad docente a su realización, el cual consistía en aportar con un dispositivo funcional para las futuras experiencias docentes. De esta forma, este objetivo se logra con la realización de una guía explicativa para lograr usar el switch en futuras simulaciones en el software *PLECS*, detallando paso a paso el cómo aprovechar este dispositivo al máximo en términos de funcionamiento para lograr de esta forma resultados esperados como los mostrados en este trabajo.

Una de las limitaciones que se tuvo al desarrollar esta memoria fue la imposibilidad de ir presencialmente al laboratorio de energía y accionamientos de la Universidad de Chile debido a la situación del país provocado por la pandemia del Covid-19, lo cual provocó que no se lo-

grara verificar experimentalmente este dispositivo en la micro-red de la Universidad. De esta forma, se propone como trabajo a futuro el implementar digitalmente el dispositivo en relés ya existentes en el laboratorio, como es el caso de las protecciones de línea a distancia REL-650 o REC-650, programando de esta manera las funciones necesarias para su funcionamiento.

Cabe mencionar que los eventos de aislamiento por sobre/sub tensión y sobre/sub frecuencia son provocados intencionalmente por la fuente de tensión trifásica controlable diseñada para el funcionamiento de este trabajo, es decir, fallas aguas arriba de la micro-red. Debido a esto, queda propuesto como trabajo futuro el lograr coordinar el switch inteligente con las protecciones de la micro-red, es decir, provocar fallas internas inesperadas que provoquen que actúe inesperadamente el dispositivo.

Bibliografía

- [1] S. Gopalan, V. Sreeram, H. Iu and Y. Mishra, “An improved protection strategy for microgrids”, IEEE PES ISGT Europe 2013, Lyngby, 2013.
- [2] Z. Ma et al., “Solutions for Remote Island Microgrids : Discussion and analysis of Indonesia’s remote island energy system”, 2018 IEEE Innovative Smart Grid Technologies - Asia (ISGT Asia), Singapore, 2018.
- [3] R. H. Lasseter and P. Paigi, “Microgrid: a conceptual solution”, 2004 IEEE 35th Annual Power Electronics Specialists Conference (IEEE Cat. No.04CH37551), Aachen, Germany, 2004.
- [4] S. Kahrobaee, S. Asgarpoor and M. Kahrobaee, “Optimum renewable generation capacities in a microgrid using generation adequacy study”, 2014 IEEE PES TD Conference and Exposition, Chicago, IL, 2014.
- [5] División de acceso y desarrollo social, Ministerio de energía, “Mapa de vulnerabilidad energética”, 2019, Santiago, Chile.
- [6] “IEEE Application Guide for IEEE Std 1547(TM), IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems”, in IEEE Std 1547.2-2008 , vol., no., pp.1-217, 15 April 2009.
- [7] S. Kamtip and K. Bhumkittipich, “Comparison between mechanical circuit breaker and solid state circuit breaker under abnormal conditions for low voltage systems”, 2015 18th International Conference on Electrical Machines and Systems (ICEMS), 2015, pp. 1091-1096.
- [8] Zilong Yang, Hua Liao, Chunsheng Wu and Honghua Xu, “Analysis and selection of switch for double modes inverter in micro-grid system”, 2008 International Conference on Electrical Machines and Systems, Wuhan, 2008, pp. 1778-1781.
- [9] B. Kroposki et al., “Development of a High-Speed Static Switch for Distributed Energy and Microgrid Applications”, 2007 Power Conversion Conference - Nagoya, Nagoya, 2007, pp. 1418-1423.
- [10] S. Kubo, S. Sato, Y. Huang and K. Yasuoka, “Arc-Free Bidirectional Hybrid DC Switch using Tungsten or Tungsten-clad Copper Contacts”, 2019 IEEE Third International Conference on DC Microgrids (ICDCM), Matsue, Japan, 2019, pp. 1-4.
- [11] J. Lee, “Islanding detection methods for microgrids”, M.Sc. dissertation, Dept. Elect. Comput. Eng., University of Wisconsin-Madison, Madison, WI, USA, 2010.
- [12] Schweitzer Engineering Laboratories, Inc. (SEL), “SEL-547 - Utility-grade protection for distributed generation”, 2013. [Online]. Disponible:

<https://www.selinc.com/WorkArea/DownloadAsset.aspx?id=2882>

- [13] M. Neut. “Infraestructura de Hardware y Software para Desarrollo de Sistemas de Protección en Micro-redes de Baja Tensión”. Thesis, Universidad de Chile, 2016.
- [14] P. González. “Experiencia Docente de Protecciones para una Micro-red Basada en el Estudio de Funciones de Sobre Corriente y Baja Tensión”. Thesis, Universidad de Chile, 2018.
- [15] N. Silva. “Estudio e implementación de protecciones adaptativas para micro-red de laboratorio ante cambios topológicos definidos”. Thesis, Universidad de Chile, 2020.
- [16] N. Hutiri, S. Chowdhury and S. P. Chowdhury, “Performance Comparison of Frequency Based Loss of Grid Protection Schemes”, 2011 46th International Universities’ Power Engineering Conference (UPEC), Soest, Germany, 2011.
- [17] Cesar Trujillo, David Velasco, Emilio Figueres and Gabriel Garcera (2010). “Local and Remote Techniques for Islanding Detection in Distributed Generators”, 2010.
- [18] H. H. Zeineldin and S. Kennedy, “Instability criterion to eliminate the Non-Detection Zone of the Sandia Frequency Shift method”, 2009 IEEE/PES Power Systems Conference and Exposition, Seattle, WA, 2009.
- [19] J. Rocabert, A. Luna, F. Blaabjerg and P. Rodríguez, “Control of Power Converters in AC Microgrids”, in IEEE Transactions on Power Electronics, vol. 27, no. 11, pp. 4734-4749.
- [20] O. Palizban, K. Kauhaniemi, and J. M. Guerrero, “Microgrids in active network management - Part I: Hierarchical control, energy storage, virtual power plants, and market participation”, Renew. Sustain. Energy Rev., vol. 36, pp. 428–439, Jan. 2014.

Capítulo 6

Anexos

- 6.1. Guía explicativa para uso del switch inteligente en simulaciones

Guía explicativa para uso del switch inteligente en simulaciones

1. Introducción

Las micro-redes se definen como un pequeño sistema de energía, que puede operar conectada a una red mayor o en modo isla. Los principales componentes de este tipo de redes son cargas, generadores, baterías y equipos de protección variados y distribuidos por toda la red, generando así flujos bidireccionales, a diferencia de los sistemas eléctricos de potencia tradicionales, en donde típicamente los flujos de potencia solo fluían desde las centrales convencionales a los grandes centros de consumo. La creciente viabilidad de estas y el hecho de que en el mundo existen muchas zonas sin acceso al recurso energético con calidad y continuidad de suministro, permite aventurarse en dar soluciones a ese tipo de localidades

Uno de los principales desafíos a los cuales se enfrentan las micro-redes son los métodos de detección de aislamiento. El aislamiento de una micro-red se produce en el momento en que una parte de esta es desconectada repentinamente. Esta desconexión puede deberse a distintos motivos, entre los cuales se destaca la desconexión causada por fallas involuntarias en la red, fenómenos naturales, errores humanos y desconexiones voluntarias con objetivos de mantenimiento. Cuando la micro-red queda aislada, la parte desconectada puede seguir operando en modo isla con la condición de tener conectada generación y carga asociada.

De esta manera, uno de los componentes fundamentales para que la micro-red pueda desconectarse o reconectarse a la red principal cuando ocurre una situación de falla es el llamado switch. Este dispositivo tiene como función principal el permitir a la micro-red desconectarse de la red principal ante cualquier eventualidad de falla o baja en la calidad de suministro por debajo de un umbral definido y volver a conectarse posteriormente.

Esta guía tendrá como objetivo ayudar al estudiante a aplicar las funcionalidades de este switch en futuras experiencias docentes en la micro-red del laboratorio de energía y accionamientos del Departamento de Ingeniería Eléctrica de la Universidad de Chile. Esta constará de una explicación paso por paso de como trabajar con el switch en un modelo de la micro-red basado en el software de simulación PLECS, en conjunto con los diagramas de bloque necesarios para poder entender de manera correcta el funcionamiento del dispositivo.

2. Objetivos

- Familiarización con todos los elementos implementados en el modelo de la micro-red del laboratorio de energía y accionamientos del Departamento de Ingeniería Eléctrica de la Universidad de Chile
- Observar cómo opera el switch durante el evento de sincronización
- Observar cómo opera el switch ante eventos de aislamiento por sobre-sub tensión
- Observar cómo opera el switch ante eventos de aislamiento por sobre-sub frecuencia

3. Actividades

A. Función de Sincronización

Para observar el comportamiento del switch al momento de sincronizarse con la red principal, se debe aplicar tensión y frecuencia nominal, o fallas de tensión, cuidando que el comando de sincronización externo se aplique dentro de la ventana de tiempo de la simulación. Para realizar esta actividad, los pasos a seguir son los siguientes:

1. Verificar en los parámetros de simulación cuál es la ventana de tiempo del comando de sincronización externo, con el objetivo de que el switch se sincronice durante el tiempo de la simulación. Para realizar esto se debe seguir la siguiente secuencia: **Simulation -> Simulation Parameters -> Initialization**

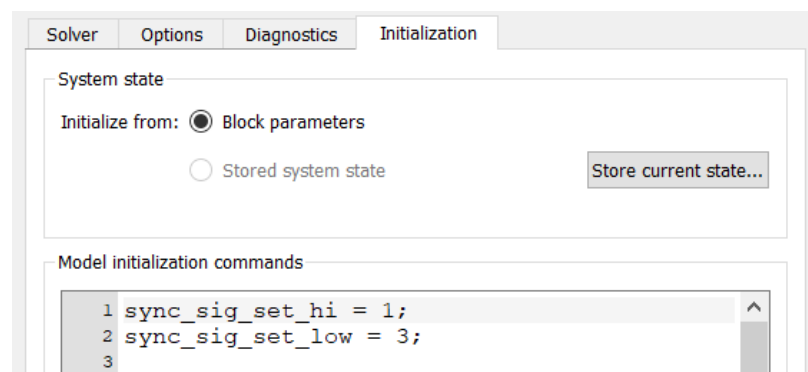


Figura 1: Comando de Sincronización externo

2. Seleccionar la fuente de tensión controlable para que opere con tensión y frecuencia constante. Para realizar esto, se debe hacer uso del switch manual presente en ambos diagramas de bloques.

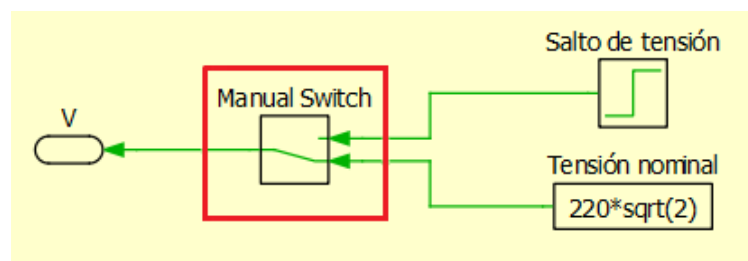


Figura 2: Configuración de tensión

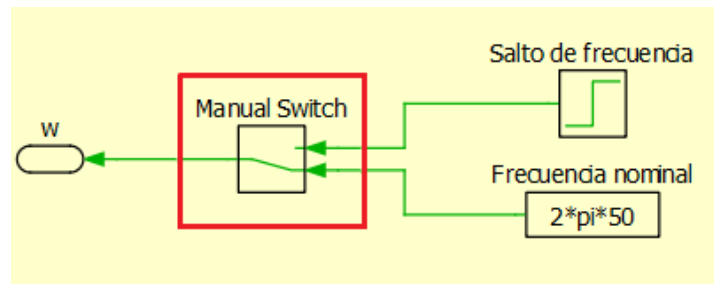


Figura 3: Configuración de frecuencia

- Para medir las señales de la simulación correspondiente se deben colocar los *scopes* (disponibles en la librería) en los sitios de interés. El primer bloque de medición, tal como se muestra en la Figura 4, deberá tener como mínimo 4 señales de entrada: El comando de sincronización, UOV y UOF, los cuales indican si se activa la función de sincronización, sobre-sub tensión y sobre-sub frecuencia, respectivamente, y la señal del switch, la cual indica su activación, enviando de esta forma la señal al tablero de disparo. El segundo bloque de medición muestra el pulso del puente de tiristores, el cual ha sido enviado desde el tablero de disparo. Este diagrama se puede visualizar en la Figura 5.

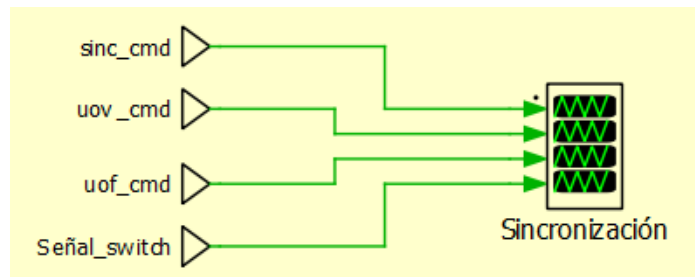


Figura 4: Configuración del primer scope a utilizar

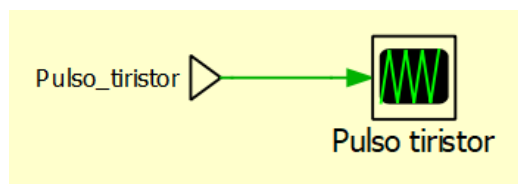


Figura 5: Configuración del segundo scope a utilizar

- Finalmente se procede a correr la simulación
- Para los casos en que se quiera comprobar la sincronización del switch ante fallas de tensión, se debe aplicar un salto de voltaje dentro de la ventana de tiempo del comando de sincronización, tal como se mostrará en la siguiente actividad.

B. Aislamiento por falla de sobre-sub tensión

Para observar el comportamiento del switch ante los eventos de aislamiento por sobre-sub tensión, se debe aplicar una falla con valores de tensión por fuera de los límites establecidos en el estándar IEEE 1547, mencionados anteriormente durante esta memoria, y mantener la frecuencia en su valor nominal. Dicha característica deberá obtenerse para los 4 rangos de tensión explicitados en el estándar. Para realizar esta actividad, los pasos a seguir son los siguientes:

1. Verificar en los parámetros de simulación cuál es la ventana de tiempo del comando de sincronización externo, con el objetivo de que el switch no trate de sincronizarse ante este evento de falla de sobre-sub tensión, puesto que el objetivo de esta actividad es aislar la micro-red de la red principal. Para realizar esto se debe seguir la siguiente secuencia: **Simulation -> Simulation Parameters -> Initialization**

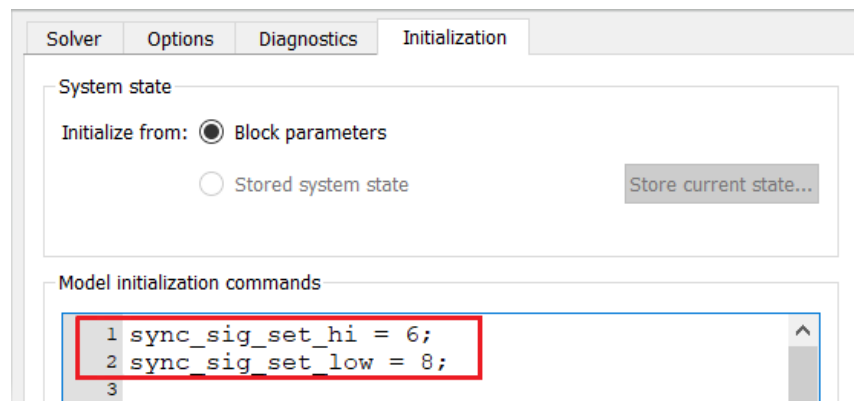


Figura 6: Comando de Sincronización externo

2. Seleccionar la fuente de tensión controlable para que opere con un salto de tensión y con frecuencia constante. Para realizar esto, se debe hacer uso del switch manual presente en ambos diagramas de bloques.

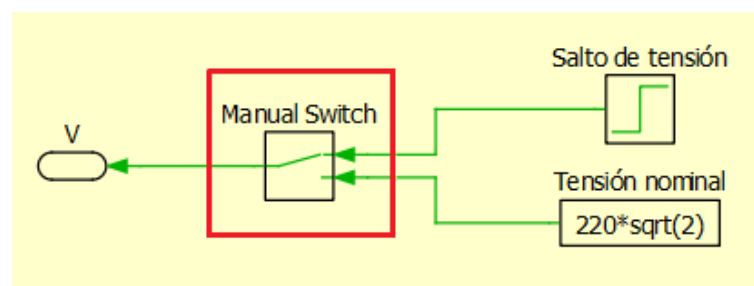


Figura 7: Configuración de tensión

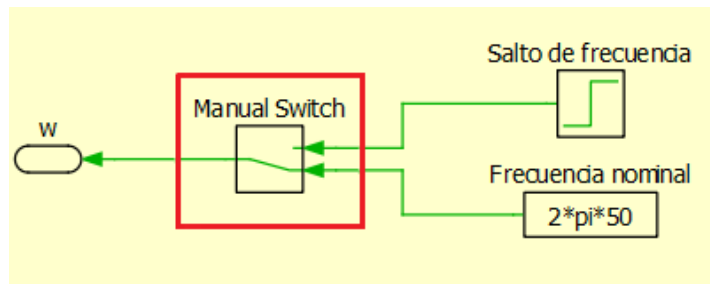


Figura 8: Configuración de frecuencia

- Para provocar la falla a estudiar se debe seleccionar el bloque de salto de tensión visto en la Figura 9. Aquí se podrá configurar la magnitud del voltaje final y el tiempo en el cual se quiere aplicar la falla.

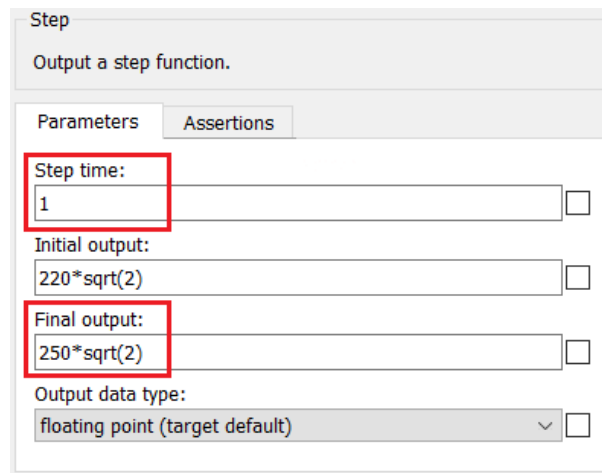


Figura 9: Configuración de falla de tensión

- Para medir las señales de la simulación correspondiente se deben colocar los *scopes* (disponibles en la librería) en los sitios de interés. Este bloque de medición deberá tener como mínimo 3 señales de entrada: Magnitud de la tensión (fase a, b o c), el comando UOV, el cual indicará si se activa la protección de sobre-sub tensión, y la desconexión del interruptor, el cual indicará si se desconecta la micro-red de la red principal. En la Figura 10, se muestra el scope a utilizar.

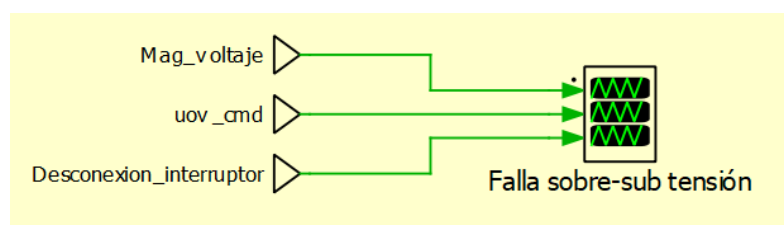


Figura 10: Configuración del scope a utilizar

- Finalmente se procede a correr la simulación

C. Aislamiento por fallas de sobre-sub frecuencia

Para observar el comportamiento del switch ante los eventos de aislamiento por sobre-sub frecuencia, se debe aplicar una falla con valores de frecuencia por fuera de los límites establecidos en el estándar IEEE 1547, mencionados anteriormente durante esta memoria, y mantener la tensión en su valor nominal. Dicha característica deberá obtenerse para los 4 rangos de frecuencia explicitados en el estándar. Para realizar esta actividad, los pasos a seguir son los siguientes:

1. Verificar en los parámetros de simulación cuál es la ventana de tiempo del comando de sincronización externo, con el objetivo de que el switch no trate de sincronizarse ante este evento de falla de sobre-sub frecuencia, puesto que el objetivo de esta actividad es aislar la micro-red de la red principal. Para realizar esto se debe seguir la siguiente secuencia: **Simulation -> Simulation Parameters -> Initialization**



Figura 11: Comando de Sincronización externo

2. Seleccionar la fuente de tensión controlable para que opere con un salto de frecuencia y con tensión constante. Para realizar esto, hacer uso del switch manual presente en ambos diagramas de bloques.

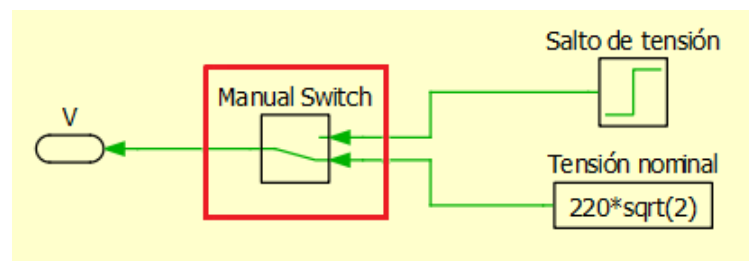


Figura 12: Configuración de tensión

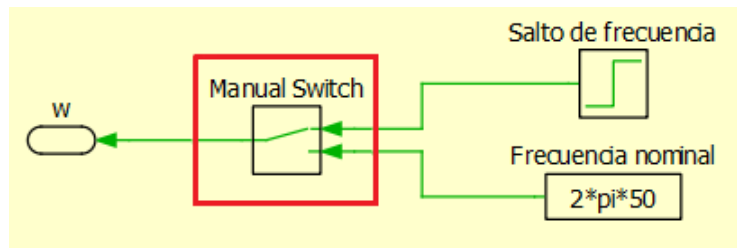


Figura 13: Configuración de frecuencia

- Para provocar la falla a estudiar se debe seleccionar el bloque de salto de frecuencia visto en la Figura 14. Aquí se podrá configurar la magnitud de la frecuencia final y el tiempo en el cual se quiere aplicar la falla.

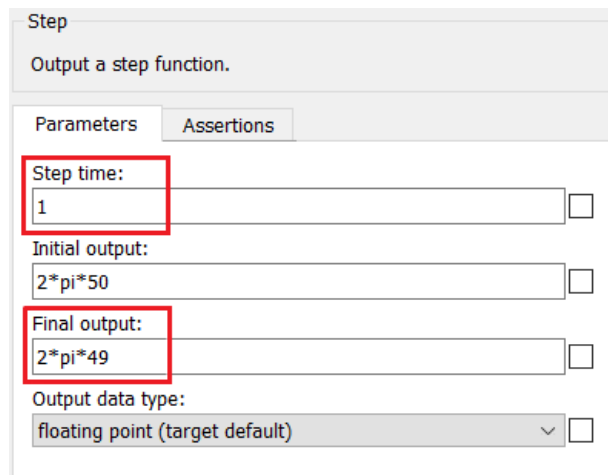


Figura 14: Configuración de falla de frecuencia

- Para medir las señales de la simulación correspondiente se deben colocar los *scopes* (disponibles en la librería) en los sitios de interés. Este bloque de medición deberá tener como mínimo 3 señales de entrada: Magnitud de la frecuencia, el comando UOF, el cual indicará si se activa la protección de sobre-sub frecuencia, y la desconexión del interruptor, el cual indicará si se desconecta la micro-red de la red principal. En la Figura 15, se muestra el scope a utilizar.

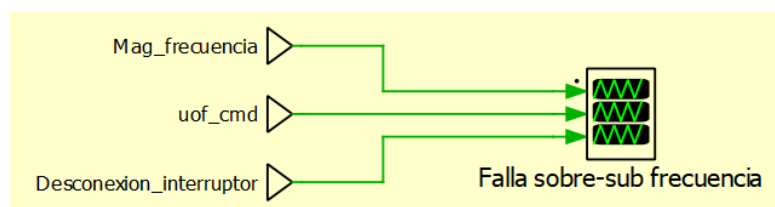


Figura 15: Configuración del scope a utilizar

- Finalmente se procede a correr la simulación