

Tabla de Contenido

1. Introducción	1
1.1. Motivación	2
1.2. Formalización del problema	2
1.3. Resultados esperados	2
1.4. Objetivos	3
2. Marco teórico y Estado del Arte	4
2.1. Marco teórico	4
2.1.1. Redes Neuronales Artificiales (ANN)	4
2.1.2. Redes Neuronales Convolucionales (CNN)	5
2.1.3. <i>Assembler y RISC-V</i>	7
2.2. Estado del Arte	9
3. Diseño e implementación	11
3.1. Metodología de trabajo	11
3.1.1. Parámetros de trabajo	11
3.1.2. Etapas de trabajo	11
3.2. Análisis de las principales funciones de una red CNN	12
3.2.1. Convolución	12
3.2.2. <i>Pooling</i>	13
3.2.3. Capa <i>Fully-connected</i>	14
3.3. Diseño de nuevas instrucciones	15

3.4.	Diagrama de bloques	16
3.4.1.	Bloque counter	17
3.4.2.	Bloque cnn_decoder	17
3.4.3.	Bloque cnn_memory	18
3.4.4.	Bloque cnn_aluoperation	19
3.4.5.	Bloque cnn_register	20
3.4.6.	Bloque cnn_savemem	20
3.5.	Implementación de una rutina con las instrucciones personalizadas	21
3.5.1.	Ejemplo de codificación de instrucciones en hexadecimal	21
4.	Resultados y Discusión	24
4.1.	Factores de configuración	24
4.1.1.	Consideraciones y simplificaciones para medir tiempo efectivo	24
4.2.	Resultados de las simulaciones	24
4.2.1.	Resultados Convolución	25
4.2.2.	Resultados MaxPool	25
4.2.3.	Resultados Multiplicación matricial	26
4.2.4.	Simulaciones ACTIVE HDL	27
4.3.	Discusión	30
4.3.1.	Rendimiento Convolución	30
4.3.2.	Rendimiento MaxPool	30
4.3.3.	Rendimiento Multiplicación Matricial	31
5.	Conclusiones	32
5.1.	Trabajo futuro	32
	Bibliografía	34
	Anexos	35

A. Códigos verilog del procesador	36
B. RISC-V ISA	43